

T.C.
GEBZE YÜKSEK TEKNOLOJİ ENSTİTÜSÜ
MÜHENDİSLİK VE FEN BİLİMLERİ
ENSTİTÜSÜ

SONAR D SINIF KUVVETLENDİRİCİ
MODÜLÜ YAPISI VE UYGULAMASI

MEDİHA SÖNMEZ TANRIBAKAN
YÜKSEK LİSANS TEZİ
ELEKTRONİK MÜHENDİSLİĞİ
ANABİLİM DALI

GEBZE
2011

T.C.
GEBZE YÜKSEK TEKNOLOJİ ENSTİTÜSÜ
MÜHENDİSLİK VE FEN BİLİMLERİ
ENSTİTÜSÜ

SONAR D SINIF KUVVETLENDİRİCİ
MODÜLÜ YAPISI VE UYGULAMASI

MEDİHA SÖNMEZ TANRIBAKAN
YÜKSEK LİSANS TEZİ
ELEKTRONİK MÜHENDİSLİĞİ
ANABİLİM DALI

TEZ DANIŞMANI
YRD.DOÇ.DR.ABDULKADİR BALIKÇI
GEBZE

2011



**GEBZE YÜKSEK
TEKNOLOJİ
ENSTİTÜSÜ**

YÜKSEK LİSANS/DOKTORA JÜRİ ONAY FORMU

G.Y.T.E. Mühendislik ve Fen Bilimleri Enstitüsü Yönetim Kurulu'nun 30.03.2011.. tarih ve 2011.1.12..... sayılı kararıyla oluşturulan jüri tarafından 26.06.2011 tarihinde tez savunma sınavı yapılan Yrd. Doç. Dr. Tunc BAKAR'ın tez çalışması Elektronik Mühendisliği Anabilim Dalında YÜKSEK LİSANS tezi olarak kabul edilmiştir.

JÜRİ

ÜYE

(TEZ DANIŞMANI) : Yrd.Doç.Dr.Abdülkadir BALIKÇI

ÜYE

: Doç.Dr.Hakan HOCAOĞLU

ÜYE

: Doç.Dr.Erkan ZERGEROĞLU

ONAY

G.Y.T.E. Mühendislik ve Fen Bilimleri/Sosyal Bilimler Enstitüsü Yönetim Kurulu'nun tarih ve/..... sayılı kararı.

İMZA/MÜHÜR

ÖZET

TEZİN BAŞLIĞI: SONAR D SINIF KUVVETLENDİRİCİ MODÜLÜ YAPISI VE UYGULAMASI

YAZAR ADI : MEDİHA SÖNMEZ TANRIBAKAN

Günümüzde teknolojinin hızla gelişmesi ile birlikte cihazlar daha portatif hale gelmiştir. Cihazlar içinde kullanılan parçalarda küçük ebatlarda yüksek verimlilik gibi hususlar aranmaya başlamıştır. Bu nedenle D sınıf kuvvetlendiriciler yüksek verim, ebatlarının küçük olması nedeni ile günümüzde birçok uygulamada kullanılmaktadır.

Bu tezde bu konuyu seçmemizin nedeni sonar sistemi kuvvetlendirici sisteminde kullanılan kuvvetlendiricinin istediğimiz isterlere tam sahip olmamasıdır. Kullanılan kart avantajlarının yanı sıra çok sayıda dezavantaja sahiptir. En önemli dezavantajları tedarik güçlüğü, yüksek maliyet ve koruma devrelerinin olmaması nedeni ile meydana gelen arızalardır. Kartın üzerinde bulunan elemanların bilinmemesinden dolayı kart üzerinde MOSFET hariç onarım yapılamamaktadır. İstenilen devre uygulaması yapılmış ve gerekli koruma yapıları devreye eklenmiştir. Sonuç olarak bilinen erişilebilen elemanlarla daha ucuz ve daha güvenilir bir devre elde edilmiştir.

SUMMARY

**TITLE OF THE THESIS: SONAR D CLASS AMPLIFIER MODULE
STRUCTURES AND APPLICATIONS**

AUTHOR : MEDİHA SÖNMEZ TANRIBAKAN

Today with the rapid improvement in technology, equipment became more portable. Smaller components inside these equipment with higher efficiency are being looked for. For this reason, today D class amplifiers are being used in many applications because of its high efficiency and small dimension.

The reason for choosing this subject in this thesis, is that the amplifiers used in sonar systems does not meet our requirements criterias. The electronic card, which we used has many disadvantages beside its advantages. The most important disadvantages are, the procurement difficulties, high prices and the failures caused because of the lack of the protection circuits. It is not possible to repair the card except for the MOSFET, because of unknown components that are used on the card. Required circuit application has been made and necessary protection structures have been added. As a result, a cheaper and more reliable circuit with known parts has been obtained.

TEŞEKKÜR

Yüksek lisans eğitimim boyunca yardımlarını ve değerli zamanını esirgemeyen,
çalışmalarımda beni yönlendiren danışmanım Yrd.Doç. Dr. Abdülkadir Balıkcı'ya,
her zaman maddi ve manevi destekleriyle yanımda olan aileme,
ve en zor anlarımda hep yanımda olarak bana destek olan eşim Akın'a teşekkürlerimi
sunarım.

Haziran 2011

Mediha SÖNMEZ TANRIBAKAN

İÇİNDEKİLER DİZİNİ

ÖZET	iv
SUMMARY	v
TEŞEKKÜR	vi
İÇİNDEKİLER DİZİNİ	vii
KISALTMALAR DİZİNİ	ix
ŞEKİLLER DİZİNİ	x
TABLolar DİZİNİ	xii
1. GİRİŞ	1
1.1. Tez Konusu ve Gerekliliği	5
1.2. Tezin İçeriği	6
2. D SINIF KUVVETLENDİRİCİ GENEL BLOK YAPISI	7
2.1. Darbe Genişlik Modülasyonu	8
2.2. Anahtarlama Elemanları	11
2.2.1. Güç Transistörleri	11
2.2.1.1. Mosfet Seçilirken Dikkate Alınacak Parametreler	14
2.2.2. Gate Sürücü	15
2.3. Anahtarlama Yönteminde Kullanılan Temel Yöntemler	17
2.3.1. Yarım Köprü Yöntemi	17
2.3.2. Tam Köprü Yöntemi	20
2.4. Filtre	23
2.5. Kayıplar	23
2.6. EMI Hususu	24
2.7. Offset Voltajı	27

3.	UYGULAMA DEVRESİNDE KULLANILAN DEVRE	
	ELEMANLARI	28
3.1.	XR 2206-Monolithic Function Generator	29
3.1.1.	Çıkış Şekillerinin Belirlenmesi	30
3.2.	Mosfet	32
3.2.1.	D Sınıf Kuvvetlendiricilerde Kullanılan Mosfetlerin Seçim Kriterleri	32
3.3.	Gate Sürücü	33
3.3.1.	Giriş Mantık Devresi	34
3.3.2.	Düşük Gerilim Taraflı Kanal	35
3.3.3.	Yüksek Gerilim Taraflı Kanal	36
3.3.4.	Besleme Tıkama	37
3.3.5.	Ön Yükleme (Bootstrap) Elemanları Seçimi	38
3.3.6.	Gate Sürücünün Güç Kaybı Hesapları	41
3.4.	Voltaj Karşılaştırıcı	42
3.5.	Filtre	44
4.	DEVRE YAPISI VE PERFORMANSI	48
4.1.	Giriş Sinyalleri	53
4.2.	Karşılaştırıcı Çıkış Sinyalleri	54
4.3.	Gate Sürücü ve Mosfet Giriş ve Çıkış Sinyalleri	56
4.4.	Çıkış Sinyali	59
4.5.	Verim	60
5.	SONUÇLAR VE ÖNERİLER	62
	KAYNAKLAR	63
	ÖZGEÇMİŞ	65
	EKLER	66

KISALTMALAR DİZİNİ

<u>Kısaltmalar:</u>	<u>Açıklama :</u>
SD	Shutdown
FET	Field Effect Transistör
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
BJT	Bipolar Junction Transistor
IGBT	Insulated Gate Bipolar Transistor
MGD	Mosfet Gate Driver
MGT	Mos Gate Transistor
CMOS	Complementary Metal Oxide Semiconductor
SMD	Surface Mount Device
LC	Inductor Capasitor
SCR	Silicon Controlled Rectifier
EMI	Electromagnetic İnterference
LS	Low Side
HS	High Side
BTL	Bridge Tied Load
PCB	Printed Circuit Board
THD	Total Harmonic Distortion
TTL	Transistor Transistor Logic
PWM	Pulse Width Modulation

ŞEKİLLER DİZİNİ

<u>Sekil</u>	<u>Sayfa</u>
1.1 A Sınıf Kuvvetlendirici Temel Yapısı Ve Çıkış Dalga Şekli	1
1.2 B Sınıf Kuvvetlendirici Temel Yapısı Ve Çıkış Dalga Şekli	2
1.3 AB Sınıf Kuvvetlendirici Temel Yapısı	3
2.1 D Sınıf Kuvvetlendirici Genel Blok Yapısı	7
2.2 PWM Karşılaştırıcı Devresi	9
2.3 Sinüs İşaretinin Modüle Edilmesinin Benzetim Sonucu	10
2.4 Mosfet Çalışma Bölgeleri	13
2.5 Gate Şarj Ana Elemanları	14
2.6 Mosfet Body Direnç Üzerindeki Tipik Akım-Voltaj Dalga Formu	15
2.7 Yarım Köprü Anahtarlama Temel Devresi	17
2.8 Koruma Diyotları Eklenmiş Yarım Köprü Devresi	18
2.9 Yarım Köprü Devresi Dalga Formları	19
2.10 Yarım Köprü D Sınıf Kuvvetlendirici Temel Devresi	20
2.11 D Sınıf Tam Köprü Kuvvetlendirici	21
2.12 D Sınıf Kuvvetlendiricilerde Darbe Modülasyonlu Çıkış	22
2.13 D Sınıf Kuvvetlendirici Sisteminde Temel Filtre Yapısı	23
2.14 Mosfet Akım Akış Yönleri	24
2.15 Kare Dalganın Sınıflandırılması İle İlgili Parametreler	26
3.1 Devre Blok Şeması	28
3.2 XR-2206 Blok Diagramı	29
3.3 XR-2206 Çıkış İşaretleri Blok Resmi	30
3.4 Üçgen Dalga İşaret Devresi	31
3.5 Sinüs Dalga İşaret Devresi	32
3.6 IR2110 Blok Diagramı	34
3.7 SD Pinin Çıkış Üzerindeki Etkisi	37
3.8 Uygulama Devresi IR2110 Bağlantısı	38
3.9 Ön Yükleme Kapasitesi Şarj-Deşarj Durumu	40
3.10 LM311 Blok Diagramı	43
3.11 LM 311 Uygulama Devresi Bağlantısı	44
3.12 LC Filtre Yapısı	44

3.13 Uygulama Devresi LC Filtre Yapısı	47
3.14 LC Filtre Simüle Sonucu	47
4.1 D Sınıf Kuvvetlendirici Blok Şeması	49
4.2 D Sınıf Kuvvetlendirici Baskı Devresi Üst Görünüş	50
4.3 D Sınıf Kuvvetlendirici Baskı Devre Alt Görünüş	51
4.4 Uygulama Devresinin Filtresiz Hali	52
4.5 Uygulama Devresinin Filtre Dahil Hali	52
4.6 Giriş Sinyali(Sinüs)	53
4.7 Taşıyıcı İşareti(Üçgen)	54
4.8 Giriş İşaretleri Komparator Çıkışı	54
4.9 Komparator Çıkışları	55
4.10 Komparator Çıkışları	55
4.11 IR2110 12.Pin Girişleri	56
4.12 IR2110 Çıkış İşaretleri- Q_1 - Q_2 Mosfetleri	57
4.13 IR2110 Düşük Genlikli Çıkış İşaretleri- Q_2 - Q_4 Mosfetleri	57
4.14 IR2110 Yüksek Genlikli Çıkış İşaretleri- Q_1 - Q_3 Mosfetleri	58
4.15 Filtresiz ve Yüksüz Devre Çıkışı	58
4.16 Filtresiz ve Yüke Bağlı Devre Çıkışı	59
4.17 Yüksüz Devre Çıkışı	59
4.18 Yüke Bağlı Devre Giriş ve Çıkışı	60

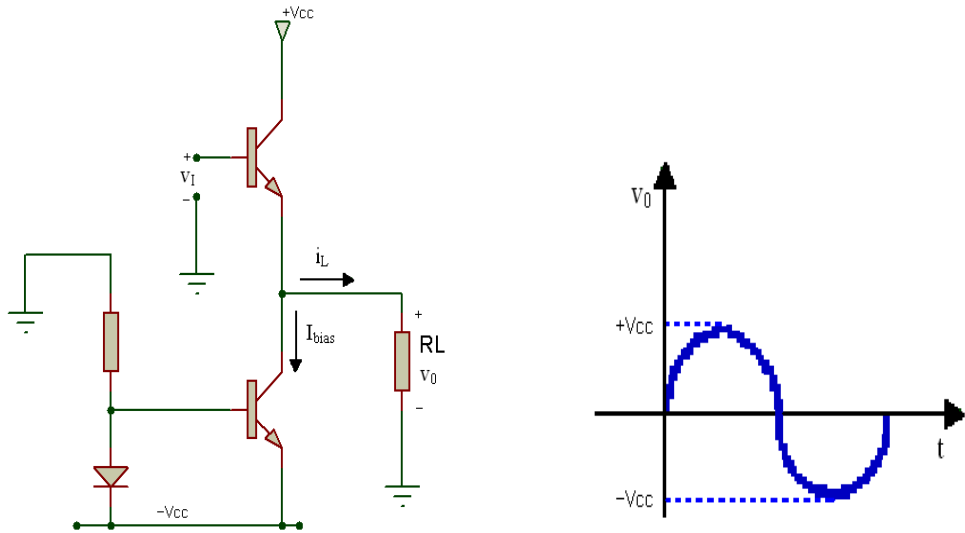
TABLÖLAR DİZİNİ

<u>Tablo</u>	<u>Sayfa</u>
3.1 Filtre Hesap Sonuçları	46
4.1 Sistemin Farklı Voltajlar Altındaki Verimi	60

1. GİRİŞ

Kuvvetlendirici, zayıf bir giriş işaretinin daha büyük çıkış işaretine dönüştürülmesi maksadı ile oluşturulan elektronik sistemlerdir. Güç kuvvetlendiricileri, ölçümlerde, testlerde ve mekanik işlemler gibi birçok alanda yüksek akım ve yüksek gerilim üretmede kullanılır [1]. Farklı bir bakış açısı ile giriş işaretinin akım - gerilim değerlerinin, işaretin diğer özelliklerinin kaliteleri değiştirmemeksizin artırılmasıdır. Ses kuvvetlendiriciler temelde, çıkış katındaki dizayn farklılıkları ile sınıflandırılırlar [2]. Genel sınıflandırmalar;

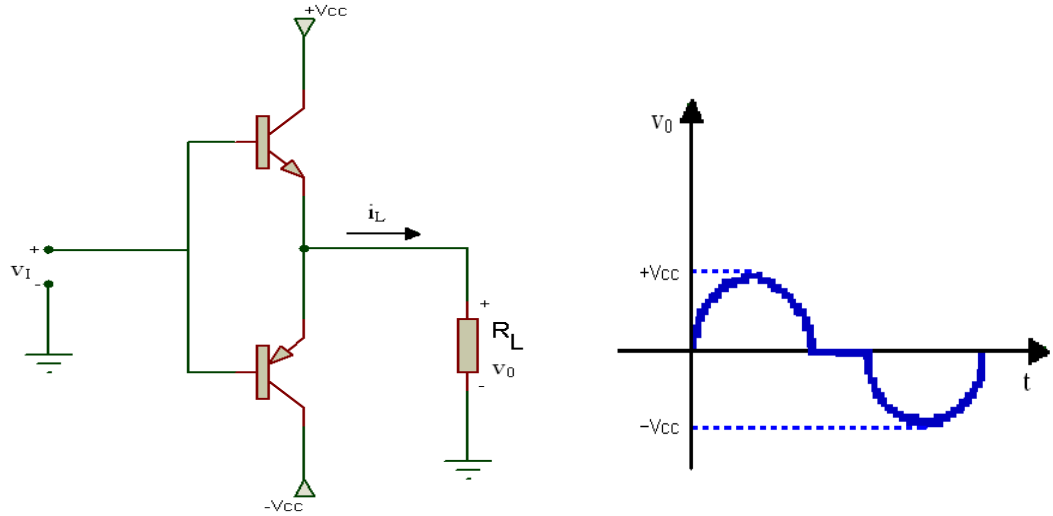
A Sınıfı: Bütün elemanlar, sinyal dalgalanmasının periyodu boyunca iletimdedir [2]. Durgun halde A sınıfı kuvvetlendiricilerde bir akım akması olduğundan transistör güç harcar [1]. A sınıfı kuvvetlendiriciler %20 civarındaki ortalama verime sahiptir. A sınıfı kuvvetlendiriciler genel olarak kuvvetlendiricilerde giriş katı olarak kullanılmaktadır [2]. A sınıfı kuvvetlendirici temel yapısı ve çıkış dalga şekli Şekil 1.1 de gösterilmiştir.



Şekil 1.1 A Sınıf Kuvvetlendirici Temel Yapısı Ve Çıkış Dalga Şekli

A sınıf kuvvetlendiriciler genel yapı olarak büyük, ağır ve ısı üretimi fazladır. Avantaj olarak diğer kuvvetlendiricilere göre lineerliği en yüksek ve en az bozulmaya sahip kuvvetlendiricidir [2].

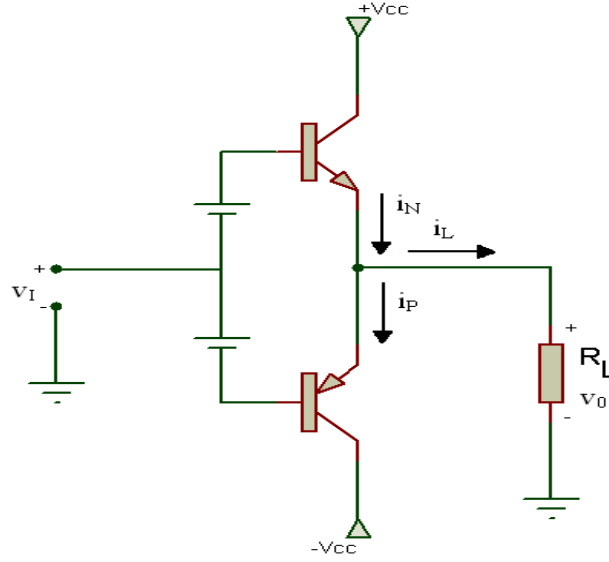
B Sınıfı: Çıkış elemanları aynı anda iletimde olmazlar [2]. Durgun halde kuvvetlendiricide harcanan güç sıfırdır [1]. Her çıkış elemanı sinyal dalgası periyodunun yarısında iletimde olur. Bu çalışmadan ötürü, B sınıfı kuvvetlendiriciler yüksek kazançlı sahiptir. B sınıf kuvvetlendiriciler %78 civarında ortalama verime sahiptir [3]. Dezavantaj olarak her iki periyod aynı anda kuvvetlendirilmek istendiğinde problem oluşur. B sınıf kuvvetlendiriciler yüksek bozulmaya ve düşük lineerliliğe sahiptir. B sınıf kuvvetlendiricilerin genel olarak bataryalı olan 2 kanallı radyolar ve iletişim araçlarında kullanıma uygun değildir [2]. B sınıf kuvvetlendirici temel yapısı ve çıkış dalga şekli Şekil 1.2 de gösterilmiştir.



Şekil 1.2 B Sınıf Kuvvetlendirici Temel Yapısı Ve Çıkış Dalga Şekli

AB Sınıfı: Çıkış elemanları aynı anda iletimde olurlar fakat geçiş distorsiyonunun önüne geçmek için eşlenik transistörler farklı bir çalışma noktasında kutuplanarak, durgun halde bir miktar akımın akmasına izin verilir. Bu durumda sıfır geçişi civarında bir transistör çalışır durumda olduğundan geçiş distorsiyonu görülmez [1]. Besledikleri

cihazın ani ihtiyaçlarında anında cevap verebilirler. AB sınıf kuvvetlendiricinin avantajı B sınıfından daha düşük distorsiyona ve A sınıfından daha yüksek verime sahiptir. AB sınıfı kuvvetlendirici ses uygulamalarında en çok kullanılan kuvvetlendirici türüdür [2]. Şu an çoğu kuvvetlendirici, iyi dinamik performans sergileyen, geniş band genişliğine sahip, lineer yapıdaki AB sınıfı kuvvetlendiricilerdir [4]. AB sınıf kuvvetlendirici temel yapısı Şekil 1.3 de gösterilmiştir.



Şekil 1.3 AB Sınıf Kuvvetlendirici Temel Yapısı

Önerilen güç kuvvetlendirici sınıfı D sınıf kuvvetlendiricilerdir. D sınıf kuvvetlendiricinin avantajı çalışması için önerilen bantda aktif sürece faz kaymasına ve bozulmaya neden olmamasıdır [2]. Yarıiletken malzemelerin gelişmesiyle anahtarlama modlu D sınıf kuvvetlendiriciler, lineer güç kuvvetlendiricilerin yerini birçok alanda almıştır. D sınıf kuvvetlendiricilerin güç gereksinimleri düşük ve kuvvetlendiricilerin verimi mükemmeldir [4].

D sınıf kuvvetlendiriciler genel olarak ses sinyallerini kuvvetlendirmek için kullanılır. Yapılarında anahtarlama tekniği kullanıldığı için anahtarlama kuvvetlendirici olarakta anılır [5]. Kuvvetlendirilmiş sinyalin içindeki taşıyıcı sinyal ve

istenmeyen gürültüler filtrelenerek temiz sinyal elde edilir. D sınıf kuvvetlendiricideki D harfi çoğu zaman dijital kelimesinin kısaltması sanılmaktadır. Aslında D harfi diğer topolojilerin devamı olan alfabedeki harftir (A sınıf kuvvetlendirici, B sınıf kuvvetlendirici, C sınıf kuvvetlendirici, D sınıf kuvvetlendirici). D sınıf kuvvetlendiriciler analog tabanlıdır. Çıkış sinyalinin güç seviyeleri dijital kontrol ile kontrol edilebilir [6].

D sınıf kuvvetlendiriciler modülasyon teknolojisini kullanarak giriş sinyalini ardışık darbelere çevirir. Darbe frekansı giriş sinyalinin çok üstünde bir değerdir. D sınıf kuvvetlendiriciler anahtarlama teknolojileri yardımı ile kollektör veya drain gücünü azaltarak verimliliği artırır. D sınıf kuvvetlendiriciler aşağıda da açıklanacağı gibi çıkış transistörlerinin hepsini açık ya da hepsini kapalı tutarak anahtar gibi kullanırlar [7]. Transistör kapalı konuma geçerse üzerinden geçen akımın sıfır olduğu kabul edilir. Transistör açık konuma geçerse, üzerine uygulanan voltajın değeri küçük ya da sıfıra yakın olduğu kabul edilir [3]. Bu nedenle güç kaybı çok düşüktür. Bu da verimi artırır (Verimlilik %90-95'e kadar çıkabilmektedir), böylece güç kaynağından az güce gereksinim duyulur [8]. Bu olayın ikinci bir avantajıda kuvvetlendirici üzerinde fazla ısınma meydana gelmez. D sınıf kuvvetlendiriciler anahtarlama işlemini ses bandından daha yüksek frekansta yapar [7]. Büyük çoğunluğun anahtarlama aralığı 300 kHz-2 MHz [6]. D sınıf kuvvetlendiricilerin ilk çalışmalarına 1950 yıllarında başlanmıştır. Günümüzde kullanılan portatif cihazların gitgide küçülmesinden dolayı kullanılan kuvvetlendiriciler de küçülmeye başlamıştır. Örneğin, cep telefonlarında kullanılan LM4673 dünyanın en küçük D sınıf kuvvetlendiricisi arasında bulunup ebatları 1.44mm x 1.44mm mikro-SMD pakettidir [9]. Şu an kullanmış olduğumuz kartı tercih etmemizin başlıca nedenleri [6];

- D sınıfı kuvvetlendirici kullanmanın en büyük avantajı yüksek verimdir
- Bir batarya veya diğer limitli bir güç sisteminde en uygun kullanımı sağlarlar. Buna ilaveten bu yüksek verimlilik 10 watt altında çalışan birçok kuvvetlendiricilere göre ısınma yok denecek kadar azdır. D sınıf kuvvetlendirici devresi az ısındığı için etrafında bulunan diğer devre elemanlarına zarar vermez.

- Diğer topolojilere göre daha küçük ebatlara sahip olması da tercih sebebidir.

En büyük kullanım alanı otomotiv sektörüdür. Sınırlı güç ile yüksek verimlilik sağlanır. Otomatik klima sistemlerinde özellikle verimlerinden dolayı kullanılmaktadır. Yüksek verimlilikten dolayı ekstra fana ihtiyaç duyulmamaktadır. Kullanılması halinde elektrik harcamalarında azalma sağlar. Ayrıca günümüzde cep telefonları, işitme cihazları, pil ve batarya cihazlarında da büyük kullanım alanına sahiptir [7] [10]

Bunlar dışında bizim de uygulamasını yaptığımız, gemi sonar faaliyetlerinde kullanılmaktadır. Sonar sistemi elektrik enerjisini akustik enerjiye çevirerek iletim yapan bir sistemdir. İçerisinde bulunan piezo seramikler sayesinde bu işlemi gerçekleştirir. Göndermiş olduğunuz akustik işaretin bir yere çarparak size dönmesi ile temas elde edilir. Sonar sistemi askeri sistemlerde sualtı hedef arama, balıkçılar için balık arama gibi nedenlerle kullanılır.

1.1 Tez Konusu ve Gerekliliği

Bu uygulamayı yapmamızın nedeni elimizde mevcut bulunan kuvvetlendirici modülünün aşağıda belirtilen yönleri ile kullandığımız sistemde birtakım problemlere yol açmasıdır. Bu problemler sırası ile;

- Anahtarlama hızının düşük olması kayıpların oluşmasına neden oluyor.
- Akım koruması olmadığı için 10A akım değerinde devre elemanları zarar görmektedir.
- Sıcaklık koruması mevcut olmadığından harici soğutma kullanımı gerekmektedir
- En önemlisi maliyet ve tedarik

Tezde bu dezavantajları ortadan kaldırmak için yeni bir D sınıf kuvvetlendirici dizayn edilmiştir.

1.2 Tezin İeriđi

Tez toplamda beř blmden oluřmaktadır. Birinci blm giriř blm olup konunun neminden ve genel yaklařımdan bahsedilmektedir.

İkinci blmde D sınıf kuvvetlendirici yapısının genel blok diagramı ve kavramları zerinde detaylı bir řekilde durulacaktır.

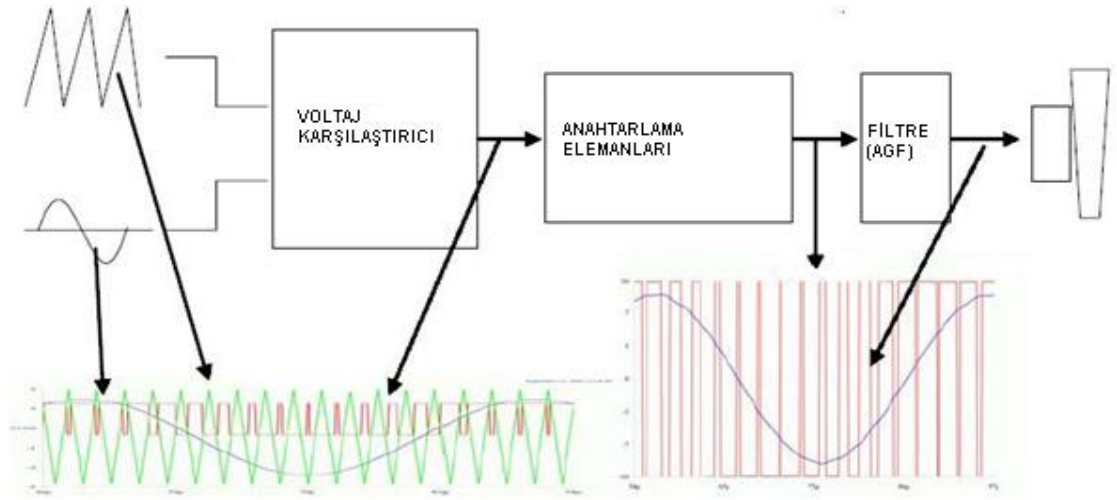
nc blmde uygulaması yapılan devrede kullanılan devre elemanlarının genel bilgileri ve devre zerindeki grevleri detaylı biimde aıklanmakta ve devre izimleri verilmektedir.

Drdnc blmde devrenin řematik resmi ve baskı devre resmi gsterilmekte olup devrenin ařama ařama performans sonuları gsterilmektedir.

Beřinci ve son blmde ise sonu ve yorumlar sunulmaktadır. İlk drt blm ıřıđında yapılan tm analiz, inceleme ve hesaplamalar neticesinde elde edilen verilerden ıkarımlar yapılarak sonular elde edilecektir.

2. D SINIF KUVVETLENDİRİCİ GENEL BLOK YAPISI

Bir önceki bölümde de kısaca anlatıldığı gibi D sınıf kuvvetlendiriciler ses sinyallerini kuvvetlendirmek için kullanılır. Genel olarak D sınıf kuvvetlendirici Şekil 2.1 genel blok yapısında görülen bölümlerden meydana gelir.



Şekil 2.1 D Sınıf Kuvvetlendirici Genel Blok Yapısı [11]

Bir D sınıf kuvvetlendirici şu birim ve elemanlardan oluşur:

1- Yerel Osilatör

2- Voltaj Karşılaştırıcı (Darbe Genişliği Modülatörü)

3- Anahtarlama Elemanları

4- Filtre (AGF)

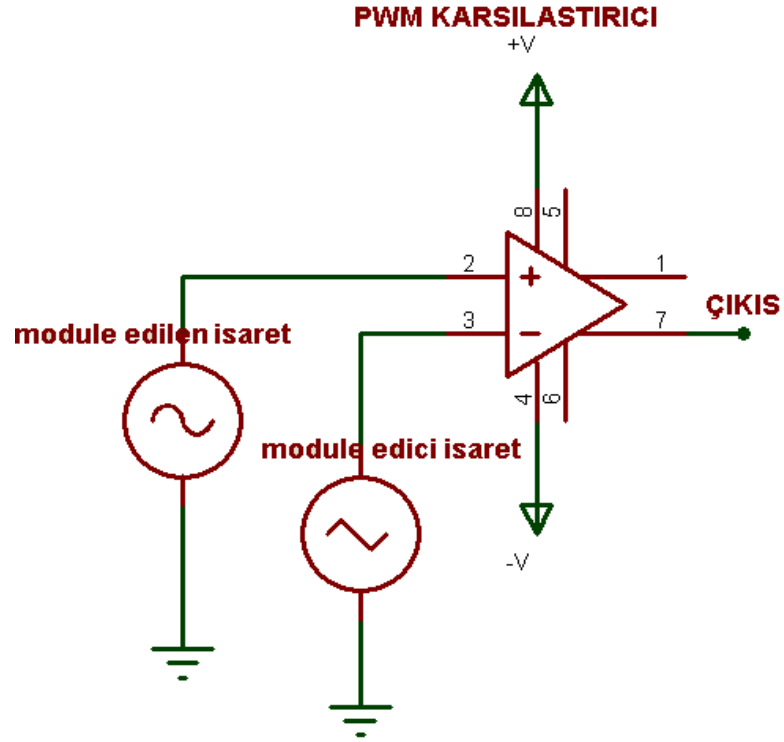
2.1 Darbe Genlik Modülasyonu

Darbe genlik modülasyonu, sisteme uygulanan giriş işaretinin kendisinden daha yüksek frekansta başka bir işaret ile karşılaştırılarak, darbe periyot oranının kontrol edilmesidir [3]. Darbe genişliği modülasyonu ile yapılan anahtarlama, lojik mantığı ile çalışır. Yani lojik 1 olduğunda sistem iletimde, lojik 0 olduğunda ise iletimde değildir. Pratikte anahtarlama tam da teorikte olduğu gibi olmayabilir. Sistemin kapalı ya da açık olduğu zaman kontrol altında bulunur ise hem kayıplar azalmış olur hemde çıkış geriliminin kontrol edilmesi sağlanır. Sistemin kayıplarının azalması verimi artıracaktır. Ayrıca iletim kayıplarının azalması anahtarların soğutulması probleminde azalmasını sağlar [6]. PWM modulator, darbelerin zaman ayarlamasının iyi olması ve hata düzeltme oranının yüksek ve kararlı olması ile performans avantajı sağlar [12]. Genel olarak devre yapılarında meydana gelen termal problemler ve bozulmalardan dolayı tek bir mosfet üzerinden çok büyük akımlar akıtılmaz. Bunun yerine eğer devreden büyük bir akım akması oluyor ise mosfetler paralellenerek bu problemler azaltılır. Ayrıca mosfetler üzerine düşen gerilim düşümü azalacak ve sonuç olarak harcanan güçte büyük ölçüde azalma meydana gelecektir [3].

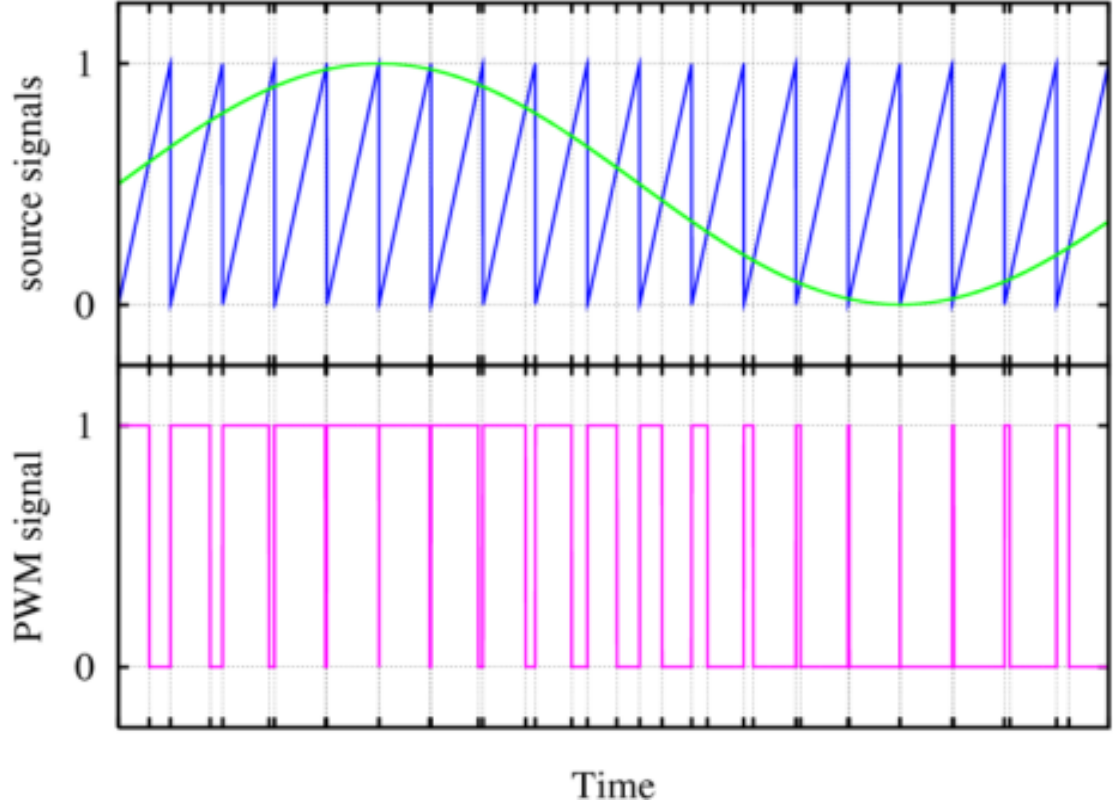
Bir darbe genişlik modülasyonlu işaret üretebilmek için sisteme verilecek giriş işareti ve bu işareti modüle edecek bir yüksek frekansa sahip taşıyıcı işarete ihtiyaç vardır. Taşıyıcı işaret modüle edici işaret ya da örnekleme işareti olarakta adlandırılır. Bu modülasyon türüne genel olarak doğal (naturel) örnekleme adı verilir [5]. Taşıyıcı işaretin genliği giriş işaretini içine alacak şekilde olmalıdır. Kısacası taşıyıcı işaretin tepe genliği giriş işaretinden büyük, taban değerinden daha düşük olmalıdır

Nyquist örnekleme teoremine göre, bir işaretin modüle edildikten sonra tekrar elde edilebilmesi için sinyal içerisindeki en yüksek frekanslı bileşenden en az iki kat örnekleme frekansı ile örneklenecek gerekir. Pratikte ise bu durum tamda böyle değildir. Örnekleme frekansının örneklenecek en yüksek frekanslı işaret frekansının iki katından da daha büyük seçilmesi gerekmektedir. İşaret demodüle edilirken taşıyıcı işareten

arındırılmak için alçak geçiren filtreden geçirilmektedir. Taşıyıcı işaret ile giriş işaretinin frekansları arasında ne kadar fark olursa filtreleme işlemi o kadar kolay olacaktır [5][13]. Modülasyonun gerçekleşmesi için bu tezde kullanılan PWM (Darbe Genişlik Modülasyonu) karşılaştırıcı olarak tanımlanan yapı Şekil 2.2 ile gösterildiği gibidir.



Şekil 2.2 PWM Karşılaştırıcı Devresi



Şekil 2.3 Sinüs İşaretinin Modüle Edilmesinin Benzetim Sonucu [9]

Şekil 2.3 de ise giriş (sinüs) işareti şeklindeki bir işaretin modüle edilmesinin benzetim sonucu görülmektedir. Testere biçimindeki işaret taşıyıcı işaret olup, sinüs biçimindeki işaret ise giriş işarettir. Pembe renk ile gösterilen işaret ise modüle edilmiş işarettir. Şekil 2.3. den de anlaşıldığı gibi giriş işaretinin genliğinin artması yada azalması modülasyonlu işarete darbe süresinin artmasına yada azalmasına neden olmaktadır.

Taşıyıcı işaret ile giriş işaretin frekans farkları büyüktür. Modüle edilmiş işaret her iki işareti de içermektedir. İşareti demodüle ederken taşıyıcı işaretin sistemden uzaklaştırılması gerekir. Frekans farkları yüksek olduğundan sistem çıkışına eklenen basit bir LC alçak geçiren filtre ile taşıyıcı işaret sistemden uzaklaştırılır [5][13].

2.2 Anahtarlama Elemanları

Anahtarlama elemanları iki ana başlık altında incelenebilir.

- Güç Transistörleri
- Mosfet(Gate) Sürücü

2.2.1. Güç Transistörleri

Bir kuvvetlendirici devresinde verimi etkileyen en önemli eleman güç transistörleridir. Diğer kullanılan elemanlara nispeten maliyeti daha yüksektir. Kullanılan devre yapısına, çalışma koşullarına göre devrede kullanılan güç transistör yapıları mevcuttur. Uygulama alanlarına göre en yaygın kullanım BJT, MOSFET ve IGBT türlerindedir. Güç transistörleri, bir D sınıf kuvvetlendiricinin en önemli ve nispeten pahalı elemanlarındandır. Bir D sınıf kuvvetlendiricinin yapısında, D sınıf kuvvetlendiricinin çalışma koşulları göz önünde bulundurularak farklı tipte transistörler kullanılabilir. Eleman seçilirken çok dikkatli davranılmalıdır. Bu seçim devrenin verimini etkileyecek en önemli hususlardandır. Aşağıda da açıklanacak olan avantajlarından ve devreye uygun yapıya sahip olmasından dolayı bu tezde de MOSFET kullanılmaktadır.

MOSFET, metal oksit yarıiletken alan etkili transistörün kısaltılmış halidir. Mosfetlerin çıkması ile birlikte birçok uygulamada BJT'lerin yerini almıştır [14]. Günümüzde birçok uygulama alanında kullanılmaktadır. Özellikle 100 kHz den yüksek frekanslar kullanılan sistemlerde tercih edilmektedir. MOSFET'ler ile BJT'ler karşılaştırıldığında oluşan sonuçlar aşağıda sıralandığı gibidir [14] ;

- FET tipik olarak 100M gibi çok yüksek bir giriş direncine sahip iken BJT transistörler için bu değer tipik olarak yalnızca 2K civarındadır

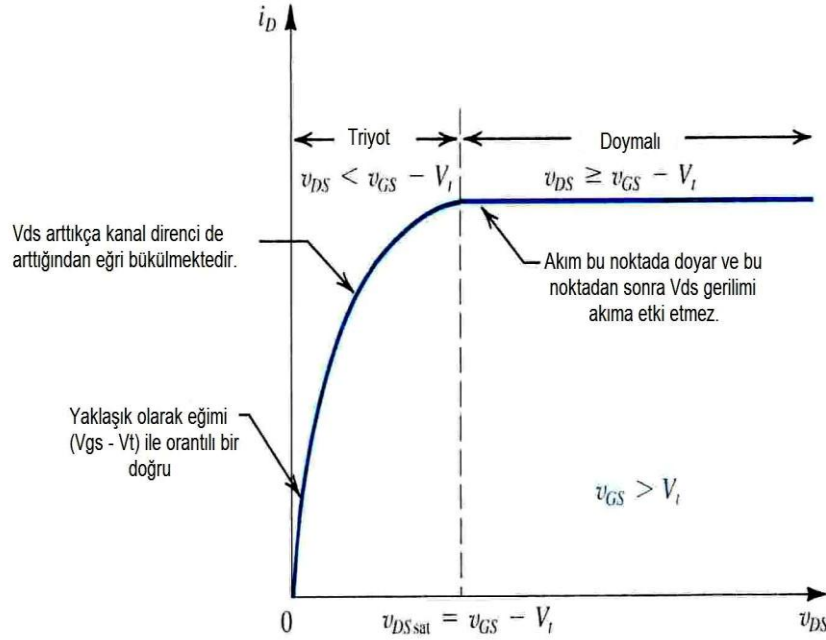
- FET'ler hızlı anahtarlama zamanına sahiptir. BJT'ler daha yavaş anahtarlama zamanına sahiptirler.
- Yüksek anahtarlama uygulamalarda FET'ler daha yüksek iletim kayıplarına sahip olmalarına rağmen, toplam kayıplarda BJT'ye kıyasla kaybı daha azdır .
- FET'ler daha az yer kapladığı için tüm devre yapılarında BJT lerden daha çok yaygın olarak kullanılır.
- FET ler BJT lere göre daha kolay paralellenebilir. Güç paylaşımı nedeni ile kayıpları azaltır.

Mosfetlerin genel olarak üç çalışma bölgesi vardır:

1.Kesim: $V_{GS} < V_t$ yani gate-source gerilimi, eşik geriliminden düşük olduğunda, $I_D = 0$ source akımı sıfıra yakın olduğundan sıfır olarak kabul edilir.

2.Doğrusal: $V_{DS} < V_{GS} - V_t$ yani drain-source gerilimi gate-source gerilimi ile eşik gerilimi arasındaki farktan daha düşük olduğu durumdur. Doğrusal yada triyot bölümünde drain akımı ile drain-source gerilimi arasında doğrusal bir ilişki mevcuttur. Bu çalışma bölgesinde mosfet gerilim kontrollü direnç gibi çalışmaktadır.

3.Saturasyon: $V_{GS} > V_t$ gate-source gerilimi eşik değerinden yüksek olduğunda yani $V_{DS} > V_{GS} - V_t$ drain-source gerilimi gate-source gerilimi ile eşik gerilimini arasındaki farktan daha büyükse meydana gelen durumdur.



Şekil 2.4 MOSFET Çalışma Bölgeleri

Bir mosfet, anahtarlama modunda kullanırken üzerinde önemli miktarda yük harcanmaz. Meydana gelen kayıplar dinamik kayıplardır ve mosfet iletim yada kesime geçerken meydana gelir. Bunun yanısıra devrenin anahtarlama frekansıda önemli yere sahiptir. Anahtarlama frekansı arttığında hız artmış olur ve kayıplarda buna bağlı olarak belli oranda artar. Bu nedenle mosfet kullanılırken anahtarlama hızı gözönünde bulundurulmalıdır. Genel olarak mosfet kayıplarını hesaplamak kolay değildir. Ama basitçe mosfet sürekli iletimde iken mosfet kaybı (2.1) formülü ile kolayca hesaplanabilir [14];

$$P = I_D^2 R_{DS} \text{ (iletim)} \quad (2.1)$$

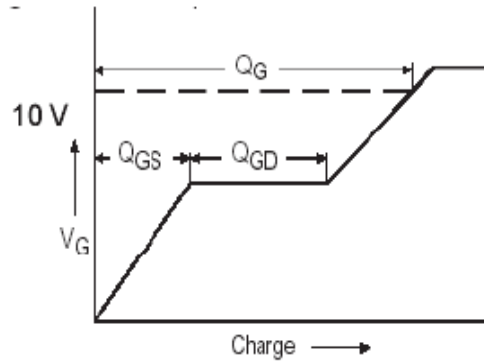
Bir mosfetin parazitik kapasiteleri kayıpların artması yada azalmasında büyük öneme sahiptir. Bu kapasitenin hızlı dolup boşalması mosfetlerin konum değiştirme hızını gösterir. Mosfetlerdeki en büyük kayıplar anahtarlama kayıpları olduğundan hızlı konum değiştirme ile bu kayıp önemli ölçüde azalmış olur. Bu noktada devre tasarımı ve bu tasarıma uygun eleman seçmek çok önemlidir. Devrede kullanılan frekans ve

anahtarlama hızına göre sürücü seçilir ise bu kayıplar en aza indirilmiş olur.

2.2.1.1. Mosfet Seçilirken Dikkate Alınacak Parametreler

1. Gate Şarj (Q_g), bu parametre direk olarak mosfetin hızı ve sıcaklık-bağımsızlığını gösterir. Düşük Q_g yüksek anahtarlama hızı, sonuç olarakda düşük anahtarlama kayıpları demektir. Toplam gate şarj iki ana elemandan oluşur ve grafikleri Şekil 2.5 te gösterildiği gibidir [15].

- Gate-Source şarj Q_{gs}
- Gate-Drain şarj Q_{gd}

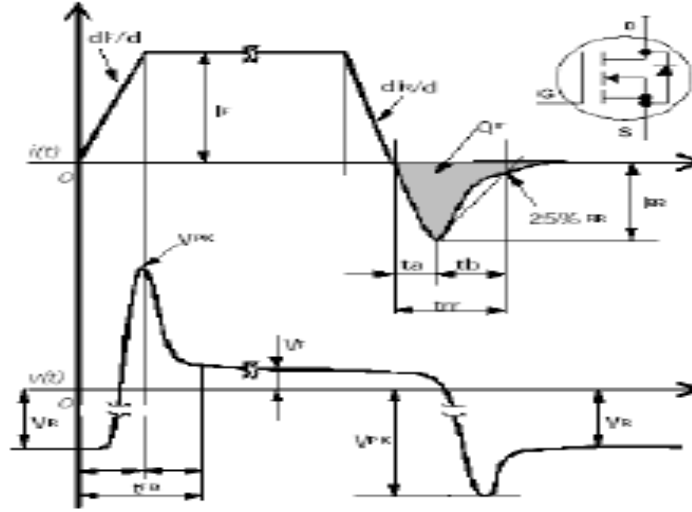


Şekil 2.5 Gate Şarj Ana Elemanları [15]

2. Statik Drain-Source Direnci ($R_{DS(ON)}$) drain-source direncidir ve tipik olarak veri sayfalarında 25°C ile $V_{GS}=10\text{V}$ olarak gösterilir. Bu parametre sıcaklık bağımlılığını gösterir ve direk olarak mosfetin iletim kayıpları ile ilgilidir. Düşük $R_{DS(ON)}$ düşük iletim kayıpları demektir [15].

Güç Mosfetleri integral ters body-drain içerir. İntegral ters body-drain iletim yada kesim anlarında indüklenen gerilimin ters akım ile elemanlar üzerinden geçerek elemanlara zarar vermesini engellemek için kullanılır. Bu diyot ters yön toparlanma karakteristiği gösterir. Ters yön toparlanma karakteristikleri sıcaklık bağımlılığını

gösterir ve düşük ters yön toparlanma zamanı (t_{rr}), ters yön toparlanma akımı (I_{rr}), ters yön toparlanma şarjı (Q_{rr}), elektromanyetik girişim (EMI) ve verimliliği η düzeltir [15]. Mosfet body-direnç üzerindeki tipik akım-voltaj dalga formu Şekil 2.6 da gösterilmiştir.



Şekil 2.6 Mosfet Body-Direnç Üzerindeki Tipik Akım-Voltaj Dalga Formu [15]

2.2.2. Gate Sürücü

Bir önceki bölümde de anlattığımız gibi mosfetin uygun hızda ve seviyede anahtarlması gerekir. İstenmeyen bölgede çalışan mosfetlerde büyük kayıplar meydana gelir. Tasarlanan devre hızına uygun sürücü yapılarının seçilmesi gerekmektedir. Bunun dışında mosfeti sürmek için önemli olan diğer bir hususta parazitik kapasitelerdir. Bu kapasitelerin ne kadar hızlı ya da yavaş dolup boşalması anahtarlama hızını direk etkilemektedir. Kısacası neden sürücü kullanmalıyız sorusuna birkaç madde ile cevap verebiliriz:

- Mosfet kapısı kapasitör gibi şarj ve deşarj olur. Tipik değeri 2nF'dır [15].
- Gate gerilimi, source geriliminden 10 V'dan 15 V'a kadar yüksek olmalıdır [16].
- Yüksek taraf (HS) ve alçak tarafın (LS) ölü zamandan bağımsız olarak kontrole ihtiyacı vardır [15].

- Yüksek tarafın (HS) kendi source tarafından referanslı gate voltajına ihtiyaç duymaktadır [15].
- Gate sürücü devresi tarafından harcanan enerji, toplam verimi önemli derecede etkilememelidir [16].

Bu kısıtlar akılda tutularak böyle bir fonksiyonun gerçekleştirilmesi için geliştirilen birçok farklı yöntem değişik şekillerde uygulanabilir.

Bir mosfeti sürebilmek için gereken gate akımı aşağıdaki formül ile hesaplanabilir:

$$I_G = \frac{Q}{t} \quad (2.2)$$

I_G : Ortalama geçit akımı,

Q : Toplam yük,

t : Anahtarlama süresi

Bir mosfeti sürmek için gereken akım değerleri yüksektir. Bu akımı sağlayabilmek ve devreyi sürebilmek için sürücü yapılarına ihtiyaç vardır. Sürücü devreleri sistemin verimi üzerinde etkiye sahiptir.

Sistemde kullanılan sürücü yapılarında aşağıda sıralanmış özellikler büyük önem arz eder:

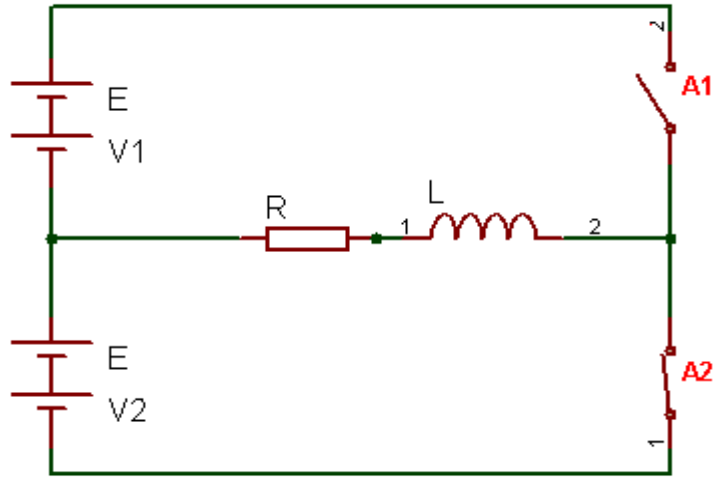
- a.En yüksek ani akımı
- b. Akım kazancı
- c. Maliyeti
- d. Boyutları

Bu tezde kullanmış olduğumuz IR2110 birkaç bileşen eklenerek yüksek anahtarlama hızlarına çıkarılmış ve kayıpları düşük hale getirilmiştir. Bunlar dışında kullanmış olduğunuz alana göre güç dağılım değeri, ön yükleme (bootstrap) kapasitörü gibi değerler önem arz etmektedir. Önyükleme modunda çalıştırıldığında, pek çok uygulamada 10 Hz’lerden kHz’in yüzlerce katına kadar ki frekanslarda çalışabilir.

2.3 Temel Anahtarlama Yöntemleri

2.3.1 Yarım Köprü Yöntemi

Devre yapılarında iki adet güç transistörü kullanıldığı için yarım köprü olarak adlandırılmaktadır.

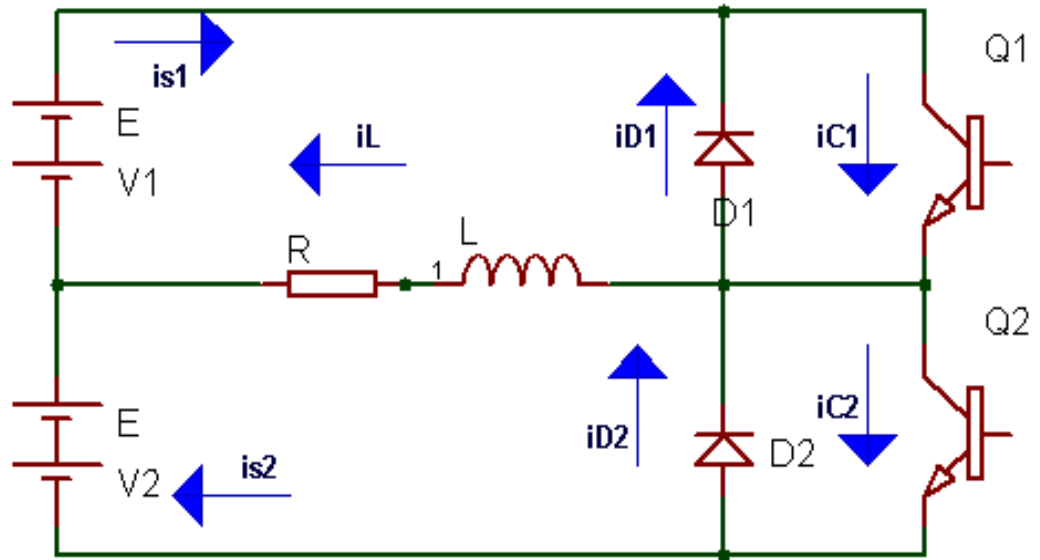


Şekil 2.7 Yarım Köprü Anahtarlama Temel Devresi

Şekil 2.7 de yarım köprü anahtarlama temel devresi gösterilmiştir. Şekil 2.7 de gösterilen yapıda her yarım periyotta bir güç transistörü iletimde olacaktır. Aynı anda iki transistör devreye girmez.

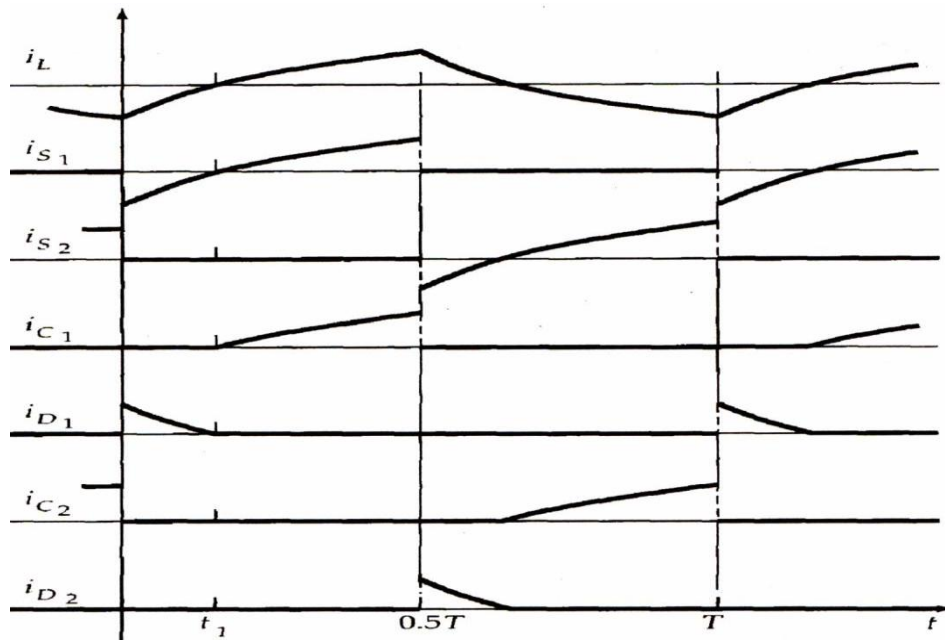
Devre yapısında kullanılan güç transistörleri devre yapısına uygun olarak seçilmelidir. Teorikte güç transistörleri iletim halinde iken üzerinde gerilim düşümü olmadığı söylenir fakat pratikte azda olsa gerilim düşümü olmaktadır. Bu kayıpların artmasına neden olur.

Şekil 2.7 de gösterilen R direncini L endüktansının iç direnci olarak kabul edilebilir. Sistem her yarı peryotta konum değiştireceğinden endüktans üzerinde E ve $-E$ olan bir kare dalga üretilmektedir. Güç transistörlerinin kullanıldığı yapılarda dikkat edilmesi gereken husus, güç transistörlerinin iletimi kesildiğinde endüktans üzerinde akım hemen durmaz. Bu akım ters yönde gerilim gibi davranacaktır. Bu devre yapısında istenmeyen bir durumdur. Ters yöndeki bu kuvvet elektro motor kuvveti olarak adlandırılır. Bu kuvvet cihazlarda büyük hasarlara sebep olabilir. Bu durumun önüne geçebilmek için güç transistörlerine ters yönde paralel diyotların eklenmesi gerekmektedir. Bu diyotlar depolanan enerjiyi elemanlara hasar vermemek için kaynağa gönderir. Mosfetlerin çoğunda bu diyotlar dahili olarak mevcuttur. Şekil 2.8 de koruma diyot yapısı gösterilmiştir.



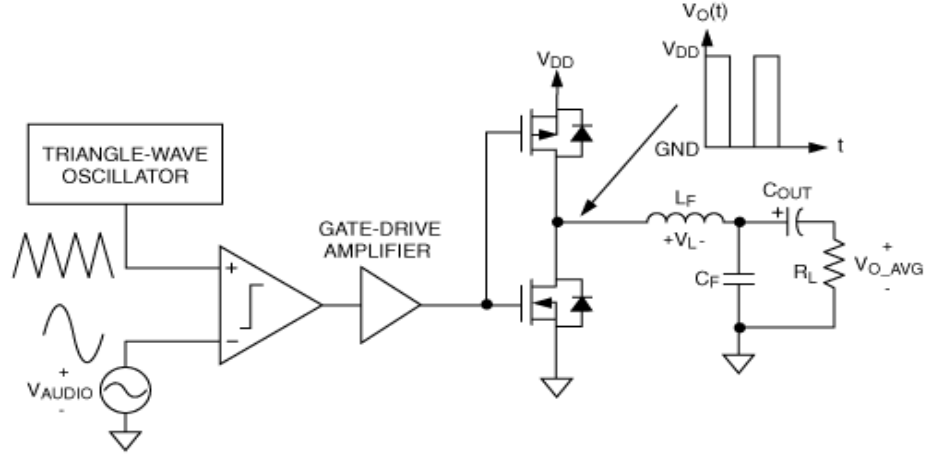
Şekil 2.8 Koruma Diyotları Eklenmiş Yarım Köprü Devresi

Şekil 2.8 de gösterilen devre yapısında iki güç transistörü aynı anda ilettime geçmez. Normalde periyodun %50 sinde Q1 %50 sinde Q2 anahtarlanır. Verilen Q1 iletimde iken i_{C1} ve i_L akımları pozitiftir. Q1 kesime giderse i_{C1} sıfırlanır fakat i_L hemen sıfırlanamaz üstteki paragrafta anlatıldığı gibi devrede elektro motor kuvveti meydana gelir. Bunu yok etmek için devreye koruma diyotları eklemiştir. i_L akımı sıfırlanana D2 diyotu üzerinden akacaktır. Daha sonra Q2 devreye girecek ve kesime gittiğinde bu sefer i_L akımı sıfırlanana kadar D1 üzerinden devresini tamamlayacaktır. Döngüye ait akımların zaman grafiği Şekil 2.9 da verilmiştir.



Şekil 2.9 Yarım Köprü Devresi Dalga Formları [14]

Modern D sınıf kuvvetlendiricilerde çeşitli modülasyon topolojileri kullanılmakla beraber bunlardan en basiti darbe genişlik modülasyonu ile üçgen dalga osilatoru kullanımıdır. Şekil 2.10 da darbe genişlik modülasyonu bazlı yarım köprü D sınıf kuvvetlendiricinin basitleştirilmiş blok diyagramı görülebilir. Görüldüğü gibi bir darbe genişlik modülasyonu iki çıkış mosfeti ve 1 adet alçak geçiren filtre bulunmaktadır [17]. Sonuç olarak bir D sınıf kuvvetlendiriciden alınan çıkış yüksek frekanslı bir kare dalgadır.



Şekil-2.10 Yarım Köprü D Sınıf Kuvvetlendirici Temel Devresi [17]

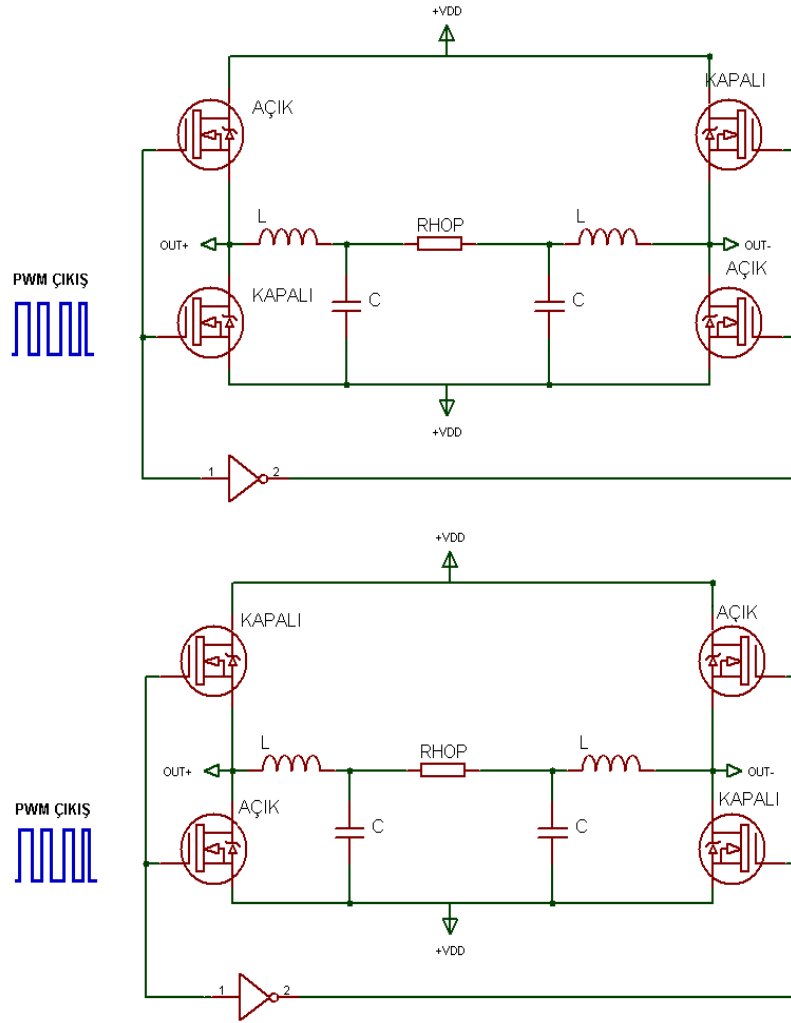
Sonuçta elde edilen darbe genişlik modülasyonu dalga formundan kuvvetlendirilmiş ses sinyalini çıkartabilmek için D sınıf kuvvetlendiricinin çıkışı alçak geçiren bir filtreye yönlendirilir. Şekil 2.10 da görülen LC alçak geçiren filtre, çıkışı kare dalganın averaj değerine eşit olan pasif bir integrator olarak davranır. Ek olarak alçak geçiren filtre rezistif yüklerde meydana gelen yüksek frekans anahtarlama kaynaklı enerji kaybını önler [17].

2.3.2. Tam Köprü Yöntemi

Tam köprü yapısı iki adet yarım köprü yapısını içermektedir. Yarım köprü yapısında çift kaynak kullanılır. Tam köprü yapısında ise tek kaynak kullanılır. Yarım köprüye kıyasla daha fazla güç transistörleri kullanıldığı için kayıpların daha fazla olduğu düşünülebilir. Fazla sayıda mosfetten meydana geldiği için anahtarlama kayıpları fazladır fakat düşünülenin aksine toplam kayıplar daha azdır. Özellikle D sınıf kuvvetlendirici yapılarında tam köprü yapısı en çok kullanılan topolojidir. Yarım köprü yapıları ile diğer bir farklılıkları ise tıkama kapasitesidir. Yarım köprü kuvvetlendiriciler DC tıkama(blocking) kapasitörüne ihtiyaç duyarlar. Tam köprü yapıları ise düşük çıkış offsetine sahip olduklarından DC tıkama kapasitesine ihtiyaç duymaz [17]. Bu

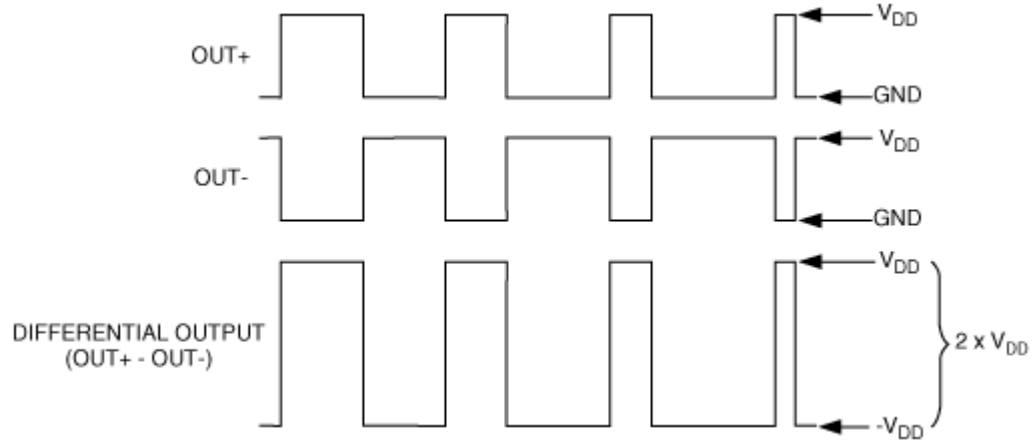
kapasitenin olmaması tam köprü yapısının boyutunun küçük olmasını sağlar. Boyutun küçük olması tam köprü yapısının birçok uygulama alanında tercih edilmesini sağlar.

Şekil 2.11 de D sınıf kuvvetlendirici yapılarında tam köprü yöntemini göstermektedir. Bu şekilden de anlaşıldığı gibi tam köprü yönteminde yükü farklı olarak sürebilmek için 2 tane yarım köprü kullanır. Bu tip bağlantı sıklıkla köprü bağlı yük (BTL) tip olarakta anılır. Şekil 2.11 de gösterildiği gibi tam köprü yükü doğru olan iletim yolunu değiştirerek çalışır. Bu sayede negatif besleme veya DC bloking kapasiteye ihtiyaç duymadan yüke iki yönlü akım akışı sağlanabilir [17].



Şekil 2.11 D Sınıf Tam Köprü Kuvvetlendirici

Şekil 2.12 D sınıf kuvvetlendiricilerde darbe genişlik modülasyonu çıkış dalga formlarının göstermektedir. Şekil 2.12 de anlaşıldığı gibi çıkış dalga formları birbirinin tamamlayıcısıdır. Bu yükün üzerinde diferansiyel darbe genişlik modülasyonu sinyali oluşturur.



Şekil 2.12 D Sınıf Kuvvetlendiricilerde Darbe Modülasyonlu Çıkış [17]

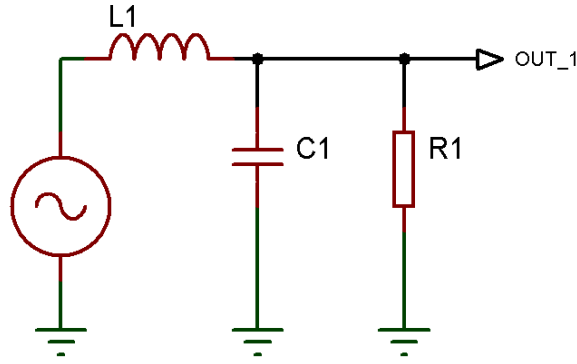
Tam köprü kuvvetlendiricilerin tek bir kaynaktan beslenme durumunda DC tıkama için çıkışta kapasitöre ihtiyaç duyulmaması en büyük avantajlarından biridir [17]. Bu durum devrenin minimize edilmesinde önemli bir unsurdur. Aynı durum yarım köprü kuvvetlendiriciler için geçerli değildir. Yarım köprü kuvvetlendiricide çıkış V_{DD} ve toprak arasında salınım gösterdiğinden ve çıkışın görev süresinin %50 sinde boşta olmasında, çıkış işaretinde $V_{DD}/2$ oranında DC offset'i olduğu anlamına gelir. Tam köprü kuvvetlendiricilerde ise offset yükün(veya beslemenin) iki tarafında da görülür. Bu durum çıkışta hiçbir DC akımın olmadığı anlamına gelir [17].

Tam köprü D sınıfı kuvvetlendiriciler yarım köprü kuvvetlendiricilerin yapısında bulunan mosfet sayısının 2 katı mosfete ihtiyaç duyar. 2 kat fazla mosfetin kullanılmasının anahtarlama ve iletim kayıplarını artırdığı düşünülmektedir [17]. Şu anki uygulamalarda tam köprü kuvvetlendiricilerde meydana gelen kayıplar minimize edilerek en yüksek verim elde edilmektedir.

H köprüsü yapısı tam köprü yapısının bir şekli olup bizim tezimizde bu yapı kullanılmıştır.

2.4 FİLTRE

D sınıf kuvvetlendiriciler giriş işaretinden daha yüksek taşıyıcı işaretlerle module edilirler. Her iki işaret arasında frekans farkı büyüktür. Çıkışta yüksek frekanslı alçak geçiren filtre yardımı ile bastırıp yükseltilmiş giriş işaretini elde etmiş oluruz. İşaretler arası fark çok yüksek olduğu için kompleks bir filtre yapısına gerek yoktur. Birçok uygulamada ikinci derece Butterworth transfer fonksiyonu hem hassaslık hem fiyat hem de performans nedenleri ile tercih edilmektedir [9]. Tek çıkış genel filtre yapısı aşağıda Şekil 2.13 de verilmiştir.



2.13. D Sınıf Kuvvetlendirici Sisteminde Temel Filtre Yapısı

2.5 KAYIPLAR

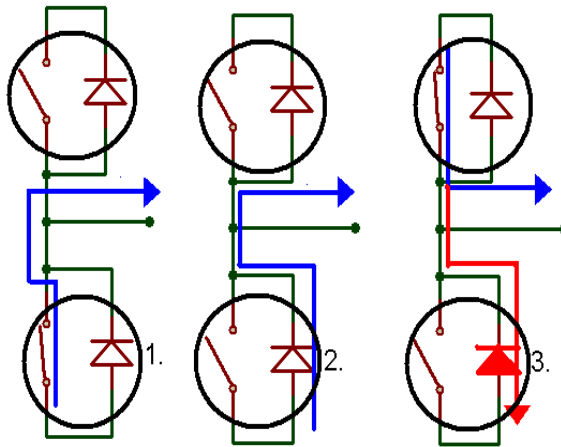
Bir D sınıf kuvvetlendirici sisteminde temel kayıplar anahtarlama kayıplarıdır. Dahası anahtarlama frekansı arttıkça kullanılan elemanların çalışılan frekansa uygun seçilmesi gerekecektir. Aksi takdirde anahtarlama frekansı arttıkça kayıplar daha da artacaktır.

Bunun yanı sıra kullandığımız yapıda anahtarların kısa bir zaman dahi olsa aynı anda açılması istenmeyen bir durumdur. Bu zamana ölü zaman denir. Ölü zamanlı bir yapıda, bir anahtar iletimden çıktıktan sonra ölü zaman kadar süre geçmeden diğer anahtar iletime geçemez. Bu ölü süre içinde anahtar iletimden çıkar. Sisteme gereğinden fazla ölü zaman vermek işaretinizde harmonik distorsiyona neden olabilir. Kuvvetlendirici sistemlerde meydana gelen harmonikler çıkışta kuvvetlendirilerek bilginin bozulmasına neden olabilir.

Anahtar elemanı ne seçilirse seçilsin üzerinde bir gerilim tutacaktır ve sonuçta kayıplara neden olacaktır. Bu kayıpları en aza indirmek için doğru tipte ve gerek duyulan teknik özelliklerde anahtar seçimi birinci derecede önemlidir. Anahtar elemanı olarak en önemli yapı sürücüyü ait kayıplar bir sonraki bölümde daha detaylı olarak anlatılacaktır.

2.6 EMI HUSUSU

Mosfetler üzerinde meydana gelen elektromanyetik girişim (EMI) aşağıdaki Şekil 2.14 de anlatılmıştır.



Şekil 2.14 Mosfet Akım Akış Yönleri

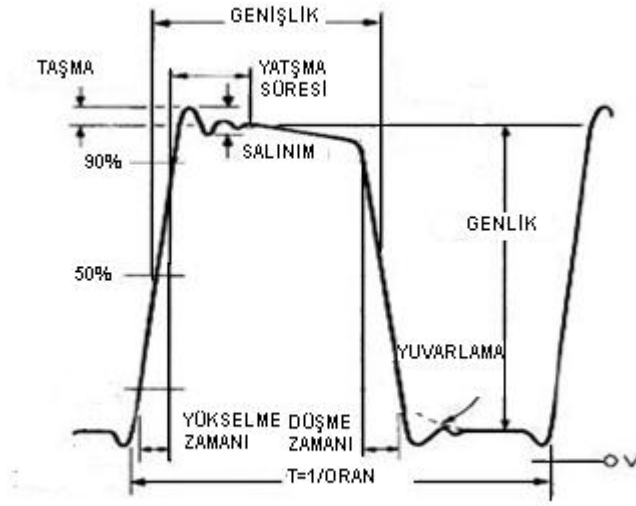
- 1.Düşük tarafta bulunan mosfet üzerinden akım akmaya başlar.
- 2.Mosfet kesime gittiğinde endüktans üzerinde akım hemen sıfırlanmaz akmaya devam eder.
- 3.Diğer mosfet iletime geçtiğinde, diyot ileri akım süresince depolanan azınlık taşıyıcı yükü sıfırlamak için iletime geçmeye çalışır [15].

Bu akım yüksek frekans akım şekline etki eder ve EMI gürültüsüne neden olur [15].

Elektromanyetik girişim kararsız davranışlardan dolayı etrafında bulunan cihazlara girişim yaparak performans düşüklüğüne neden olur [9]. Bu girişim hatalı sonuçların oluşmasına sebebiyet verir. D sınıf dizaynlarda başından sonuna kadar EMI nin göz önünde bulundurularak hazırlanmış dizaynlar tercih edilir.

Kuvvetlendirici çıkışlarında ses sinyali haricinde hızlı anahtarlama yüksek frekans enerjisi meydana gelir. Harici ses çıkışı kullanan yüksek güç kuvvetlendiricilerinde, ses çıkışını kablo ile taşınması durumunda tehlike söz konusu olabilir. D sınıf kuvvetlendiricilerde ayrıca güç kaynaklarından kaynaklı EMI problemi meydana gelebilir [9].

Darbe genişlik modülasyonu çıkışında farklı genişliklerde kare dalga üretir. Çıkış işaretini yakından incelersek köşe noktalarında meydana gelen harmonikleri görebiliriz. Bu harmonikler yüksek frekans enerjisine sebep olur [9]. Kuvvetlendiricilerde bu harmoniklerde yükseltilerek gerçek olmayan sonuçlar olarak algılanabilir. Şekil 2.15 kare dalgaların sınıflandırılması ile ilgili parametreler gösterilmektedir.



Şekil 2.15 Kare Dalganın Sınıflandırılması ile İlgili Parametreler

Genel olarak EMI yayılımı iki ana başlıkta toplanmıştır [9].

- Differansiyel mod; Differansiyel mod EMI PCB yollarının yüksek frekanslarda istenmeyen anten görevi görmesiyle oluşan EMI dir.
- Ortak mod; Ortak mod EMI ise topraklanmış devre elemanlarında topraklamadan kaynaklanan EMI dir.

Tasarım yaparken PCB üzerinde EMI hususunda dikkat edilmesi gereken önemli bazı hususlar [9];

- Güç kaynağındaki dalgalanmaları azaltmak için de-coupling kapasitor kullanılması gerekir.
- PCB üzerindeki yolları olabildiğince kısa ve köşesiz yapmak gerekir T şeklinde bağlantı yollarından kaçınılmalıdır.
- Yüksek frekans zamanlamalı parçaları olabildiğince PCB merkezinde toplanmalı
- Katlı PCB lerde olabildiğince yüksek frekanslı yolların birbirinin üzerinden geçmemesi sağlanır.

- Mmkn olduka analog ve dijital sinyalleri birbirinden ayrı tutmak gerekir.
- Entegre devrelerin g ve toprak baēlantılarının hepsinin baēlanması gerekir.
- Entegre devrelerin kullanılmayan pin'lerinin hepsinin sonlandırılması gerekir
- zerinden yksek hızlı periyodik sinyal geen yolların toprak ve g arasından geirilmesi veya 2 toprak arasından geirilmesi tavsiye edilir
- Yolları normalde tasarlanan zamanlamadan daha dk bir zamanlama sinyalinde alıtırmamak gerekir veya daha yksek frekanslı paralarla denememek gerekir.
- G ve toprak ularını birbirine paralel ve bitişik tutmak gerekir.

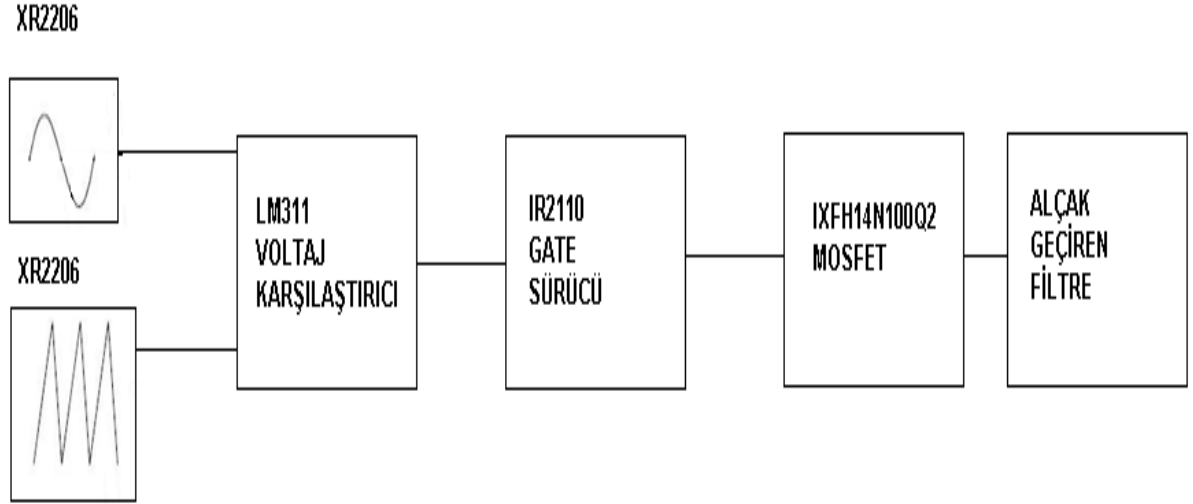
Genel olarak devre yapısında ise toprak hatları ve besleme hatları ortak olur ise geribesleme ile giriş işaretleri etkilenmekte ve ıkış EMI'den dolayı bozulmaktadır. Bunu azaltabilmek iin bu tezde beslemeler filtrelendi ve darbe geniřlik modlasyon yapılan yapı ile srcnn olduēu kısımların beslemelerini reglator ile ayrı ayrı vererek ıkış kısmının giriş kısmının etkilemesini engellemeye alıřılmıştır. D sınıf kuvvetlendiriciler grltden cok etkilendiēi iin devrede birden cok toprak baēlantısının ve devre basımında toprak hatlarının daha geniř olması gerekmektedir. Devrede kullanılan kabloların tr ve iletim kaliteside EMI'ye sebep olmaktadır.

2.7 OFFSET VOLTAJI

DC offset hem sins hemde gen dalga iin gereklidir. 0 volt etrafındaki sins giriş dalgalarına DC offset verilmesi gerekir nk giriş sinyalinin sıfırın altında olduēu durumlar iin devre dizayn edilmemiřtir. gen dalganın offseti giriş iřareti referans alınıp karřılařtırma yapılarak hesaplanır. gen dalga ve giriş sinyali mkemmek řekilde hizalandıēında sistem maksimum performans ile alıřır [9]. Bu hususta nemli olan nokta gen dalganın yani karřılařtırıcı sinyalin giriş sinyalini ierisine almasıdır. Offset ayarı tam yapılmamıř yani aynı hizalanmamıř olur ise sistemde dalgalanmalar ve kayıplar meydana gelir. Bu sistemin ıkış sinyalinde nemli bilgi kayıpları ve yanlış verilere sebep olabilir.

3.UYGULAMA DEVRESİNDE KULLANILAN DEVRE ELEMANLARI

Tezde yapılan devrenin blok şeması Şekil 3.1 de gösterilmiştir.



Şekil 3.1 Devre Blok Şeması

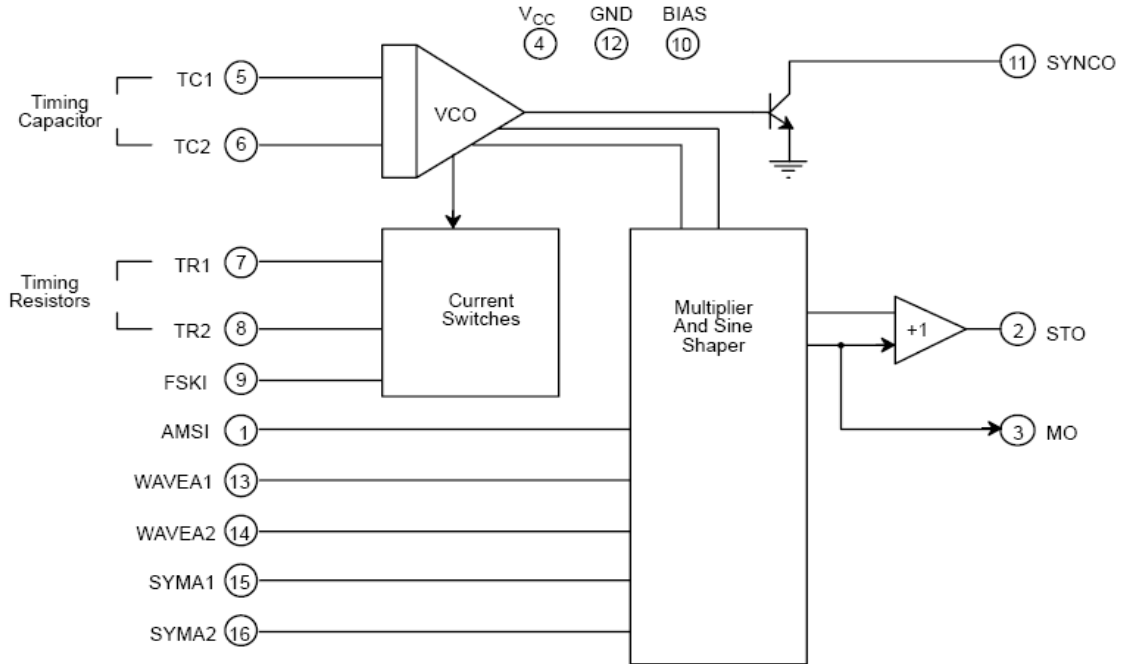
Uygulama devresinin fonksiyonel elemanları olarak seçilen yapılar aşağıdaki şekilde sıralanabilir;

- Devreye dahili olarak karşılaştırıcı işaret üretimi-XR2206
- Devrede aslında harici verilen ama kullanım yerine göre gerektiğinde dahili olarak giriş işareti üreten-XR2206
- Darbe genişlik modülasyonu üreten-LM311
- MOSFET'leri süren gate sürücüsü-IR2110
- MOSFET
- Filtre Yapısı

3.1 XR 2206-Monolithic Function Generator

XR-2206 yüksek kararlılığa sahip sinüs, kare dalga, üçgen, rampa ve darbe dalga formlarını yüksek kalitede üretir. XR-2206 entegreyi hem üçgen dalga hem de dahili giriş-sinüs işaretini üretmek için kullanıyoruz. Entegrenin blok diyagramı Şekil 3.2 de gösterildiği gibidir.

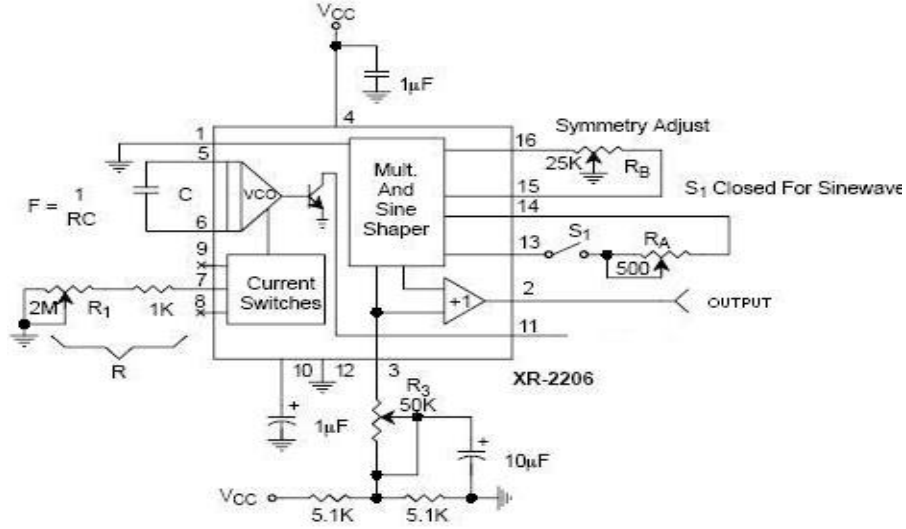
Entegrenin beslemesi diğer entegrelerde de kullanılan +12V dur.



Şekil 3.2 XR-2206 Blok Diagramı

Şimdi entegre üzerinden istenilen frekans ve genlik ayarlarının nasıl ayarlayıp üretildiğini inceleyelim.

Aşağıda XR-2206 monolithic function generatörden istenen çıkış işaretlerini nasıl alınabileceğini gösteren blok şekli Şekil 3.3 de gösterilmiştir.



Şekil 3.3 XR 2206 Çıkış İşaretleri Blok Resmi

- XR-2206 entegrenin 3. pininde bağlı olan R_3 potansiyometre yardımı ile genlik ayarı yapılır.
- Osilasyonun frekansını 5. ve 6. arasına yerleştirilen kapasitor ile 7.pine bağlanan R potansiyometre ile ayarlanır.

$f_0 = 1/RC$ (Hz) formülü ile;

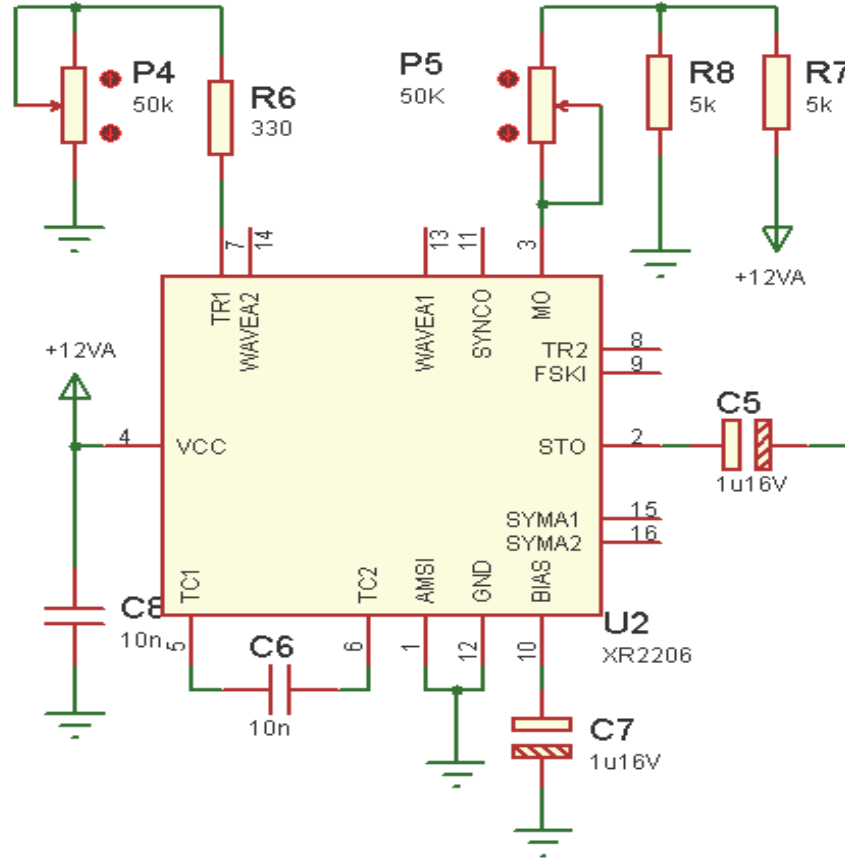
- C'nin tavsiye edilen değer aralığı 1000pF-100µF.
- R'nin tavsiye edilen değer aralığı 4kΩ-200kΩ.

3.1.1 Çıkış Şekillerinin Belirlenmesi;

2.pin çıkışından üçgen ve sinüs işaret çıkışlarını alınır. İşaretin sinüs yada üçgen olmasını belirleyen 13.-14. pinler arasında bulunan anahtardır. Sinüsün şeklini veren diğer bir hususta 13.-14. pin arasında bulunan R_A potansiyometredir.

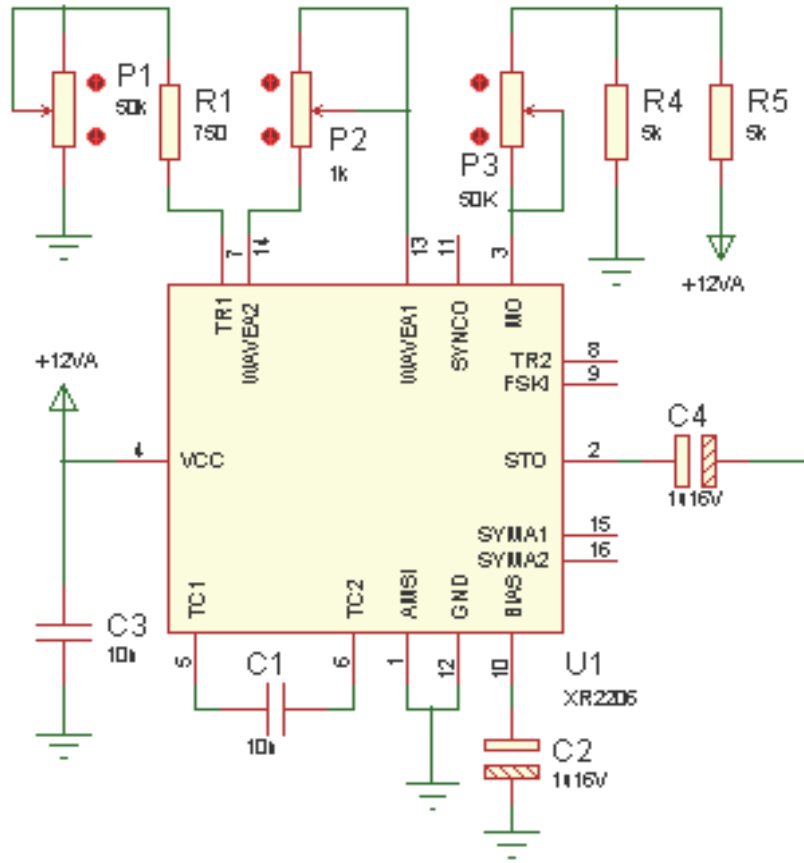
- Anahtar kapalı iken sinüs işareti
- Anahtar açık iken üçgen dalga işaret üretimiş olur.

Devrede dahili konumda ve taşıyıcı işaret olarak üçgen dalga üreten XR-2206 bağlantılarını gösteren şekil Şekil 3.4 de gösterildiği gibidir.



Şekil 3.4 Üçgen Dalga İşaret Devresi

Devrede farklı kullanımlar için dahili yada harici konumda ve giriş işareti olarak sinüs dalga üreten XR-2206 bağlantılarını gösteren şekil Şekil 3.5 de gösterildiği gibidir.



Şekil 3.5 Sinüs Dalga İşaret Devresi

3.2 Mosfet

3.2.1 D Sınıf Kuvvetlendiricilerde Kullanılan Mosfetlerin Seçim Kriterleri

Kullanılan uygulamalara göre MOSFET seçilirken dikkate alınacak önemli hususlar aşağıda listelenmiştir [15];

- Düşük gate şarj Q_g verim ve toplam harmonik bozulmayı (THD) düzeltir. Q_g 'nin orta ve yüksek güçlerde, tam-geniş band kuvvetlendiricilerde 20n C den daha düşük olması tavsiye edilir.

- Düşük $R_{DS(ON)}$ verimi düzeltir. $R_{DS(ON)}$ 'nun orta ve yüksek güçlerde, tam-geniş band kuvvetlendiricilerde $200m\Omega$ dan daha düşük olması tavsiye edilir.
- THD, elektromanyetik girişim (EMI) ve verim η gibi kuvvetlendirici performansları mosfet ters yön toparlanma değerleri ile alakalıdır. Düşük ters yön toparlanma değerleri THD, EMI ve verimi η düzeltir.
- Mosfetlerde $\max.T_j$ (maksimum junction sıcaklığı) değerinin yüksek olması güvenilirlik ve düşük voltajı beraberinde getirir.
- Elemanın seçilen paketleme türü cihazın elektrik izolasyon ve montaj metodununu gösterir. Bu faktörler paketleme türü seçilirken mutlaka göz önünde bulundurulmalıdır. Çünkü maliyet, ebat ve kuvvetlendiricinin performansı buna bağlıdır.

Bu kriterler doğrultusunda uygulama devresinde 4 adet kullanılmak üzere IXYS firmasının IXFH14N100Q2 numaralı mosfetleri kullanılmaktadır. mosfetlere ait temel özellikler aşağıda belirtildiği şekildedir.

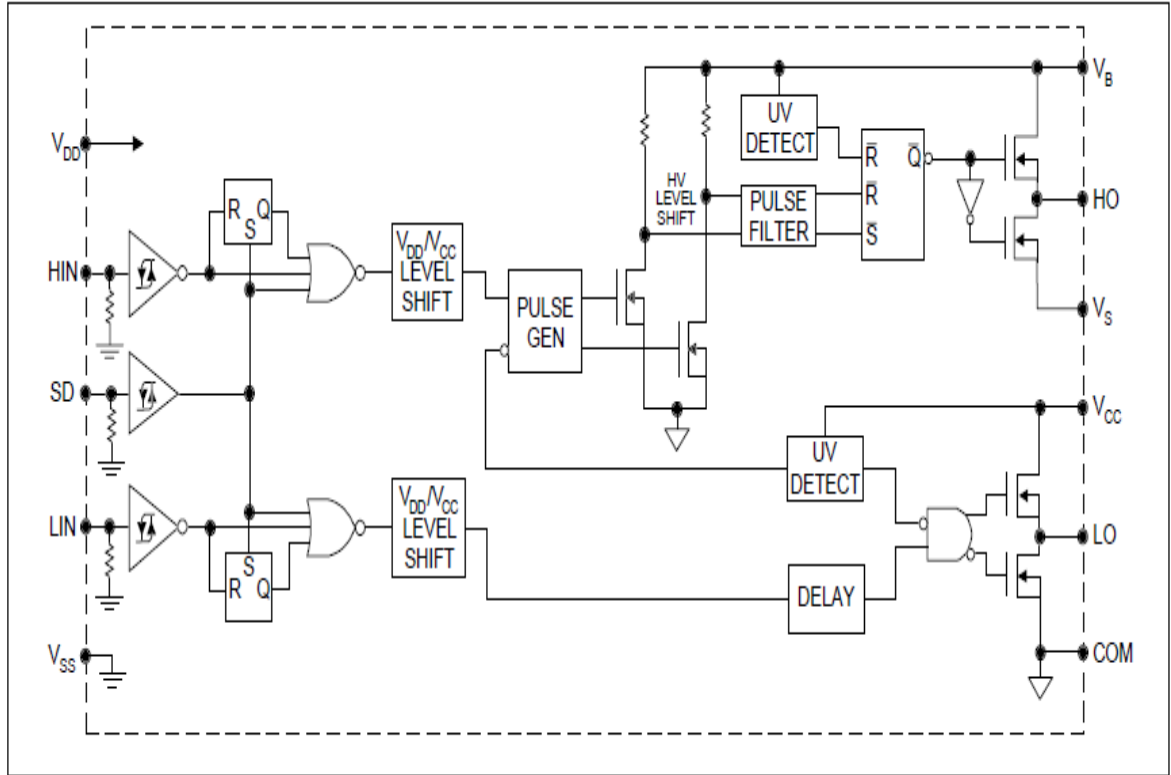
- $V_{DSS} = 1000V$
- $I_{D25} = 14A$
- $R_{DS(on)} \leq 950m\Omega$
- $t_{rr} \leq 300ns$
- $>500kHz$ anahtarlama

3.3 Gate Sürücü

2.Bölüm 2.2.2 gate sürücü bölümde anlatılan bilgiler doğrultusunda uygulama devresinde IR2110 gate sürücü kullanıldı. Gate sürücülere ait temel özellikler aşağıda belirtildiği şekildedir.

- V_{OFFSET} 500V max
- $I_{0+/-}$ 2A/2A
- V_{OUT} 10-20V
- $T_{\text{on/off}}$ 120&94 ns

Devrenin blok diagramı Şekil 3.6 da gösterildiği gibidir. IR 2110 un iç yapısında bulunan devre yapıları alt kırılımlar halinde detaylı olarak açıklanmıştır. Ayrıca IR2110 yapısında önemli olan önyükleme kapasitör hesapları da detaylı şekilde anlatılmıştır.



Şekil 3.6 IR2110 Blok Diagramı

3.3.1 Giriş Mantık Devresi

Sürücü devrelerinde her kanalı kontrol etmek için TTL/CMOS uyumlu girişler mevcuttur. Uygulama devresinde kullanılan IR2110 sürücüde bu değer (V_{DD}) 0 ile 20 V

arasında değişmektedir. Biz uygulamamızda bu değeri 5 V olarak kullandık. Uzun artma süresi olan girişleri alabilmek için V_{DD} 'nin %10'una eşit histerisizli Schmitt trigger tamponları bulunmaktadır. Sürücü elemanlarının birçok türü mevcuttur. Uygulama devresinde iki kanal sürülmektedir. Çift kanal sürme özelliği olan sürücülerde bağımsız giriş komutları, önceden tanımlanmış gecikme süreleri mevcut olabilir [16].

Yapılan çoğu uygulamada gecikme süresi önem arz etmektedir. IR2110 gibi sürücü elemanlarında pasif elemanların kullanıldığı bir yüksek ve bir düşük gerilim tarafı birleştirilerek sürülür. Her iki kanalda meydana gelen yayılma gecikmesi giriş, çıkış arasındaki yayılma gecikmesi ile yaklaşık olarak aynıdır. Pozitif yüksek kapama özelliği bulunan IR2110 için serinin geri kalanında kapatma girişine sayısal 1 sinyali gönderilerek çıkışlar içerden kapatılır [16].

Sistem üzerinde kapatma sinyali ilk gelen sinyali ortadan kalkar. Kanal tekrar aktif hale gelmiş olur. Yüksek bağımsızlığı olan seviye dönüştürüler üzerinden geçen giriş sinyalleri (giriş sayısal devresinden gelen) özel kanallarla birleştirilir. Bu kanallar ve seviye dönüştürücüler sayesinde mantık devresi beslemesinin (V_{ss}) güç toprağına göre ± 5 V arasında salınmasına müsaade edilmiş olur. Bu özellik genel güç koşullandırma devresinin ideal toprak düzeni ile daha az uğraşı gerektirdiğinden oldukça faydalıdır [16].

3.3.2 Düşük Gerilim Taraflı Kanal

Sürücü çıkış katı için 2 metod izlenebilir. Bunlardan ilki, p-kanallı ve n-kanallı CMOS invertor katı ile yapılmasıdır. İkincisi ise n-kanallı MOSFET totem kutup düzenlemesidir. Sürücüye bağlı olarak, her MOSFET'in kararsız çalışma aralığı veya 0.12A ile 0.4A arasında değişkenlik gösteren gate besleme akımı vardır [16].

V_{cc} için genelde değer 8.6/8.2V civarındadır. Düşük gerilim kilit özelliği sayesinde V_{cc} belirtilen değerler altında geldiğinde kanallar çalışmaz. Düşük gerilim

tarafındaki giriş ucuna gelen herhangi bir sinyal düşük gerilim kilitleme kaldırıldığı anda güç transistorünü ilettime sokacaktır. Bu özellik aşağıdaki alt bölümde görüleceği üzere yüksek gerilim tarafındakinden farklıdır [16].

3.3.3 Yüksek Gerilim Tarafındaki Kanal

Yüksek gerilim kanalı yüksek giriş voltajı ile toprağa göre -5V civarında dalgalabilmesine imkan sağlayan bir izolasyon katmanı içerisine yerleştirilmiştir. Bu katman V_S potansiyel geriliminde dalgalanır. Şekil 3.6 da da görüldüğü gibi bu pin yüksek tarafın beslemesine bağlıdır [16].

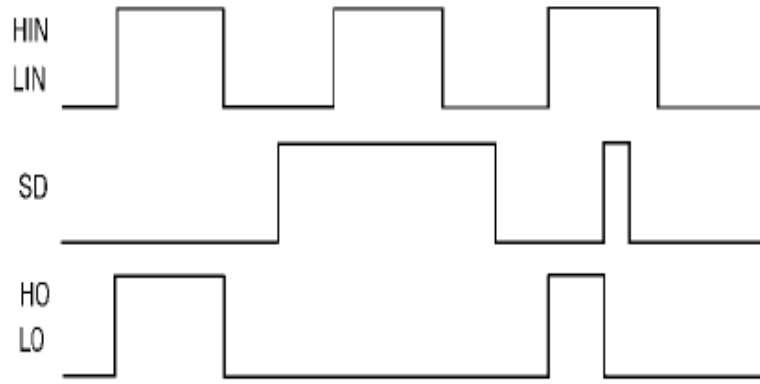
Eğer sistem beslemeleri izolasyonlu ve V_B ve V_S arasında salınıyor ise, yüksek gerilim tarafı, çıkışı, kanal giriş komutuna göre kaynağın pozitif veya toprak değerine set edecektir. Kapasitif giriş karakteristikleri MOS-gate transistörlerin önemli bir özelliğidir. Yani, sürekli akım yerine gate ucuna yük gönderilerek ilettime geçirilirler [16].

Yüksek gerilim tarafından bir cihaz sürmek istendiğinde, beslemenin yerini önyükleme kapasitesi alır. Ön yüklem kapasitesi yüksek tarafın mosfet gate sarjını sağlar. Önyüklem kapasitesinin çalışması ve sarj deşarj durumu 3.3.5 bölümünde detaylı bir şekilde anlatılmıştır. Önemli bir diğer nokta ise eğer kapasite düşük gerilim ile sarj oluyorsa sürücüyü sürmek için harcanan güç azdır Yüksek gerilim tarafındaki giriş sinyalleri izolasyon kutusu toprağa göre çok yüksek gerilimlere çıkabilen potansiyel farklarda dahi salınırken, seviye kaydırma yapabilmelidir. Şekil 3.6 da gösterildiği gibi iletim/ kesim sinyalleri giriş sinyalinin (komutunun) artan ve azalan kenarlarında dar genişlikteki sinyaller şeklinde iletilir. Değişen potansiyele göre sinyaller set/ reset flip-flop aracılığıyla kilitlenir. Darbe modülasyon kullanımı seviye geçişlerindeki güç kayıplarını azaltmıştır [16].

3.3.4 Besleme Tıkama

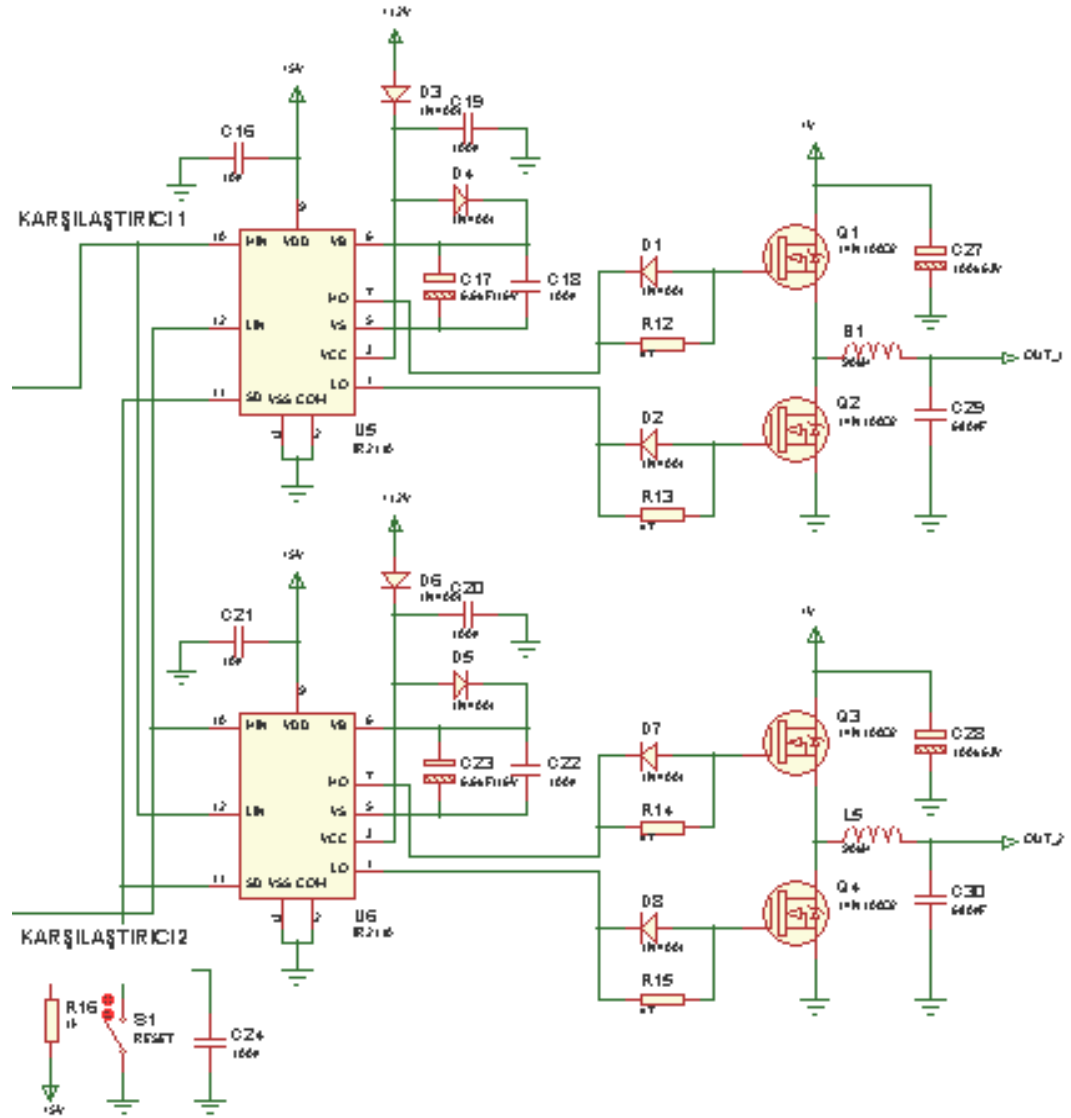
Sürücülerinin çoğunda gerilim dalgalanmalarından korunmak için besleme tıkaması özelliği mevcuttur. Bu tıkama 20 V ila 25 V arasındadır. Bu husus önemlidir çünkü eğer periyodun önemli kısmında bu değer aşılsa devrede önemli hasarlara sebep olabilir [16].

SD pini manuel anahtarlama yapmak istediğimizde devreye girecek şekilde kullanılmıştır. SD pininin çıkış işaretine olan etkisini aşağıdaki Şekil 3.7 de gösterildiği gibidir.



Şekil 3.7 SD Pinin Çıkış Üzerindeki Etkisi

Yukarıda da kısaca özellikleri belirtilen IR2110 gate sürücünün devremizdeki bağlantı şekli aşağıdaki Şekil 3.8 de gösterilmiştir.



Şekil 3.8 Uygulama Devresi IR2110 Bağlantısı

3.3.5. Ön Yükleme (Bootstrap) Elemanları Seçimi

Şekil 3.6 da dikkat edilmesi gereken en önemli husus ön yükleme(bootstrap) elemanlarıdır. Ön yükleme diyotu darbe genişlik modülasyonu uygulamaları için vazgeçilmez önemli bir husustur. V_{CC} kaynağı üzerindeki yerleşik kapasiteler, besleme hatlarda meydana gelen indüktansı kompanze etmek için kullanılır [16].

Ön yükleme kapasitesi üzerinde yalnızca V_{CC} beslemesi görülür. Kaynağın kapasitesi aşağıdaki değişkenlere bağlı olarak tanımlanır [16]:

- Mosfet gate sürücü'sünü kuvvetlendirmek için gerekli gate gerilimi
- Yüksek gerilim tarafı sürücü devresine ait I_{QBS} – susturma akımı
- Kontrol devresinin (baskı devresinin) seviye dönüştürücüleri arasındaki akımlar
- Mosfet gate sürücü gate-source ileri yöndeki kaçak akım
- Ön yükleme kapasitesi kaçak akımı

Son madde sadece elektrolitik kapasite kullanılır ise uygundur. Farklı bir kapasite kullanıldığında göz ardı edilebilir. Eğer devre dizayn açısından uygunsa farklı kapasite kullanılması tercih edilmesi uygun olacaktır [16].

En düşük ön yükleme kapasite değeri aşağıdaki eşitlikten hesaplanabilir:

$$C \geq \frac{2 \left[2Q_g + \frac{I_{qbs(max)}}{f} + Q_{ls} + \frac{I_{Cbs(leak)}}{f} \right]}{V_{cc} - V_f - V_{LS} - V_{Min}} \quad (3.1)$$

Q_g = Yüksek gerilim tarafındaki FET'in gate şarj yükü

f = Çalışma frekansı

I_{Cbs} (kaçak) = Ön yükleme kapasitesi kaçak akımı

I_{qbs} (maks) = En yüksek V_{BS} susturma akımı

V_{CC} = Sayısal devre bölümü gerilim kaynağı

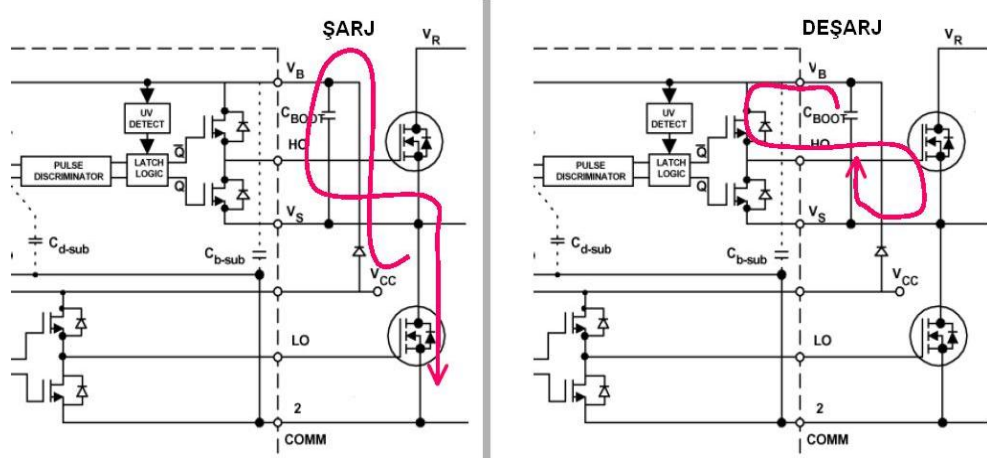
V_f = Ön yükleme diodu uçlarındaki ileri yöndeki gerilim düşümü

V_{LS} = Yük veya düşük gerilim tarafındaki Fet'in uçlarındaki gerilim düşümü

V_{Min} = V_B ve V_S arasındaki en düşük gerilim

Q_{ls} = Döngü başına gereken seviye değiştirme yükü (500 V/600 V MGDler için genellikle 5 nC ve 1200 V MGDler için 20 nC)

Entegreye zarar vermemesi için eşitlik 3.1 den daha büyük bir kapasitenin kullanılması gerekmektedir.



Şekil 3.9 Ön Yükleme Kapasitesi Şarj-Deşarj Durumu [15]

Gate yükü ile anahtarlama frekansının çarpımı diyotun akım oranı eşittir [16].

Anahtarlama yapısının kullanıldığı kuvvetlendiricilerde diyodun yüksek sıcaklıktaki ters yöndeki kaçak karakteristiği ve hızlı düzelme zamanı özelliği önemli birer parametredir. Bu özelliklerin önem arz etmesinin nedeni kapasitenin uzun süre şarjda kalmasıdır [16].

Ön yükleme kapasitesinin devredeki şarj–deşarj durumu Şekil 3.9 da gösterilmiştir. V_{bs} (V_b ve V_s pinleri arasındaki gerilim farkı) gerilimi entegrenin yüksek taraf sürücü devresine kaynak sağlar. Bu MGT (MOS gate transistor) nin yüksek dağılımlı modda çalışmasını engeller. V_s toprağa çekildiğinde önyükleme kapasitörü 15 V kaynak üzerinden önyükleme diyot üzerinden şarj olur. Bunlar V_{bs} e güç sağlar. Önyükleme kapasitörü yüksek taraf eleman kapalı olduğunda ve V_s voltajı toprağa çekildiğinde şarj olur [18].

Önyükleme kapasitesi bu şarjı sağlayabilmeli ve üzerinde bu voltajı tutabilmeli, aksi takdirde V_{bs} voltajı üstünde çok sayıda dalgalanma(ripple)'a sebep olabilir. Bu dalgalanmalar V_{bs} voltajını V_{bsuv} düşük voltaj kilit seviyesinin altına indirerek yüksek taraf çıkışının çalışmasını durdurabilir [18].

3.3.6 Gate Sürücünün Güç Kaybı Hesabı

Sürücü elemanında 100 kHz veya üstündeki yüksek gerilim uygulamalarındaki statik kayıplar göz ardı edilir. Anahtarlama kayıplarının sıcaklığa bağımlı olması önem arz etmez [16].

Uygulaması yapılan devre yüksek frekansta uygulandığı için statik kayıplar ihmal edilmiştir [16].

a. Kapasite eğer bir direnç üzerinden şarj ve deşarj edildiğinde, enerjinin yarısı direnç üzerinde harcanır. Gate sürücü direncindeki kayıplar [16]:

$$P_G = V \cdot Q_G \cdot f \quad (3.2)$$

Örneğin, $V_{gs} = 15$ V olan 100 kHz'de çalışan iki IRF450 HEXFET için:

$$P_G = 2(15 \text{ V})(120 \text{ nC})(100 \text{ kHz}) = 0.36 \text{ W}$$

Formüldeki 2 çarpanı bir kanal için iki sürücünün kullanıldığını göstermek için kullanılır. Meydana gelen kayıplar sıcaklığa bağlıdır. Devrede V_{ss} ön yükleme vasıtasıyla üretiliyorsa güç V_{CC} 'den elde edilmektedir. Uygulamalarda gate dirençlerinin kullanılması sürücü üzerinde harcanan gücü azaltmaktadır. Bu belirli bir oran içerisinde olur. Oran dahili direnç/dahili direnç+gate direnci'dir. Örneğin, dahili direnç 8Ω ve gate direnci 12Ω ise, sürücü üzerinde harcanan P_G yalnızca $8/20$ 'dir. Bu kayıplar sıcaklığa bağlıdır [16].

b. CMOS devresi içindeki anahtarlamaya bağlı dinamik kayıplar;

$$P_{\text{CMOS}} = V_{\text{CC}} \cdot Q_{\text{CMOS}} \cdot f \quad (3.3)$$

Sürücü'ye bağlı olarak Q_{CMOS} 5 ve 30 nC arasındadır. Burada meydana gelen kayıplar genel olarak sıcaklıktan bağımsızdır [16].

Kayıplar kapasitenin direnç üzerinden şarj ve deşarj olması esnasında oluşur. Bu kayıpların çoğu epi direnci ard arda anahtarlama işlemlerinde meydana geldiği için güç aygıtlarının dahili dirençleri ile kıyaslandığında ihmal edilebilir olduğundan sürücünün dışında oluşur. 450 V'da 7 nC'luk yük değeri ve çalışma frekansının 100 kHz olduğu kabul edilirse, bu kapasitesinin şarj ve deşarj karakteristiği nedeniyle oluşan kayıplar [16]:

$$P_{\text{Toplam}} = V \cdot Q \cdot f = 450 \text{ V}(7 \text{ nC})(100 \text{ kHz}) = 0.31 \text{ W}$$

Eğer V_s topraklanmışsa kapasite sabit gerilimde yüklenir ve kayıplar sıfır olur [16].

3.4 VOLTAJ KARŞILAŞTIRICI (LM311)

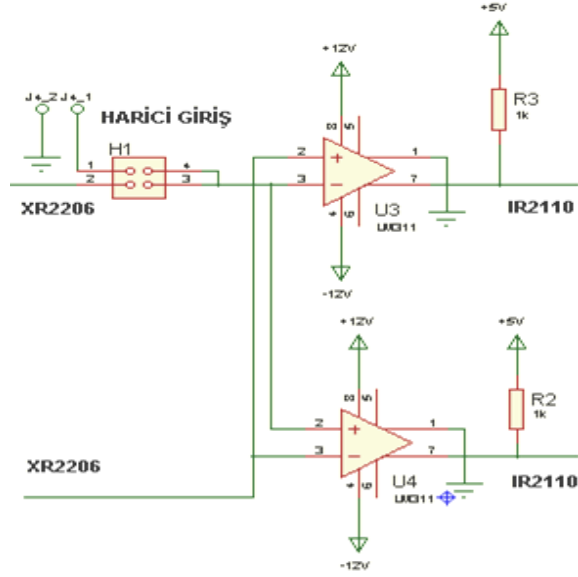
Devre üzerinde voltaj karşılaştırıcıyı darbe genişlik modülasyonu yapmak için kullanıyoruz.LM311 genel özellikleri aşağıda verilmiştir:

Toplam Kaynak Voltajı= 36V

Çıkış Negatif Kaynak Voltajı=40V

Diferansiyel Giriş Voltajı=±30V

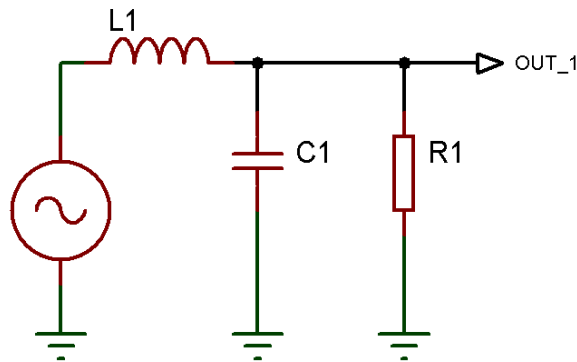
Giriş Voltajı=±15V



Şekil 3.11 LM 311 Uygulama Devresi Bağlantısı

3.5 Filtre Yapısı

Sonuçta daha düzgün bir çıkışa sahip olabilmek için taşıyıcı işaret giriş işaretinden çok daha yüksek frekansta seçmiştir. Çıkışta yüksek frekansı alçak geçiren filtre yardımı ile bastırıp yükseltilmiş giriş işaretini elde etmiş oluruz. İşaretler arası fark çok yüksek olduğu için kompleks bir filtre yapısına gerek yoktur. Birçok uygulamada ikinci derece Butterworth transfer fonksiyonu hem hassaslık hem fiyat hemde performans nedenleri ile tercih edilmektedir [9]. Tek çıkış genel filtre yapısı aşağıda Şekil 3.12 de verilmiştir.



Şekil 3.12 LC Filtre Yapısı

Filtre devresinin çıkış empedansı aşağıda belirtildiği şekilde hesaplanır. Bu hesaplama yöntemi ile devrede kullanacağımız bobin ve kapasite değerleri hesaplanır[9].

$$Z_{OUT} = R \parallel \left(C \parallel \left(C \parallel L \right) \right) = \frac{\frac{R}{\frac{j\omega C}{R + \frac{1}{j\omega C}}}}{\frac{\frac{j\omega C}{R + \frac{1}{j\omega C}} + j\omega L} = \frac{\frac{R}{j\omega C}}{\frac{j\omega C}{j\omega C + \left(R + \frac{1}{j\omega L} \right) j\omega L}} = \quad (3.4)$$

$$\frac{\frac{R}{j\omega C}}{\frac{R}{j\omega C} + Rj\omega L + 1} = \frac{R}{R + R \left(\frac{j\omega C}{j\omega C + j\omega L} \right) j\omega C} = \frac{R}{- \omega^2 RCL + j\omega C + R}$$

Butterworth filtre yapısında bilindiği üzere, transfer fonksiyonu genliği kesim frekansının $\frac{1}{\sqrt{2}}$ katıdır.

$$\frac{1}{\sqrt{2}} = \frac{1}{\omega \frac{L}{R}} = \frac{R}{\omega^2 L} \quad (3.5)$$

$$L = \frac{R\sqrt{2}}{\omega_0}$$

Kapasite değerini, kesim frekansı ($f_0 = \left(\frac{1}{\sqrt{LC}} \right)$) kullanarak hesaplayabiliriz. Böylece;

$$w_0^2 = \frac{1}{LC} \quad (3.6)$$

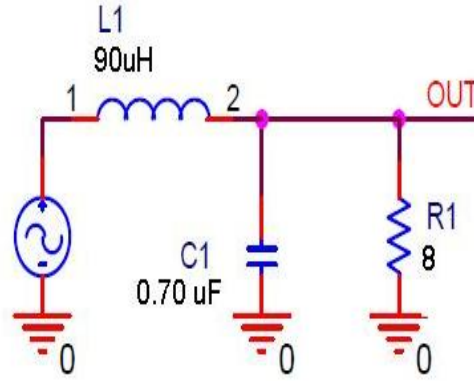
$$C = \frac{1}{w_0^2 L}$$

Bizim sonuçta elde etmek istediğimiz giriş işaretinin frekans değeri olduğu için ve iki işaret frekans değeri arasındaki fark fazla olduğu için yüksek frekas değerinden küçük herhangi bir kesim frekansı bize giriş değerini verir. Ama daha sağlıklı bir sonuç ve devrenin kullanım alanını devrenin performansını çok etkilemeyecek seviyede 20kHz olarak seçilmiştir. Yukarıda verilen formüller kullanarak 20 kHz kesim frekansında nominal hoparlör empedanslarına göre hesaplanan L ve C değerleri Tablo 3.1 de verilmiştir. Tablo 3.1 de hesaplanan değerler gerçek dünyada kullanılabilecek değerlerdir [9]. Özellikle bobinler kullanılırken devrenin çekeceği akım önemlidir.

Tablo 3.1 Filtre Hesap Sonuçları [9]

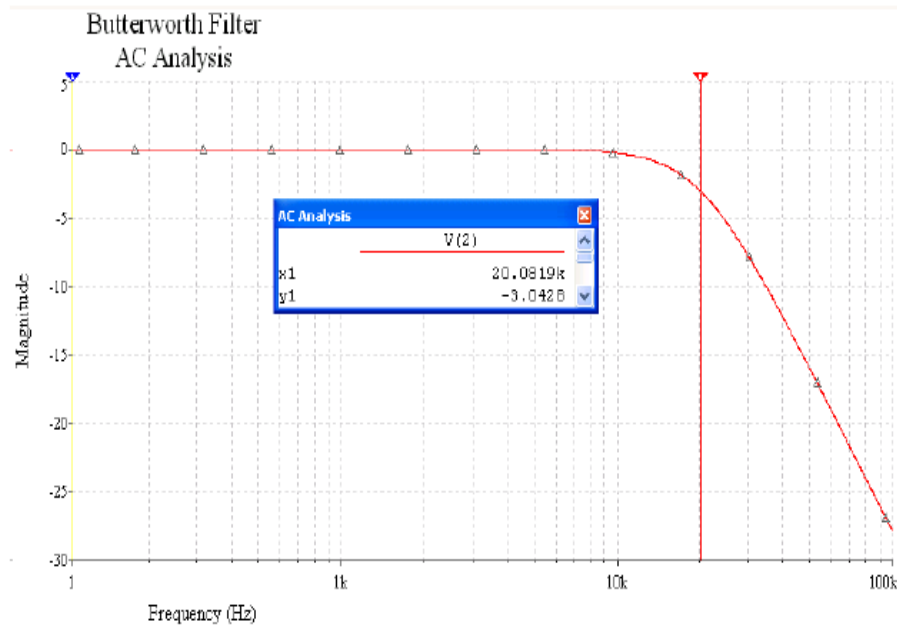
Empedans R	Kapasite C	Bobin L
2 Ω	2.8 μ F	22.5 Mh
4 Ω	1.4 μ F	45.0 μ H
8 Ω	0.7 μ F	90 μ H
16 Ω	0.35 μ F	180 μ H

Bunlar sonucunda devremizin filtresinin son hali aşağıdaki Şekil 3.13 de gösterildiği gibi olmuştur. Sonuçta istenilen düzgün sinüs işareti elde edilmiştir.



Şekil 3.13 Uygulama Devresi LC Filtre Yapısı

Multisim programı ile Şekil 3.13 de gösterilen filtre yapısı simüle edilmiştir. Şekil 3.14 de simüle sonucu verilmiştir. Bu filtreleme sonucunda filtre girişi ve çıkışındaki işaretler devrenin performans bölümünde gösterilecektir. 20 kHz kesim frekansı -3 dB noktası genlik bode eğrisinde etiketlenmiştir.



Şekil 3.14 Filtre Simüle Sonucu

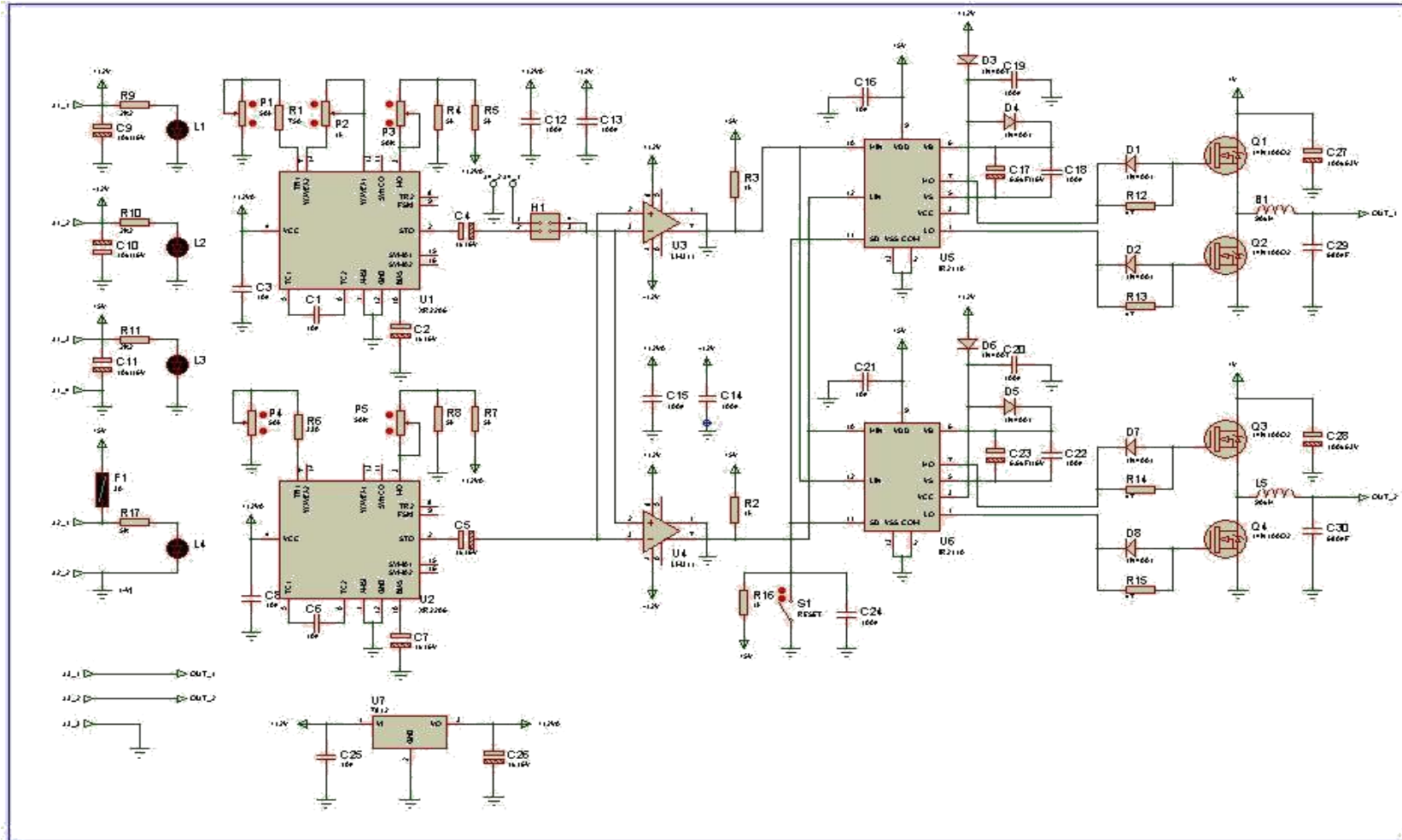
4.DEVRE YAPISI VE PERFORMANSI

İkinci ve üçüncü bölümlerde tasarlanan devre yapısı ve devre elemanları detaylı olarak anlatılmıştır. Bu anlatımlar çerçevesinde Sonar D sınıf kuvvetlendirici modülünün filtre dahil halini içeren blok şeması Şekil 4.1 de gösterildiği gibidir. Blok şemada devrede kullanılan elemanlar ve değerleri detaylı olarak verilmiştir.

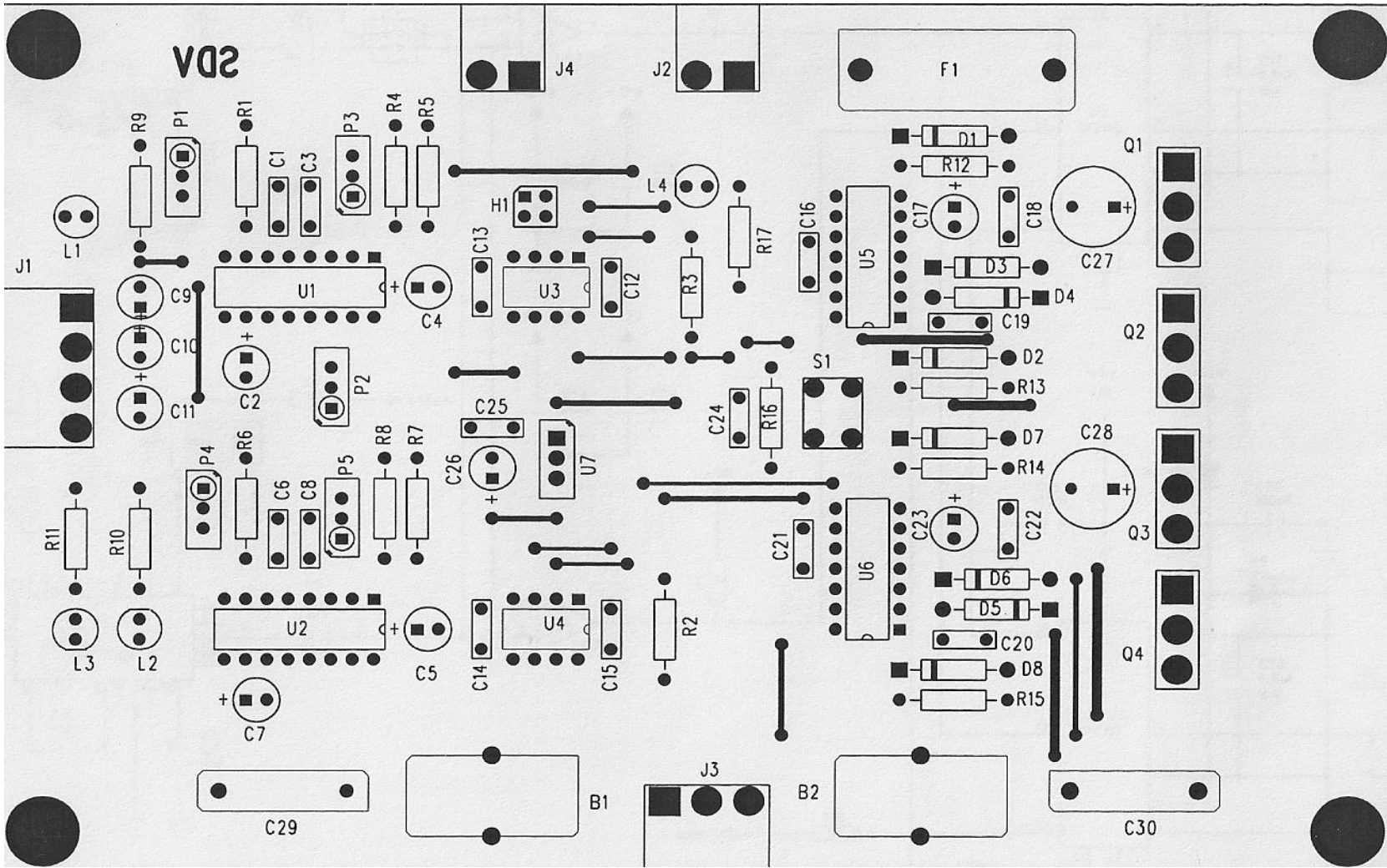
Devre üzerinde ses girişi dahili ve harici olarak üzere iki şekilde mevcuttur. Şekil 4.1 den de anlaşılacağı gibi jumper ile hangisinin kullanılacağı belirlenmektedir. Devre üzerinde dahili ses üretici istenmez ise devre ebat yönünden daha da küçültülebilir.

Devre öncelikle board üzerine kurulup denenmiştir. Daha sonra filtre dahil ve filtresiz olarak devre baskıları yapılmıştır. Şekil 4.2 de devre baskısının üstten görünüşü (eleman yerleşimi-kablo atlamaları) ve Şekil 4.3 de ise devre yolları (kartın alt kısmında mevcut olan) detaylı olarak gösterilmiştir.

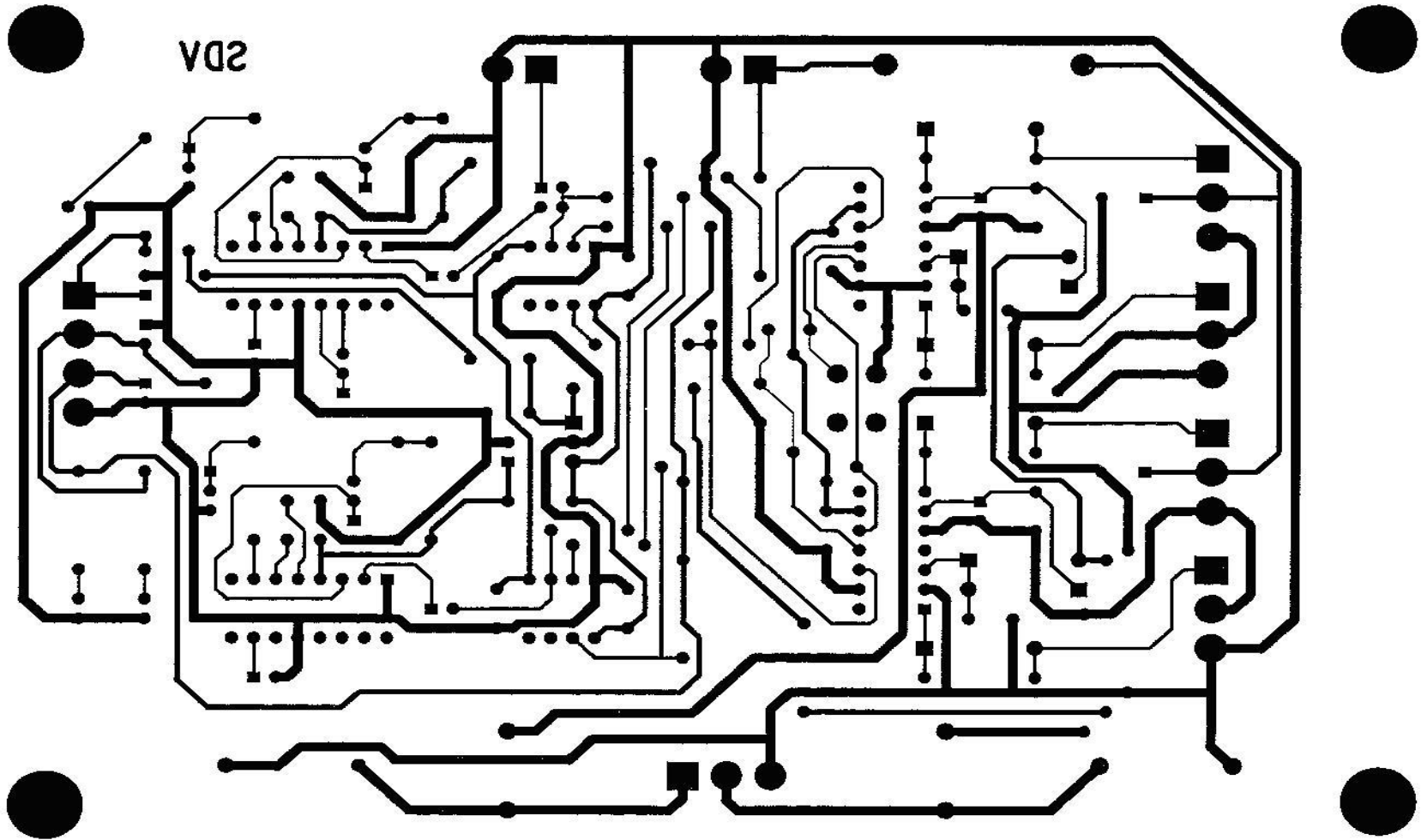
Performans ölçümlerinden önce Şekil 4.4 de devrenin filtresiz hali ve Şekil 4.5 de devrenin filtre dahil halinin resimleri gösterilmiştir.



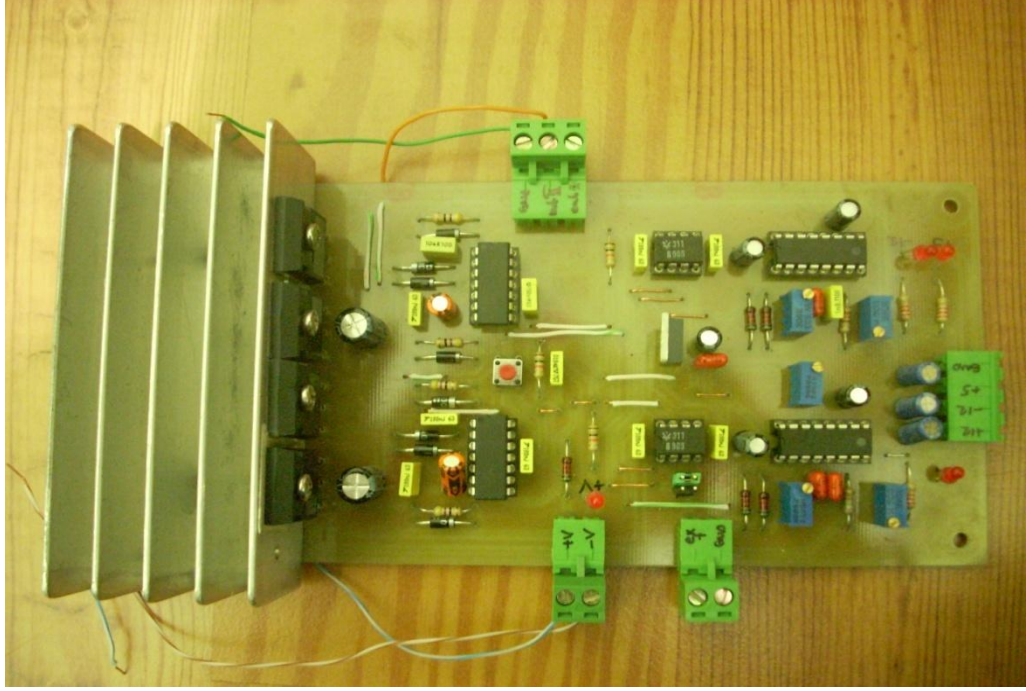
Şekil 4.1 D Sınıf Kuvvetlendirici Blok Şeması



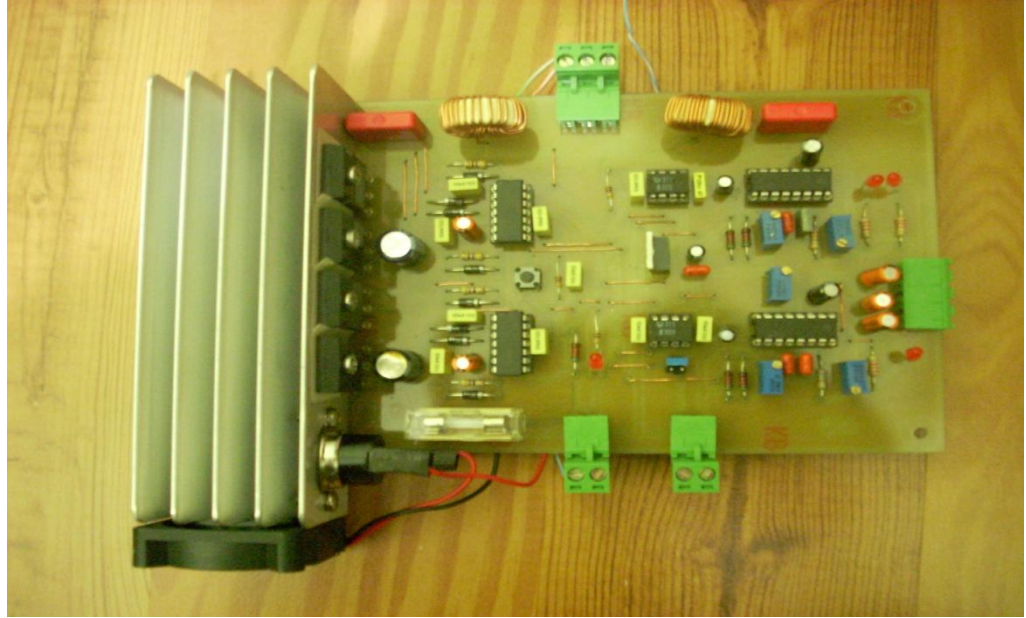
Şekil 4.2 D Sınıf Kuvvetlendirici Baskı Devresi Üst Görünüş



Şekil 4.3 D Sınıf Kuvvetlendirici Baskı Devre Alt Görünüş



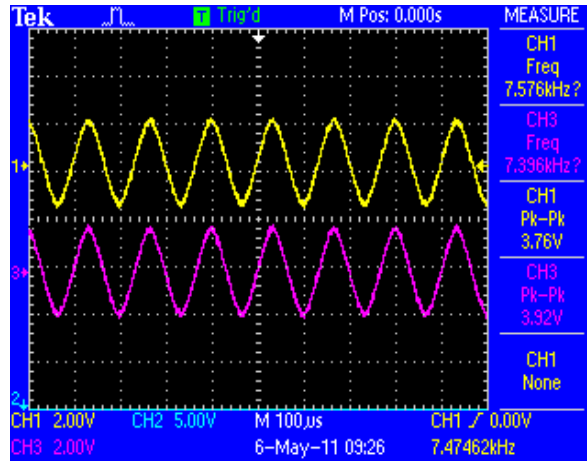
Şekil 4.4 Uygulama Devresinin Filtresiz Hali



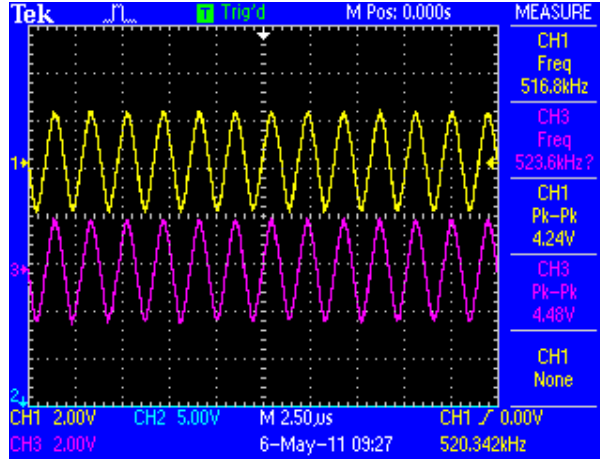
Şekil 4.5 Uygulama Devresinin Filtre Dahil Hali

4.1 GİRİŞ SİNYALLERİ

Sonar D sınıf kuvvetlendirici modülü giriş işareti ve taşıyıcı işaret olmak üzere 2 adet işareti içerir. Giriş işareti (sinüs) 7.5 kHz ve V_{PP} yaklaşık olarak 3.90 alınmıştır. Taşıyıcı işaret (üçgen) 520 kHz ve V_{PP} yaklaşık olarak 4.40 olarak alınmıştır. Performans ölçümleri sırasında giriş işareti dahili olarak yani XR 2206 monolithic generator tarafından üretilmiştir. XR 2206 dan üretilen işaretler bir kapasite yardımı ile sıfıra çekilmiştir. Karşılaştırmacı girişlerinde bulunan giriş işaret(sinüs) Şekil 4.6 da gösterildiği gibidir. D sınıf kuvvetlendiricide darbe genişlik modülasyonu yapmak için gerekli olan taşıyıcı işaret, devre üzerinde dahili olarak XR 2206 entegre tarafından üretilmektedir. Karşılaştırmacı girişlerinde bulunan taşıyıcı işaret (üçgen) Şekil 4.7 de gösterildiği gibidir.



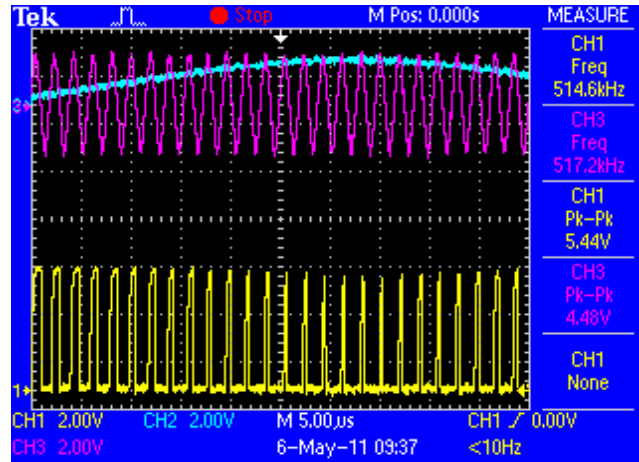
Şekil 4.6 Giriş İşareti(Sinüs)



Şekil 4.7 Taşıyıcı İşareti(Üçgen)

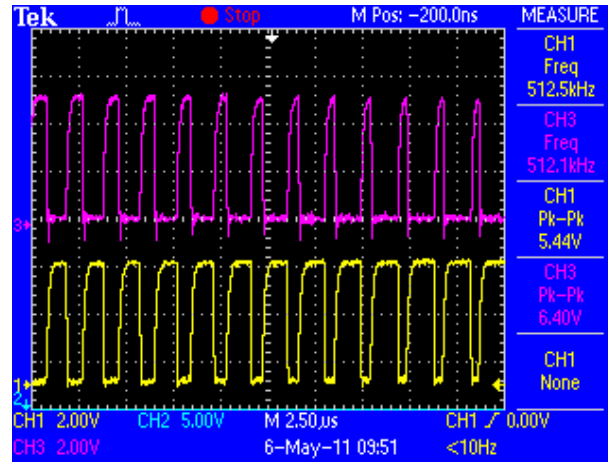
4.2 KARŞILAŞTIRICI ÇIKIŞ SİNYALLERİ

LM311 voltaj karşılaştırıcı ile darbe genlik modülasyonu yapılmaktadır. Bu işlemin nasıl yapıldığı önceki bölümlerde detaylı olarak anlatılmıştır. Mevcut olan 2 adet LM311 karşılaştırıcı giriş işaretlerinin birbirinin tersi olarak verilmesinden dolayı çıkışlar faz farklı ve birbirlerini tamamlayacak şekilde meydana gelmiştir. Giriş işareti, taşıyıcı işaret ve karşılaştırıcı çıkışını gösteren şekil Şekil 4.8 de gösterildiği gibidir.

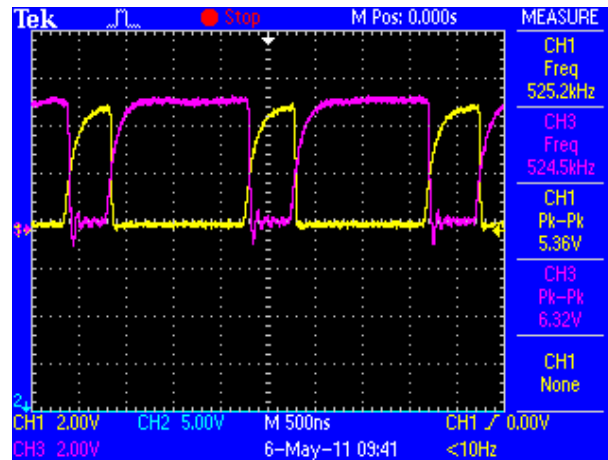


Şekil 4.8 Giriş İşaretleri-Komparator Çıkışı

Karşılaştırıcıların çıkışlarının birbirinin tersi olduğunu ifade etmiştir. Şekil 4.9 ve Şekil 4.10 da iki çıkış işaretinin açık halleri görünmektedir. Şekilden de anlaşılacağı gibi karşılaştırıcının birisi lojik 1 iken diğeri lojik 0 olarak çalışmaktadır. İki karşılaştırıcıya giriş işareti ters olarak verilerek gecikme ve offsetin minimuma indirilmesi amaçlanmıştır. Gecikmenin azalması ile ölü zamanda azalmıştır.



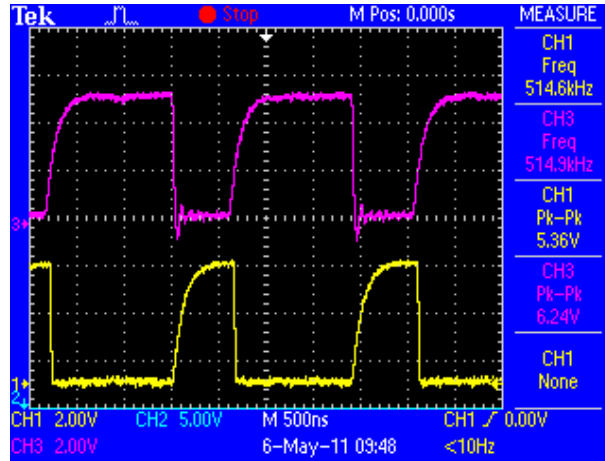
Şekil 4.9 Komparator Çıkışları



Şekil 4.10 Komparator Çıkışları

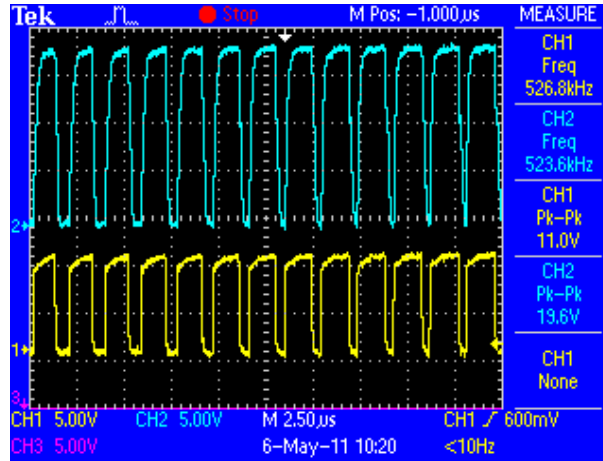
4.3 GATE SÜRÜCÜ VE MOSFET GİRİŞ VE ÇIKIŞ SİNYALLERİ

Üçüncü bölümde IR2110 yapısı ve bağlantı şekli detaylı olarak verilmiştir. Sonar D sınıf kuvvetlendirici modulünde H köprü yapısına uygun olarak 2 adet çıkış bulunmaktadır. Voltaj karşılaştırıcı entegresinden çıkan çıkışlar IR2110 gate sürücünün H_{IN} ve L_{IN} girişlerine girer. Diğer IR2110 entegresine ise bu girişler ters olarak girer. Kısacası IR2110 entegresinin birisinde H_{IN} olan sinyal diğerinde L_{IN} olur. Aşağıdaki Şekil 4.11 de IR2110 entegresinin 12.pininde mevcut olan giriş sinyalleri görülmektedir. Şekillerden de anlaşılacağı gibi IR2110 ların aynı pinlerine giren sinyaller birbirlerine göre faz farklıdır.



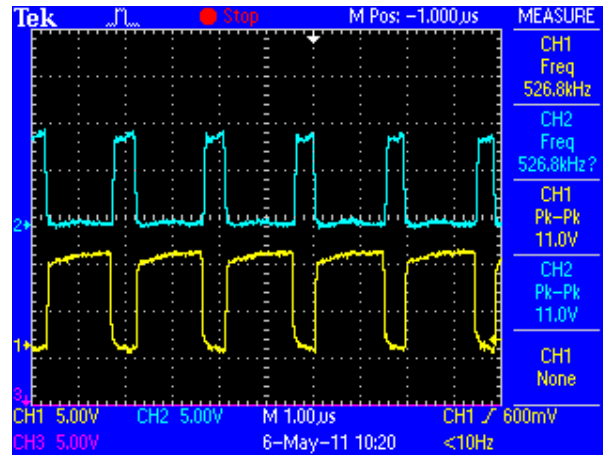
Şekil 4.11 IR2110 12.Pin Girişleri

Her bir IR2110 entegresinin çıkışı bir mosfetin gate'ini sürer. IR2110 gate sürücünün iki çıkışı mevcuttur. Şekillerden de anlaşılacağı gibi çıkışlardan biri yüksek genlikte diğeri düşük genliktedir. Şekil 4.12 de IR2110 çıkışları görülmektedir.



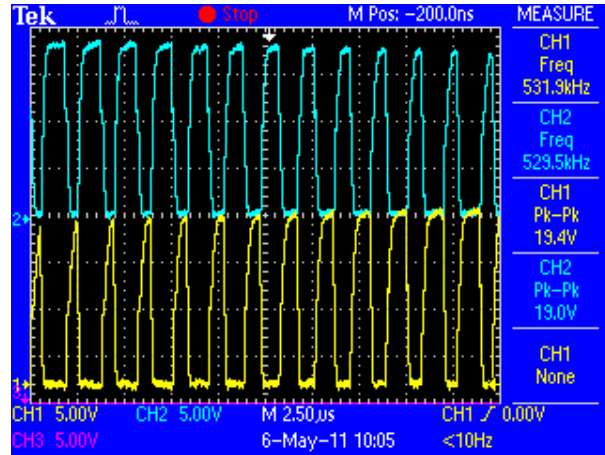
Şekil 4.12 IR2110 Çıkış İşaretleri- Q₁-Q₂ Mosfetleri

Sonuçta H köprü mantığı ile iki entegrenin çıkışları birbirine bütünleyecek fazdadır. Aynı fazdaki düşük genlikli çıkış sinyal şekilleri Şekil 4.13 de gösterilmiştir.



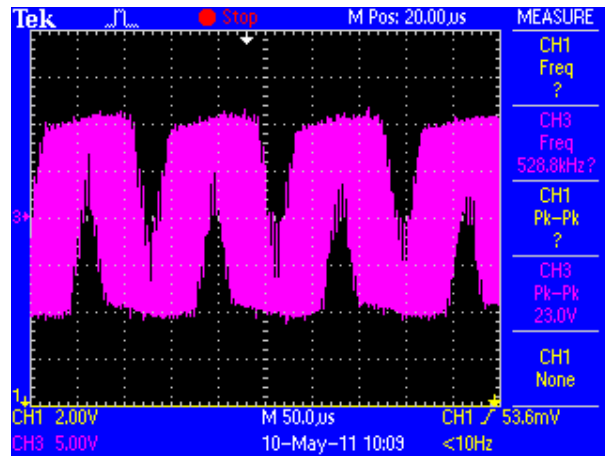
Şekil 4.13 IR2110 Düşük Genlikli Çıkış İşaretleri-Q₂-Q₄ Mosfetleri

Aynı fazdaki yüksek genlikli çıkış sinyal şekilleri Şekil 4.14 de gösterilmiştir.



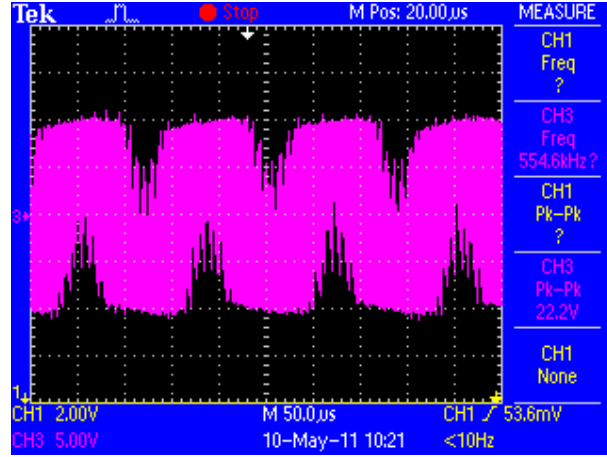
Şekil 4.14 IR2110 Yüksek Genlikli Çıkış İşaretleri- Q_1 - Q_3 Mosfetleri

Şekil 4.15 de yüksüz diferansiyel bağlı (filtre öncesi her iki çıkışa bağlı) darbe genişlik modülasyonlu çıkış işareti görülmektedir.



Şekil 4.15 Filtresiz ve Yüksüz Devre Çıkışı

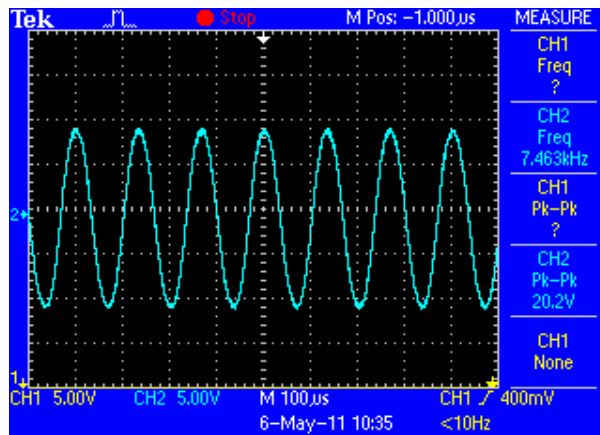
Şekil 4.16 da yüke bağlı diferansiyel çıkışlı çıkış işareti görülmektedir. Yüke bağlandığında işaretin genliğindeki düşme görülmektedir.



Şekil 4.16 Filtresiz ve Yüke Bağlı Devre Çıkışı

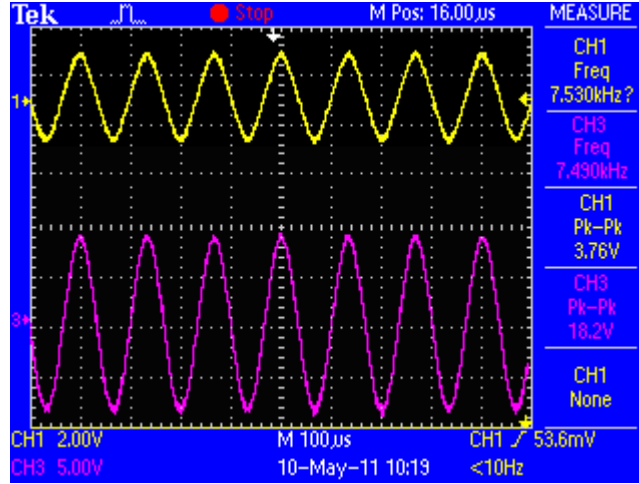
4.4 ÇIKIŞ SİNYALİ

Filtre çıkışlarını diferansiyel olarak alır isek teorikte mosfetlerin dreyn ucundan verdiğimiz voltajın 2 kat voltajında sinyal elde etmiş oluruz. Herbir çıkışı toprağa göre alır isek dreyn ucundan vermiş olduğumuz voltaj kadar girişi yükseltmiş oluruz. Pratikte yük bağlı olduğu durumda voltaj miktarında düşme meydana gelir. Devre yapısına uygun bir filtre tasarlandığında bu kayıp minimuma iner. Şekil 4.17 de çıkış sinyalinin yüksüz diferansiyel bağlı şekli görülmektedir.



Şekil 4.17 Yüksüz Devre Çıkışı

Çıkışa yük bağlandığında ve çıkış diferansiyel bağlandığındaki çıkış işareti- giriş işareti Şekil 4.18 de gösterildiği gibidir.



Şekil 4.18 Yüke Bağlı Devre Giriş ve Çıkışı

4.5 VERİM

D sınıfı kuvvetlendiricilerde verim büyük önem arz etmektedir. Yapılan uygulamanın en önemli başarımlarından birisi de verimdir. Uygulamada mosfet dreynlerinden voltaj güç kaynağı üzerinden verilmektedir. Tablo 4.1 de sistemin farklı yükler için ne kadar verimle çalıştığı verilmiştir.

$$\eta = \frac{P_{OUT}}{P_{IN}} \times 100 \quad (4.1)$$

Tablo 4.1 – Sistemin Farklı Voltajlar Altındaki Verimi

Ölçüm No	V _{IN}	I _{IN}	P _{IN}	V _{OUT}	R	P _{OUT}	(%)
1	10.0V	0.25mA	2.5W	18.2(V _{p-p})V	18Ω	2.29W	91.6
2	21.0V	0.34 mA	7.14W	30.5(V _{p-p})V	18Ω	6.45W	90.4

Tablo 4.1 de de görüldüğü gibi verim yüksektir. Meydana gelen kayıpların büyük bölümünü filtrede meydana gelmektedir. Az miktarda anahtarlama kayıpları mevcuttur. Kullanacağınız devre yapısına, çekeceğiniz akıma göre filtre tasarlanmaktadır. Bizim sonar güç kartlarında ayrıca filtre mevcut olup uygulama devresi filtresiz olarak kullanılacaktır. Kayıplarda kartın kullanılacağı yükün empedans uyumuda büyük önem arz etmektedir.

Sonucta meydana gelen verimin yüksek çıkmasını sağlayan önemli bir etken de güç transistörlerini süren katın (gate sürücünün) görevini oldukça iyi yapmasıdır.

5. SONUÇLAR VE ÖNERİLER

Sonar sistemi D sınıf kuvvetlendirici yapısı isterlere ve mevcut kullanılan yapının dezavantajları giderilerek modellenmiş ve gerçekleşmiştir. Yapılan analiz neticesinde; Devre yapısına uygun olarak seçilen elemanlar ve hızlı anahtarlama ile D sınıf kuvvetlendiricinin en belirgin özelliği olan yüksek verim sağlanmıştır.

Devrede kullanılan akım ve sıcaklık korumaları ile devrede meydana gelebilecek akım ve sıcaklık hasarlarının önüne geçilmiştir.

Devre yapısına filtre çıkışın net anlaşılması için eklenmiştir. Devre uygun filtre yapısı, V voltajı ile birçok çıkış değerine uyum sağlamaktadır. Devre yapısında minimum ve fonksiyonel eleman ile devre boyutu minimize edilmiştir. Bu devrenin başka uygulamalarda özellikle boyutun önemli olduğu yapılarda kullanılabilir.

Devrede kullanılan beslemelerin regülatör ile ayrılmıştır. Toprak hatlarının ve yüksek frekanslı hatların birbiri üzerinden geçmesi mümkün olduğu ölçüde azaltılmıştır. Bu düzenlemeler ile EMI büyük ölçüde azaltılmıştır.

Devre analizi sonucundaki diğer bir önemli husus ise maliyettir. Devrede kullanılan elemanlar maliyet açısından uygun ve temini kolay elemanlardır. Bu durum devrede çıkan bir arızada elemanların temini ve devre elemanlarının idame edilmesinde önemli bir husustur.

Devrede meydana gelen en büyük kayıpların filtre üzerinde olduğu değerlendirilmektedir. Devrenin kullanım amacına yönelik daha uygun filtre kullanılırsa devre pratikte %95 verim üzerine çıkacağı ön görülmektedir. Sonar D sınıf kuvvetlendirici devresinin kullanılacağı yerde ayrı filtre yapısı ve empedans uyumlaştırıcı devre ile birlikte kullanılacağından mevcut kayıpların daha da az olacağı değerlendirilmektedir.

KAYNAKLAR

- [1] Türköz M.S, 2004. Elektronik, Birsen Yayınevi, İstanbul
- [2] Oliveira, D.S., Jr., Bissochi, C.A., Vincenzi R.S., F., Vieira, J.B., Jr., Farias, V.J., de Freitas, L.C. “**Proposal of a new audio amplifier**”, IEEE Power Electronics Congress, pp.330-334, Oct. 2000
- [3] Putzeys , B.” Digital Audio’s Final Frontier” ,IEEE Spectrum, pp.34-41, March 2003
- [4] Zhang Ying; Cai Ling; Meng Qing-De; Li Yao-hua;”**A High-efficiency Cascade Multilevel Class-D Amplifier with Sliding Mode Control**” Acad. of Armament, Naval Acad. of Armament, Beijing 2008 IEEE Conference on
- [5] Berkhout, M.; Dooper, L.; “**Class-D Audio Amplifiers in Mobile Applications**” Circuits and Systems, 2009. ISCAS 2009. IEEE International Symposium on, pp992 – 1002, May 2010
- [6] **Guy J.**, Class D Amplifier: FAQ, National Semiconductor
http://www.national.com/vcm/national3/en_US/products/audio/files/ClassDAmplifierFAQ.pdf erişim tarihi: 25.04.2010.
- [7] Dapkus, D. “Class-D audio power amplifiers: an overview”, IEEE Consumer Electronics, 2000 Digest of Technical Papers. pp.400-401, 2000
- [8] Margaliot, M.; Weiss, G.;” **The Low-Frequency Distortion in D-Class Amplifiers**” , Circuits and Systems II: Express Briefs, IEEE Transactions on, pp.772-776, Oct 2010
- [9] **Cox J., Durst J. and Silvia J.** 2008. Class D Audio Amplifier, *A Major Qualifying Project Report*, Worcester Polytechnic Institute, Worcester,
- [10] Simon C. Li, Vincent Chia-Chang Lin, "A High Efficiency 0.5W BTL Class-D Audio Amplifier with RWDM Technique," asp-dac, pp.307-309, Asia and South Pacific Design Automation Conference 2004 (ASP-DAC'04), 2004
- [11] Class D Audio Amplifier Basics, International Rectifier
www.irf.com/technical-info/appnotes/an-1071.pdf erişim tarihi: 12.03.2010

- [12] Wang, M.; Jiang, X.; Song, J.; Brooks, T. "A 120 dB Dynamic Range 400 mW Class D Speaker Driver with 4th-order PWM", Solid-State Circuits, IEEE Journal of, IET, pp.1427-1435, Aug 2010
- [13] Ge, T.; Chang, J.S.; "Filterless class D amplifiers: power-efficiency and power dissipation", Circuits, Devices & Systems, IET, pp.48-56, Jan 2010
- [14] Gürdal O., 2000. Güç Elektroniği, Nobel Yayın Dağıtım, Ankara
- [15] Class D Audio Amplifier Design, International Rectifier
<http://www.irf.com/product-info/audio/classdtutorial.pdf> erişim tarihi: 12.03.2010
- [16] HV Floating MOS-Gate Driver ICs, International Rectifier
www.irf.com/technical-info/appnotes/an-978.pdf erişim tarihi: 21.03.2011
- [17] Class D Amplifier: Fundamental of Operation and Recent, Maxim Semiconductor
<http://pdfserv.maxim-ic.com/en/an/AN3977.pdf> erişim tarihi: 25.04.2010.
- [18] Adams J., Bootstrap Component Selection For Control IC's, International Rectifier, Design Tip
<http://www.irf.com/technical-info/design/tp/dt98-2.pdf> erişim tarihi: 30.03.2011

ÖZGEÇMİŞ

Mediha SÖNMEZ TANRIBAKAN, Kırıkkale’de 1981 yılında doğdu. İlkokul öğrenimini Kırıkkale’de, orta ve lise öğrenimini 1999 yılında Kırıkkale Anadolu Lisesinden mezun oldu ve Erciyes Üniversitesi Mühendislik Fakültesi Elektronik Mühendisliği Bölümü’ne girdi. 2005 yılında Elektronik Mühendisi ünvanıyla mezun oldu. Ocak 2009’da Gebze Yüksek Teknoloji Enstitüsünde Elektronik Mühendisliği Programı’nda yüksek lisans öğrenimine başladı.

EKLER



XR-2206 Monolithic Function Generator

February 2008-8

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

Rev. 1.04
©2008

EXAR Corporation, 48720 Kato Road, Fremont, CA 94538 ♦ (510) 668-7000 ♦ (510) 668-7017



XR-2206

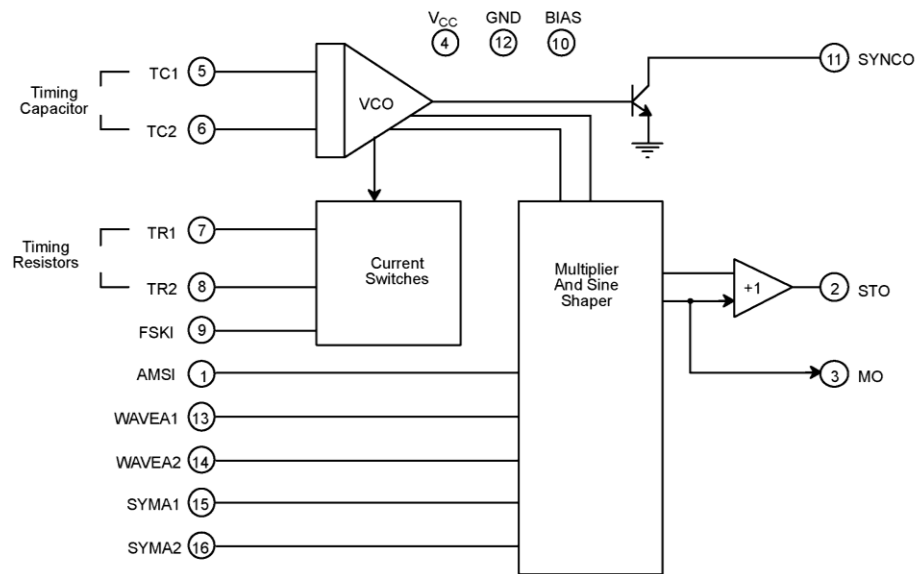
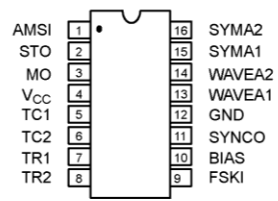
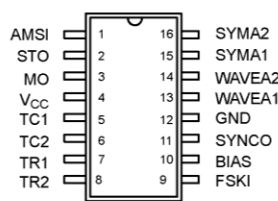


Figure 1. XR-2206 Block Diagram

 XR-2206



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V _{CC}		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V _{CC} .
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

XR-2206



DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2 $V_{CC} = 12V$, $T_A = 25^\circ C$, $C = 0.01\mu F$, $R_1 = 100k\Omega$, $R_2 = 10k\Omega$, $R_3 = 25k\Omega$
Unless Otherwise Specified. S_1 open for triangle, closed for sine wave.

Parameters	XR-2206P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
General Characteristics								
Single Supply Voltage	10		26	10		26	V	$R_1 \geq 10k\Omega$
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	
Oscillator Section								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$, $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$, $R_1 = 2M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_0	$f_0 = 1/R_1C$
Temperature Stability		± 10	± 50		± 20		ppm/ $^{\circ}C$	$0^{\circ}C \leq T_A \leq 70^{\circ}C$
Frequency								$R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability ²		4800			4800		ppm/ $^{\circ}C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1kHz$, $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$, $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	Figure 5
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output ¹								Figure 3
Triangle Amplitude	40	160	80		160		mV/k Ω	Figure 2, S_1 Open
Sine Wave Amplitude		60			60		mV/k Ω	Figure 2, S_1 Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

Notes

¹ Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.

² For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.



XR-2206

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	For 95% modulation
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	C _L = 10pF
Fall Time		50			50		ns	C _L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I _L = 2mA
Leakage Current		0.1	20		0.1	100	μ A	V _{CC} = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes

¹ Output amplitude is directly proportional to the resistance, R₃, on Pin 3. See Figure 3.

² For maximum amplitude stability, R₃ should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply 26V
 Power Dissipation 750mW
 Derate Above 25°C 5mW/°C

Total Timing Current 6mA
 Storage Temperature -65°C to +150°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

XR-2206

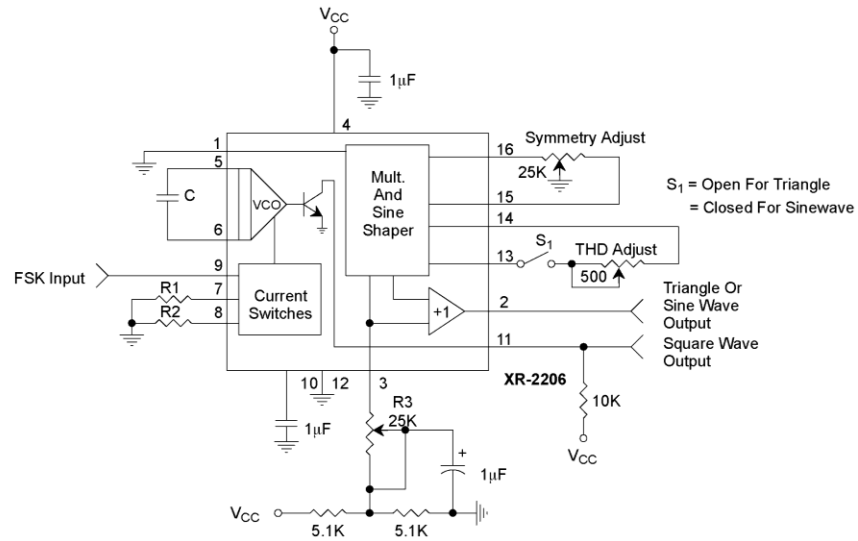
EXAR


Figure 2. Basic Test Circuit

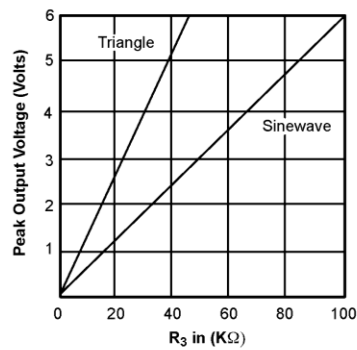


Figure 3. Output Amplitude as a Function of the Resistor, R3, at Pin 3

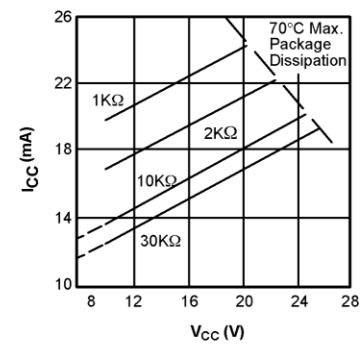


Figure 4. Supply Current vs Supply Voltage, Timing, R

 XR-2206

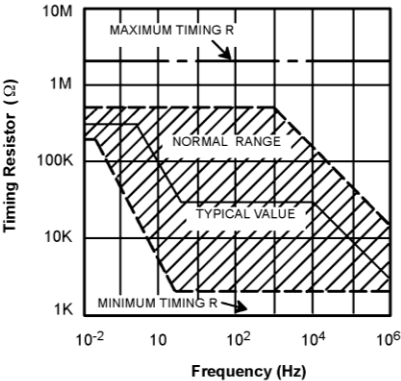


Figure 5. R versus Oscillation Frequency.

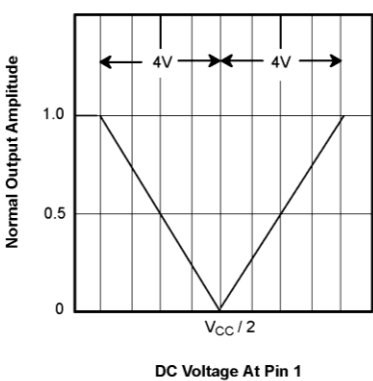


Figure 6. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1)

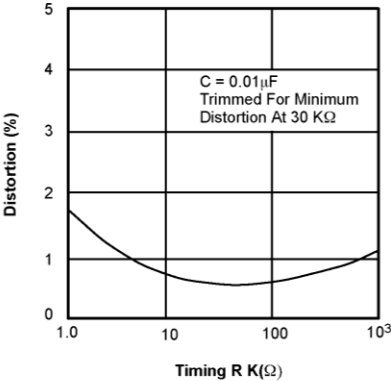


Figure 7. Trimmed Distortion versus Timing Resistor.

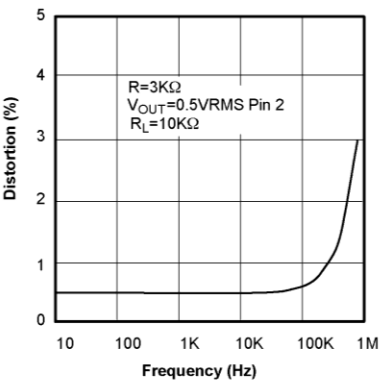


Figure 8. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

XR-2206

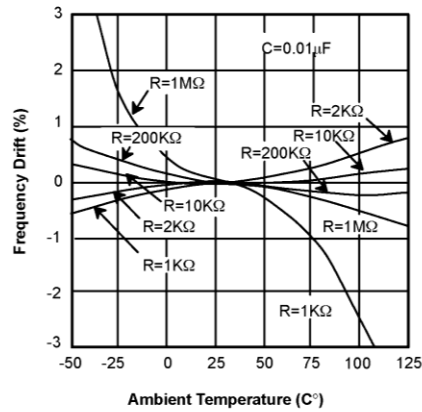
EX4R


Figure 9. Frequency Drift versus Temperature.

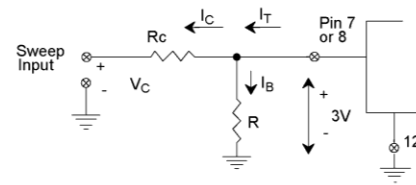


Figure 10. Circuit Connection for Frequency Sweep.

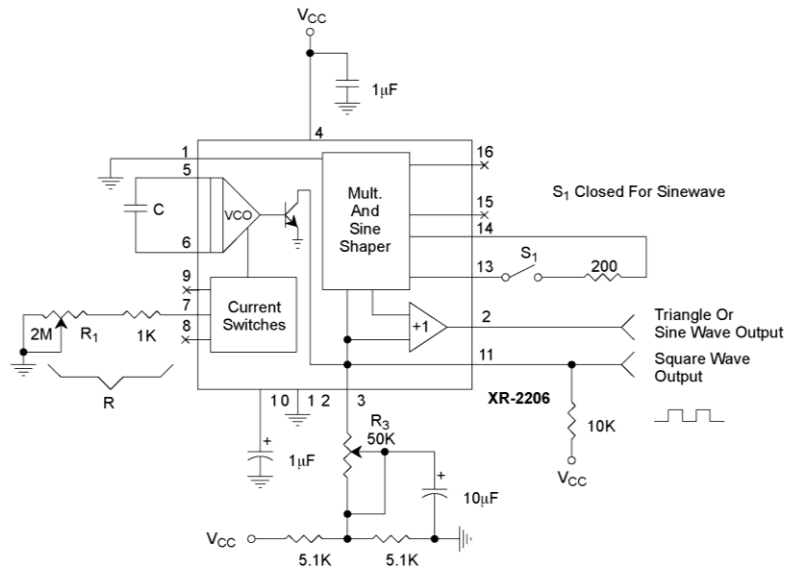


Figure 11. Circuit for Sine Wave Generation without External Adjustment.
(See Figure 3 for Choice of R_3)

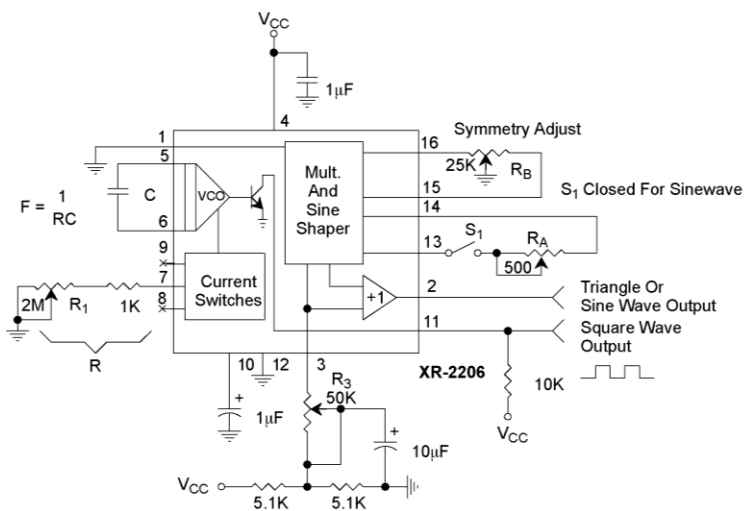
EXAR
XR-2206


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion.
(R_3 Determines Output Swing - See Figure 3)

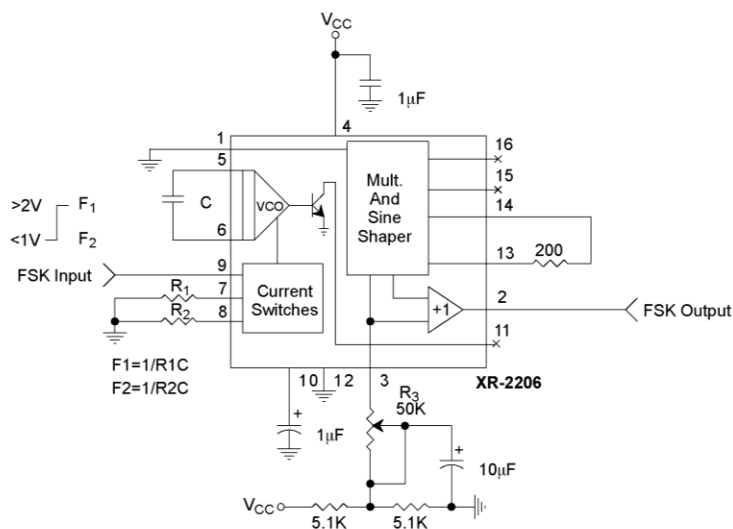


Figure 13. Sinusoidal FSK Generator

XR-2206

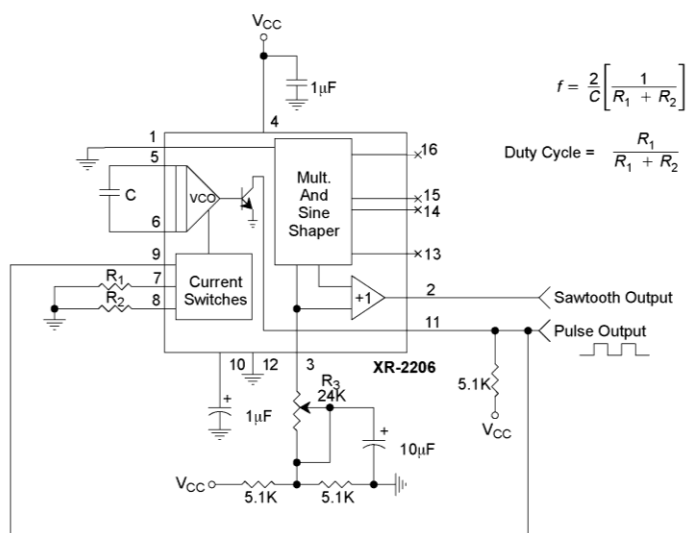
EXAR


Figure 14. Circuit for Pulse and Ramp Generation.

Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 13. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels. f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figure 11, Figure 12 and Figure 13, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment

Figure 11 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 11 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.



XR-2206

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to -0.5% by additional adjustments as shown in *Figure 12*. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of *Figure 11* and *Figure 12* can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 13 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 14 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99% by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of $1k\Omega$ to $2M\Omega$.

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_o , is determined by the external timing capacitor, C , across Pin 5 and 6, and by the timing resistor, R , connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C . The recommended values of R , for a given frequency range, as shown in *Figure 5*. Temperature stability is optimum for $4k\Omega < R < 200k\Omega$. Recommended values of C are from $1000pF$ to $100\mu F$.

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320I_T(mA)}{C(\mu F)} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at $+3V$, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from $1\mu A$ to $3mA$. The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in *Figure 10*. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_c} \left(1 - \frac{V_c}{3} \right) \right) \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given as:

$$K = \partial f / \partial V_c = - \frac{0.32}{R_c C} \text{ Hz/V}$$

CAUTION: For safety operation of the circuit, I_T should be limited to $\leq 3mA$.

XR-2206



Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 3). For sine wave output, amplitude is approximately 60mV peak per $k\Omega$ of R_3 ; for triangle, the peak amplitude is approximately 160mV peak per $k\Omega$ of R_3 . Thus, for example, $R_3 = 50k\Omega$ would produce approximately 13V sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance

at Pin 1 is approximately 100k Ω . Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within 14 volts of $V_{CC}/2$ as shown in Figure 6. As this bias level approaches $V_{CC}/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V_{CC} .

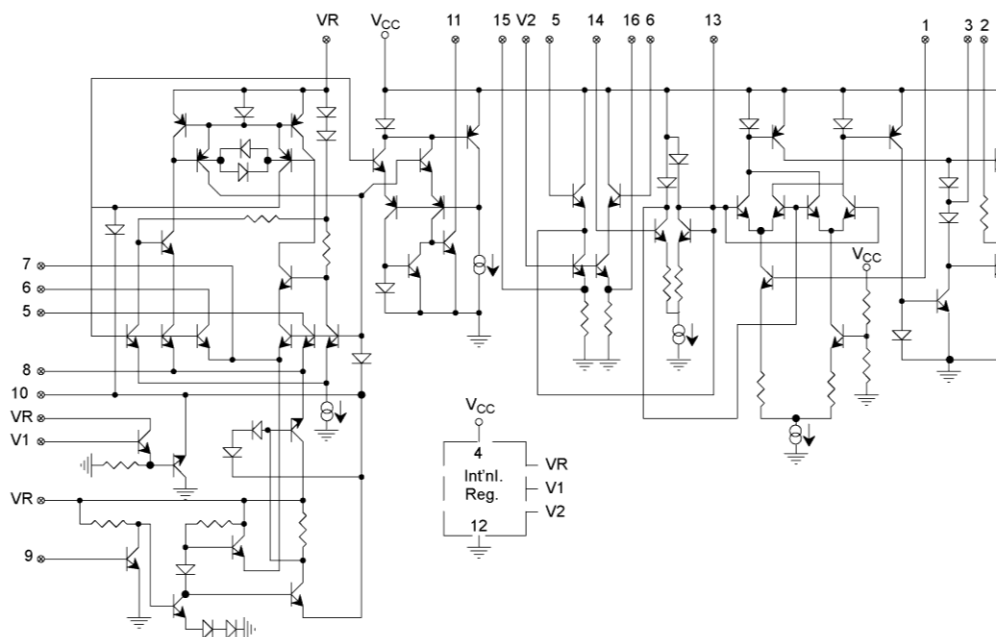
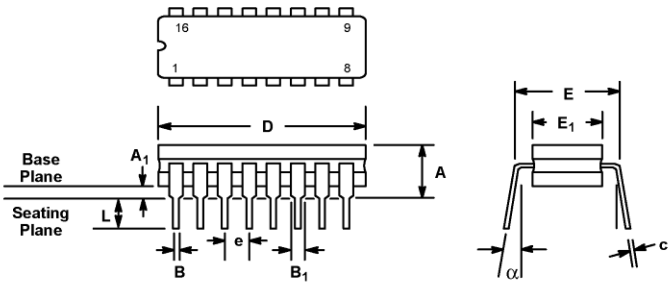


Figure 15. Equivalent Schematic Diagram

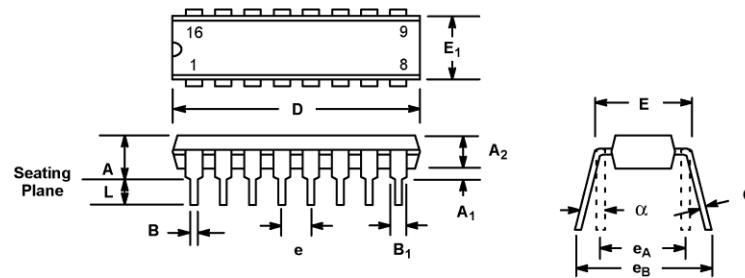
**16 LEAD CERAMIC DUAL-IN-LINE
(300 MIL CDIP)**

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A ₁	0.015	0.060	0.38	1.52
B	0.014	0.026	0.36	0.66
B ₁	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.740	0.840	18.80	21.34
E ₁	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
e	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0°	15°	0°	15°

Note: The control dimension is the inch column

XR-2206**EXAR****16 LEAD PLASTIC DUAL-IN-LINE
(300 MIL PDIP)***Rev. 1.00*

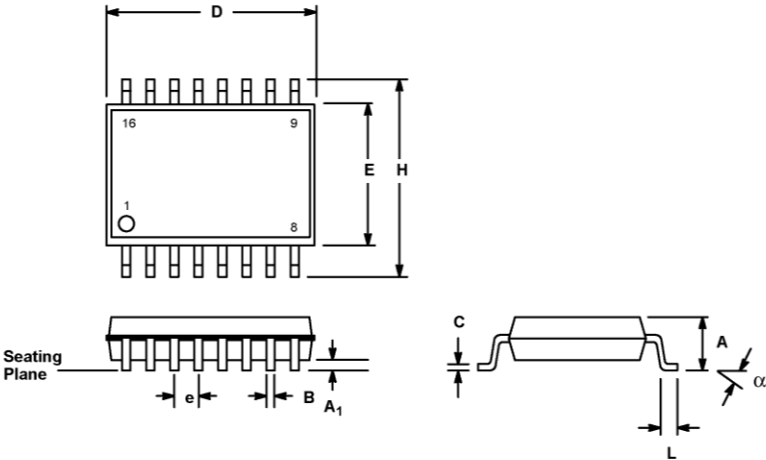
SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A ₁	0.015	0.070	0.38	1.78
A ₂	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B ₁	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.745	0.840	18.92	21.34
E	0.300	0.325	7.62	8.26
E ₁	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e _A	0.300 BSC		7.62 BSC	
e _B	0.310	0.430	7.87	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

Rev. 1.04

TQM™

16 LEAD SMALL OUTLINE
(300 MIL JEDEC SOIC)
Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.093	0.104	2.35	2.65
A ₁	0.004	0.012	0.10	0.30
B	0.013	0.020	0.33	0.51
C	0.009	0.013	0.23	0.32
D	0.398	0.413	10.10	10.50
E	0.291	0.299	7.40	7.60
e	0.050 BSC		1.27 BSC	
H	0.394	0.419	10.00	10.65
L	0.016	0.050	0.40	1.27
α	0°	8°	0°	8°

Note: The control dimension is the millimeter column



January 2001

LM111/LM211/LM311 Voltage Comparator

1.0 General Description

The LM111, LM211 and LM311 are voltage comparators that have input currents nearly a thousand times lower than devices like the LM106 or LM710. They are also designed to operate over a wider range of supply voltages: from standard $\pm 15\text{V}$ op amp supplies down to the single 5V supply used for IC logic. Their output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, they can drive lamps or relays, switching voltages up to 50V at currents as high as 50 mA.

Both the inputs and the outputs of the LM111, LM211 or the LM311 can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM106 and LM710 (200 ns response time vs 40 ns)

the devices are also much less prone to spurious oscillations. The LM111 has the same pin configuration as the LM106 and LM710.

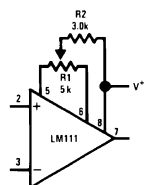
The LM211 is identical to the LM111, except that its performance is specified over a -25°C to $+85^{\circ}\text{C}$ temperature range instead of -55°C to $+125^{\circ}\text{C}$. The LM311 has a temperature range of 0°C to $+70^{\circ}\text{C}$.

2.0 Features

- Operates from single 5V supply
- Input current: 150 nA max. over temperature
- Offset current: 20 nA max. over temperature
- Differential input voltage range: $\pm 30\text{V}$
- Power consumption: 135 mW at $\pm 15\text{V}$

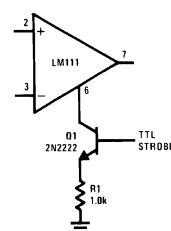
3.0 Typical Applications (Note 3)

Offset Balancing



00570436

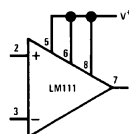
Strobing



00570437

Note: Do Not Ground Strobe Pin. Output is turned off when current is pulled from Strobe Pin.

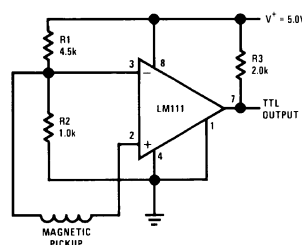
Increasing Input Stage Current (Note 1)



00570438

Note 1: Increases typical common mode slew from $7.0\text{V}/\mu\text{s}$ to $18\text{V}/\mu\text{s}$.

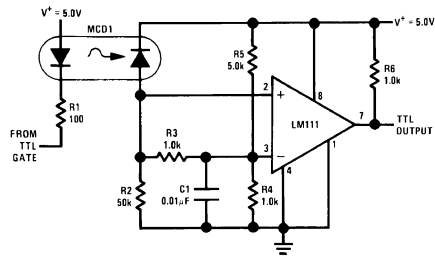
Detector for Magnetic Transducer



00570439

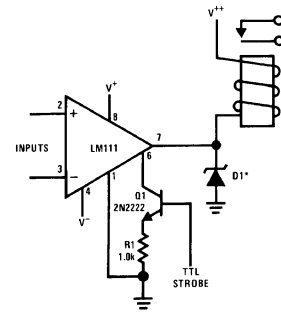
3.0 Typical Applications (Note 3) (Continued)

Digital Transmission Isolator



00570440

Relay Driver with Strobe

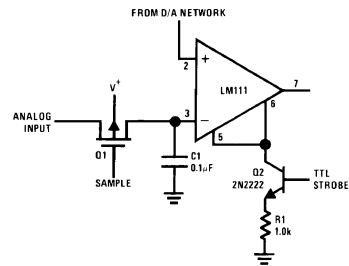


00570441

*Absorbs inductive kickback of relay and protects IC from severe voltage transients on V⁺⁺ line.

Note: Do Not Ground Strobe Pin.

Strobing off Both Input and Output Stages (Note 2)



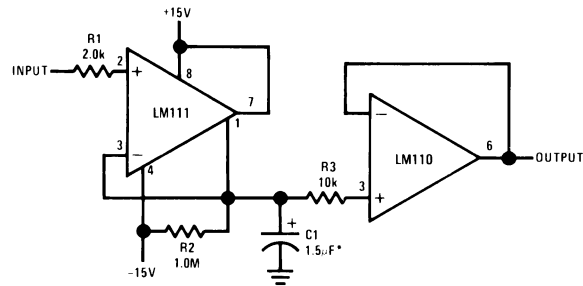
00570442

Note: Do Not Ground Strobe Pin.

Note 2: Typical input current is 50 pA with inputs strobed off.

Note 3: Pin connections shown on schematic diagram and typical applications are for H08 metal can package.

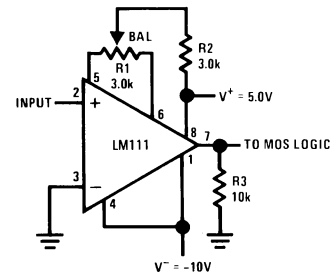
Positive Peak Detector



00570423

*Solid tantalum

Zero Crossing Detector Driving MOS Logic



00570424

4.0 Absolute Maximum Ratings for the LM111/LM211 (Note 10)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Total Supply Voltage (V_{S4})	36V	LM111	-55°C to 125°C
Output to Negative Supply Voltage (V_{74})	50V	LM211	-25°C to 85°C
Ground to Negative Supply Voltage (V_{14})	30V	Lead Temperature (Soldering, 10 sec)	260°C
Differential Input Voltage	$\pm 30V$	Voltage at Strobe Pin	$V^+ - 5V$
Input Voltage (Note 4)	$\pm 15V$	Soldering Information	
Output Short Circuit Duration	10 sec	Dual-In-Line Package	
Operating Temperature Range		Soldering (10 seconds)	260°C
		Small Outline Package	
		Vapor Phase (60 seconds)	215°C
		Infrared (15 seconds)	220°C
		See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
		ESD Rating (Note 11)	300V

Electrical Characteristics (Note 6) for the LM111 and LM211

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 7)	$T_A = 25^\circ\text{C}$, $R_S \leq 50\text{k}$		0.7	3.0	mV
Input Offset Current	$T_A = 25^\circ\text{C}$		4.0	10	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		60	100	nA
Voltage Gain	$T_A = 25^\circ\text{C}$	40	200		V/mV
Response Time (Note 8)	$T_A = 25^\circ\text{C}$		200		ns
Saturation Voltage	$V_{IN} \leq -5\text{ mV}$, $I_{OUT} = 50\text{ mA}$ $T_A = 25^\circ\text{C}$		0.75	1.5	V
Strobe ON Current (Note 9)	$T_A = 25^\circ\text{C}$		2.0	5.0	mA
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT} = 35V$ $T_A = 25^\circ\text{C}$, $I_{STROBE} = 3\text{ mA}$		0.2	10	nA
Input Offset Voltage (Note 7)	$R_S \leq 50\text{ k}$			4.0	mV
Input Offset Current (Note 7)				20	nA
Input Bias Current				150	nA
Input Voltage Range	$V^+ = 15V$, $V^- = -15V$, Pin 7 Pull-Up May Go To 5V	-14.5	13.8, -14.7	13.0	V
Saturation Voltage	$V^+ \geq 4.5V$, $V^- = 0$ $V_{IN} \leq -6\text{ mV}$, $I_{OUT} \leq 8\text{ mA}$		0.23	0.4	V
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT} = 35V$		0.1	0.5	μA
Positive Supply Current	$T_A = 25^\circ\text{C}$		5.1	6.0	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$		4.1	5.0	mA

Note 4: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 5: The maximum junction temperature of the LM111 is 150°C, while that of the LM211 is 110°C. For operating at elevated temperatures, devices in the H08 package must be derated based on a thermal resistance of 165°C/W, junction to ambient, or 20°C/W, junction to case. The thermal resistance of the dual-in-line package is 110°C/W, junction to ambient.

Note 6: These specifications apply for $V_S = \pm 15V$ and Ground pin at ground, and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, unless otherwise stated. With the LM211, however, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

Note 7: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and R_S .

Note 8: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Note 9: This specification gives the range of current which must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Note 10: Refer to RETS111X for the LM111H, LM111J and LM111J-8 military specifications.

Note 11: Human body model, 1.5 k Ω in series with 100 pF.

5.0 Absolute Maximum Ratings for the LM311 (Note 12)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Total Supply Voltage (V_{S4})	36V
Output to Negative Supply Voltage (V_{74})	40V
Ground to Negative Supply Voltage (V_{14})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 13)	$\pm 15V$
Power Dissipation (Note 14)	500 mW
ESD Rating (Note 19)	300V

Output Short Circuit Duration	10 sec
Operating Temperature Range	0° to 70°C
Storage Temperature Range	-65°C to 150°C
Lead Temperature (soldering, 10 sec)	260°C
Voltage at Strobe Pin	$V^+ - 5V$
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	260°C
Small Outline Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	

Electrical Characteristics (Note 15) for the LM311

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 16)	$T_A = 25^\circ\text{C}$, $R_S \leq 50k$		2.0	7.5	mV
Input Offset Current (Note 16)	$T_A = 25^\circ\text{C}$		6.0	50	nA
Input Bias Current	$T_A = 25^\circ\text{C}$		100	250	nA
Voltage Gain	$T_A = 25^\circ\text{C}$	40	200		V/mV
Response Time (Note 17)	$T_A = 25^\circ\text{C}$		200		ns
Saturation Voltage	$V_{IN} \leq -10 \text{ mV}$, $I_{OUT} = 50 \text{ mA}$ $T_A = 25^\circ\text{C}$		0.75	1.5	V
Strobe ON Current (Note 18)	$T_A = 25^\circ\text{C}$		2.0	5.0	mA
Output Leakage Current	$V_{IN} \geq 10 \text{ mV}$, $V_{OUT} = 35V$ $T_A = 25^\circ\text{C}$, $I_{STROBE} = 3 \text{ mA}$ $V^- = \text{Pin } 1 = -5V$		0.2	50	nA
Input Offset Voltage (Note 16)	$R_S \leq 50K$			10	mV
Input Offset Current (Note 16)				70	nA
Input Bias Current				300	nA
Input Voltage Range		-14.5	13.8, -14.7	13.0	V
Saturation Voltage	$V^+ \geq 4.5V$, $V^- = 0$ $V_{IN} \leq -10 \text{ mV}$, $I_{OUT} \leq 8 \text{ mA}$		0.23	0.4	V
Positive Supply Current	$T_A = 25^\circ\text{C}$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$		4.1	5.0	mA

Note 12: "Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits."

Note 13: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 14: The maximum junction temperature of the LM311 is 110°C. For operating at elevated temperature, devices in the H08 package must be derated based on a thermal resistance of 165°C/W, junction to ambient, or 20°C/W, junction to case. The thermal resistance of the dual-in-line package is 100°C/W, junction to ambient.

Note 15: These specifications apply for $V_S = \pm 15V$ and Pin 1 at ground, and $0^\circ\text{C} < T_A < +70^\circ\text{C}$, unless otherwise specified. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

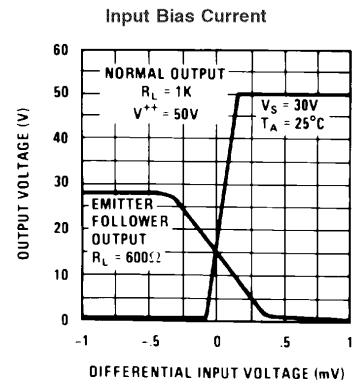
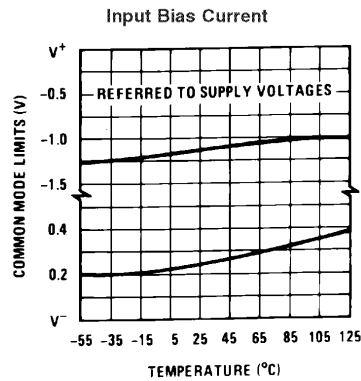
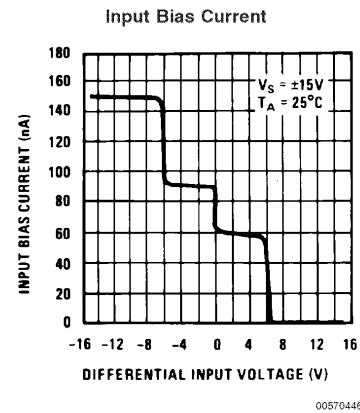
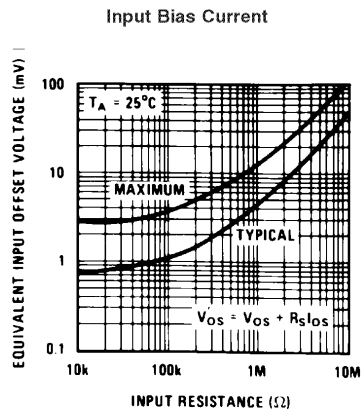
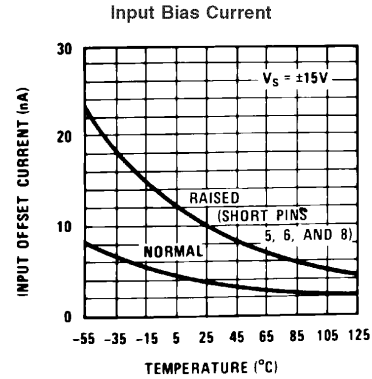
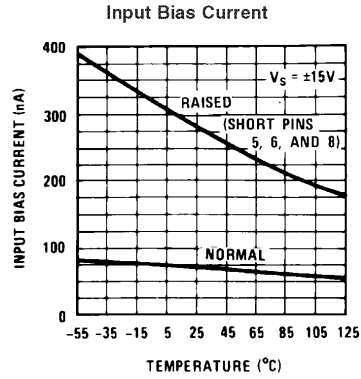
Note 16: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and R_S .

Note 17: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Note 18: This specification gives the range of current which must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

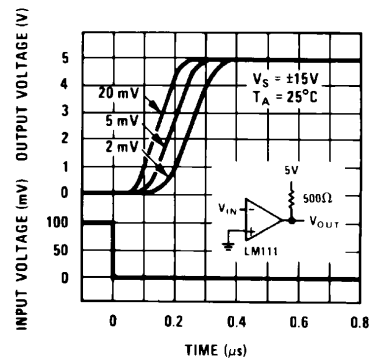
Note 19: Human body model, 1.5 k Ω in series with 100 pF.

6.0 LM111/LM211 Typical Performance Characteristics

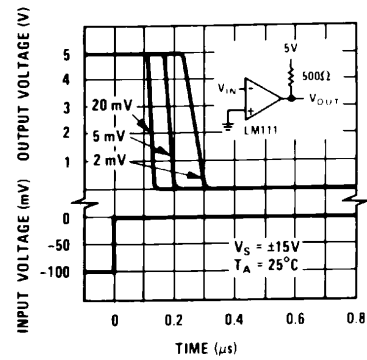


6.0 LM111/LM211 Typical Performance Characteristics (Continued)

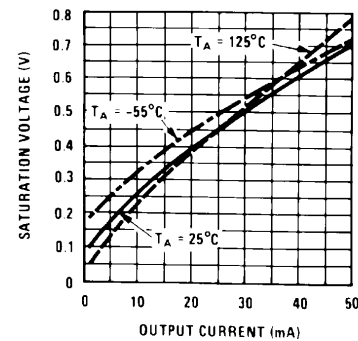
Input Bias Current
Input Overdrives



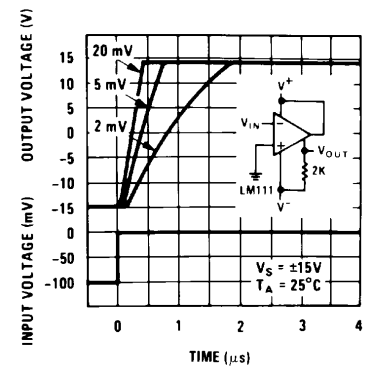
Input Bias Current
Input Overdrives



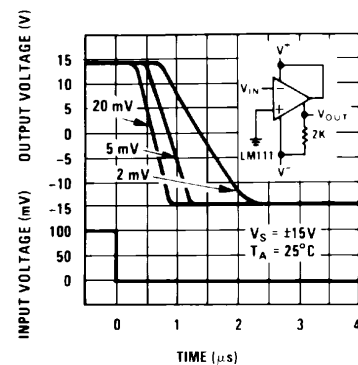
Input Bias Current



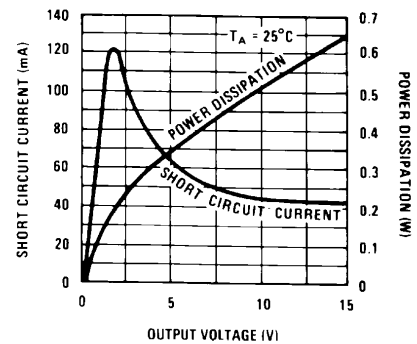
Response Time for Various
Input Overdrives



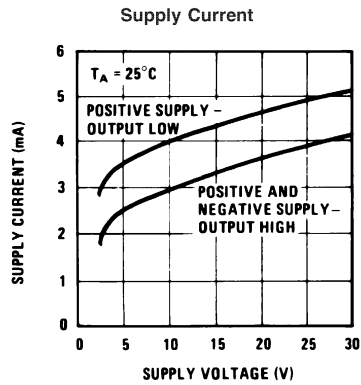
Response Time for Various
Input Overdrives



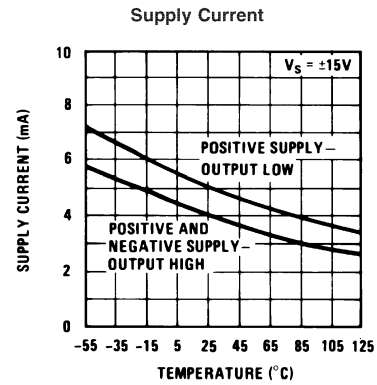
Output Limiting Characteristics



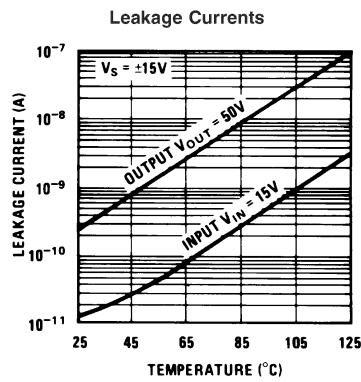
6.0 LM111/LM211 Typical Performance Characteristics (Continued)



00570455

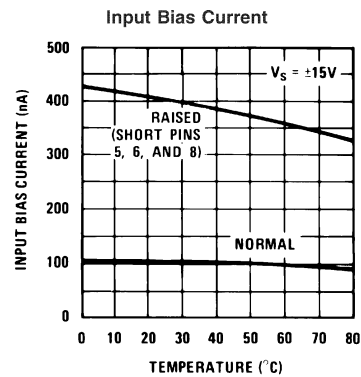


00570456

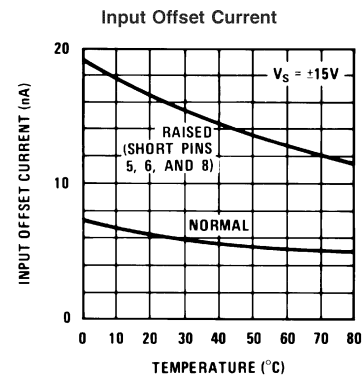


00570457

7.0 LM311 Typical Performance Characteristics



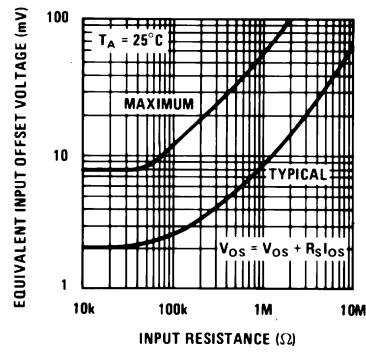
00570458



00570459

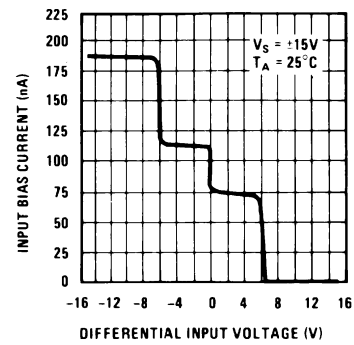
7.0 LM311 Typical Performance Characteristics (Continued)

Offset Error



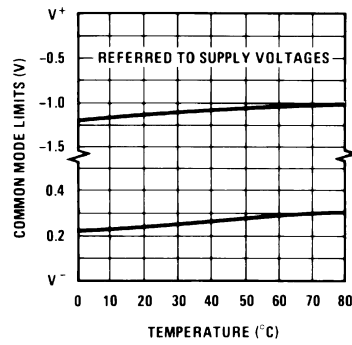
00570460

Input Characteristics



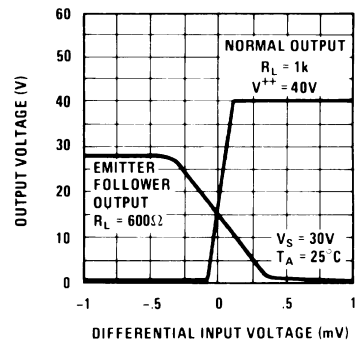
00570461

Common Mode Limits



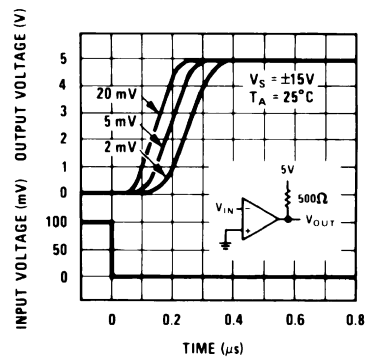
00570462

Transfer Function



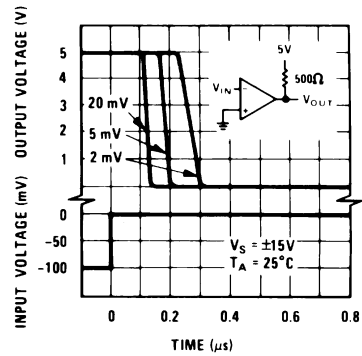
00570463

Response Time for Various Input Overdrives



00570464

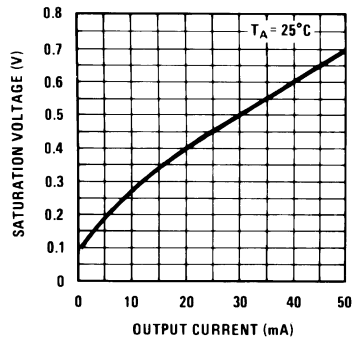
Response Time for Various Input Overdrives



00570465

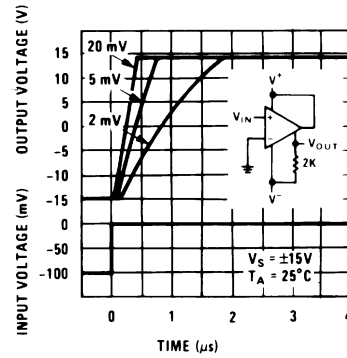
7.0 LM311 Typical Performance Characteristics (Continued)

Output Saturation Voltage



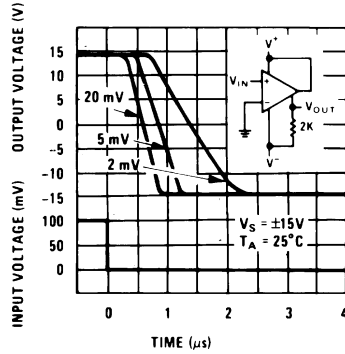
00570466

Response Time for Various Input Overdrives



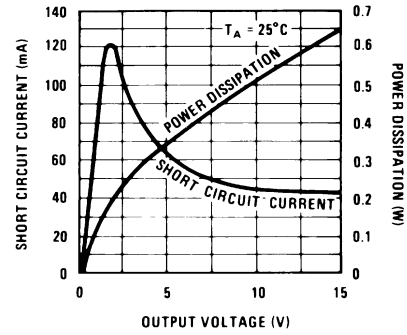
00570467

Response Time for Various Input Overdrives



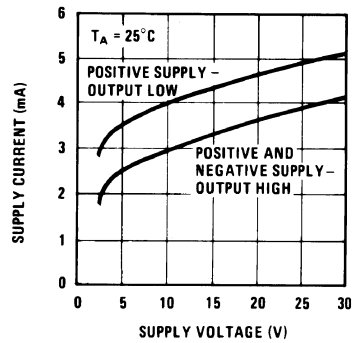
00570468

Output Limiting Characteristics



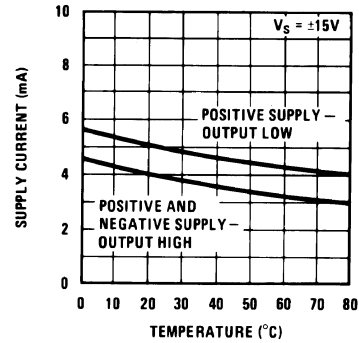
00570469

Supply Current



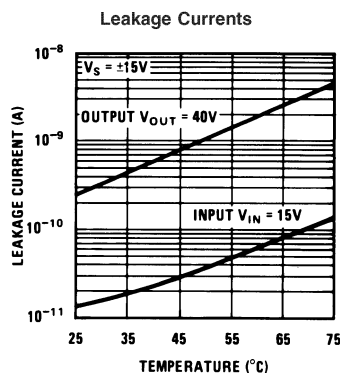
00570470

Supply Current



00570471

7.0 LM311 Typical Performance Characteristics (Continued)



8.0 Application Hints

8.1 CIRCUIT TECHNIQUES FOR AVOIDING OSCILLATIONS IN COMPARATOR APPLICATIONS

When a high-speed comparator such as the LM111 is used with fast input signals and low source impedances, the output response will normally be fast and stable, assuming that the power supplies have been bypassed (with 0.1 μF disc capacitors), and that the output signal is routed well away from the inputs (pins 2 and 3) and also away from pins 5 and 6.

However, when the input signal is a voltage ramp or a slow sine wave, or if the signal source impedance is high (1 $\text{k}\Omega$ to 100 $\text{k}\Omega$), the comparator may burst into oscillation near the crossing-point. This is due to the high gain and wide bandwidth of comparators like the LM111. To avoid oscillation or instability in such a usage, several precautions are recommended, as shown in *Figure 1* below.

1. The trim pins (pins 5 and 6) act as unwanted auxiliary inputs. If these pins are not connected to a trim-pot, they should be shorted together. If they are connected to a trim-pot, a 0.01 μF capacitor C1 between pins 5 and 6 will minimize the susceptibility to AC coupling. A smaller capacitor is used if pin 5 is used for positive feedback as in *Figure 1*.
2. Certain sources will produce a cleaner comparator output waveform if a 100 pF to 1000 pF capacitor C2 is connected directly across the input pins.
3. When the signal source is applied through a resistive network, R_S , it is usually advantageous to choose an R_S of substantially the same value, both for DC and for dynamic (AC) considerations. Carbon, tin-oxide, and metal-film resistors have all been used successfully in comparator input circuitry. Inductive wirewound resistors are not suitable.
4. When comparator circuits use input resistors (eg. summing resistors), their value and placement are particularly important. In all cases the body of the resistor should be close to the device or socket. In other words there should be very little lead length or printed-circuit foil run between comparator and resistor to radiate or pick up signals. The same applies to capacitors, pots, etc. For example, if $R_S=10 \text{ k}\Omega$, as little as 5 inches of

lead between the resistors and the input pins can result in oscillations that are very hard to damp. Twisting these input leads tightly is the only (second best) alternative to placing resistors close to the comparator.

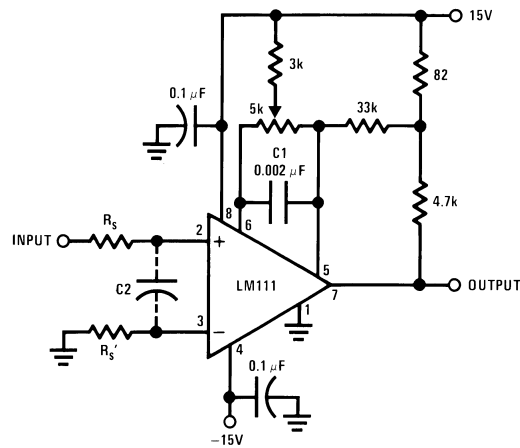
5. Since feedback to almost any pin of a comparator can result in oscillation, the printed-circuit layout should be engineered thoughtfully. Preferably there should be a groundplane under the LM111 circuitry, for example, one side of a double-layer circuit card. Ground foil (or, positive supply or negative supply foil) should extend between the output and the inputs, to act as a guard. The foil connections for the inputs should be as small and compact as possible, and should be essentially surrounded by ground foil on all sides, to guard against capacitive coupling from any high-level signals (such as the output). If pins 5 and 6 are not used, they should be shorted together. If they are connected to a trim-pot, the trim-pot should be located, at most, a few inches away from the LM111, and the 0.01 μF capacitor should be installed. If this capacitor cannot be used, a shielding printed-circuit foil may be advisable between pins 6 and 7. The power supply bypass capacitors should be located within a couple inches of the LM111. (Some other comparators require the power-supply bypass to be located immediately adjacent to the comparator.)
6. It is a standard procedure to use hysteresis (positive feedback) around a comparator, to prevent oscillation, and to avoid excessive noise on the output because the comparator is a good amplifier for its own noise. In the circuit of *Figure 2*, the feedback from the output to the positive input will cause about 3 mV of hysteresis. However, if R_S is larger than 100 Ω , such as 50 $\text{k}\Omega$, it would not be reasonable to simply increase the value of the positive feedback resistor above 510 $\text{k}\Omega$. The circuit of *Figure 3* could be used, but it is rather awkward. See the notes in paragraph 7 below.

8.0 Application Hints (Continued)

7. When both inputs of the LM111 are connected to active signals, or if a high-impedance signal is driving the positive input of the LM111 so that positive feedback would be disruptive, the circuit of *Figure 1* is ideal. The positive feedback is to pin 5 (one of the offset adjustment pins). It is sufficient to cause 1 to 2 mV hysteresis and sharp transitions with input triangle waves from a few Hz to hundreds of kHz. The positive-feedback signal across the 82Ω resistor swings 240 mV below the posi-

tive supply. This signal is centered around the nominal voltage at pin 5, so this feedback does not add to the V_{OS} of the comparator. As much as 8 mV of V_{OS} can be trimmed out, using the 5 kΩ pot and 3 kΩ resistor as shown.

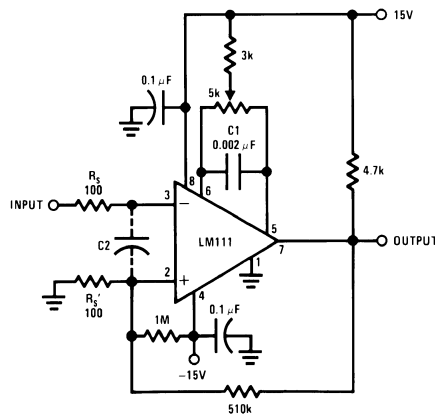
8. These application notes apply specifically to the LM111, LM211, LM311, and LF111 families of comparators, and are applicable to all high-speed comparators in general, (with the exception that not all comparators have trim pins).



Pin connections shown are for LM111H in the H08 hermetic package

00570429

FIGURE 1. Improved Positive Feedback



Pin connections shown are for LM111H in the H08 hermetic package

00570430

FIGURE 2. Conventional Positive Feedback

8.0 Application Hints (Continued)

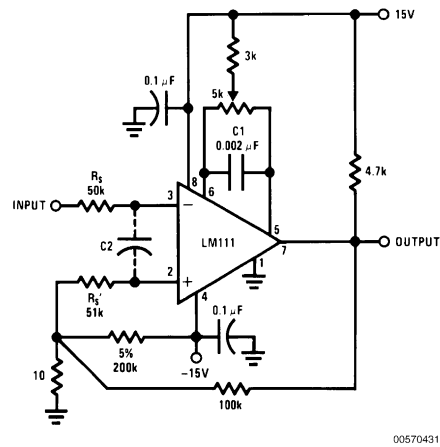
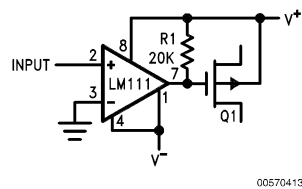


FIGURE 3. Positive Feedback with High Source Resistance

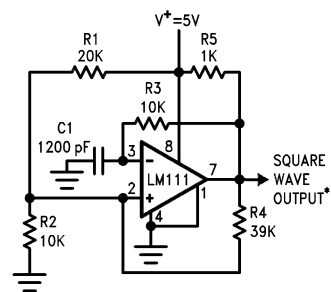
9.0 Typical Applications (Pin numbers refer to H08 package)

Zero Crossing Detector Driving MOS Switch



00570413

100 kHz Free Running Multivibrator

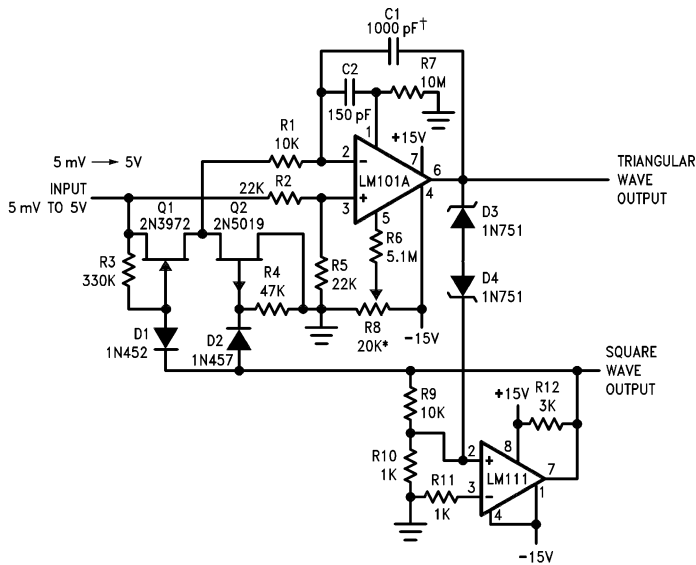


*TTL or DTL fanout of two

00570414

9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

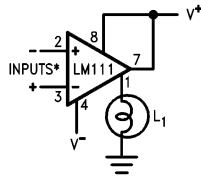
10 Hz to 10 kHz Voltage Controlled Oscillator



*Adjust for symmetrical square wave time when $V_{IN} = 5 \text{ mV}$
*Minimum capacitance 20 pF Maximum frequency 50 kHz

00570415

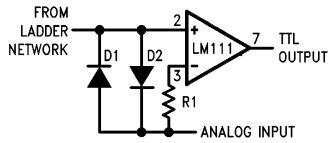
Driving Ground-Referred Load



00570416

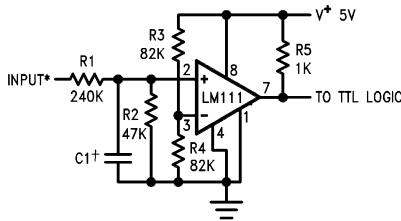
*Input polarity is reversed when using pin 1 as output.

Using Clamp Diodes to Improve Response



00570417

TTL Interface with High Level Logic

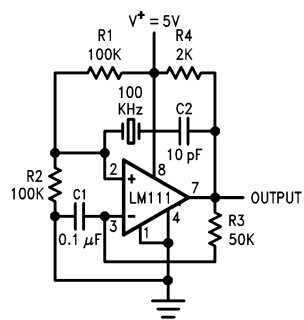


00570418

*Values shown are for a 0 to 30V logic swing and a 15V threshold.
*May be added to control speed and reduce susceptibility to noise spikes.

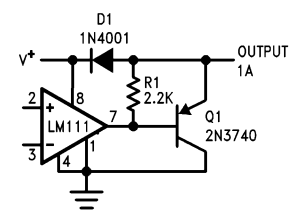
9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

Crystal Oscillator



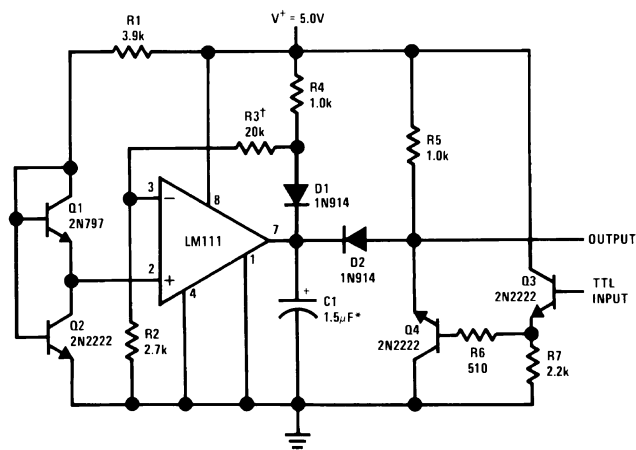
00570419

Comparator and Solenoid Driver



00570420

Precision Squarer



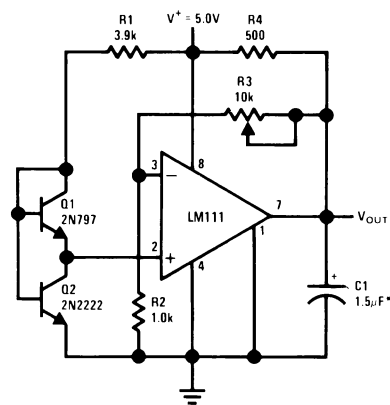
00570421

*Solid tantalum

†Adjust to set clamp level

9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

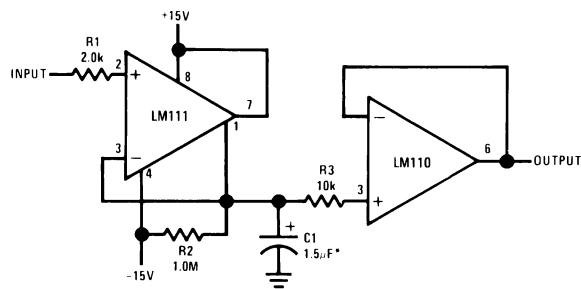
Low Voltage Adjustable Reference Supply



00570422

*Solid tantalum

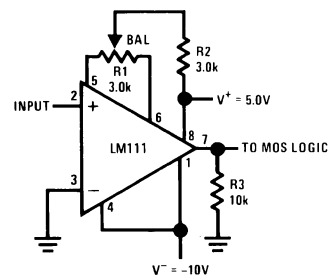
Positive Peak Detector



00570423

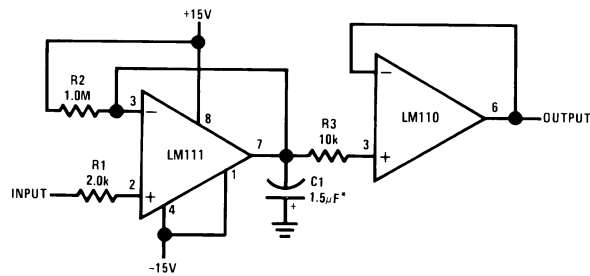
*Solid tantalum

Zero Crossing Detector Driving MOS Logic



00570424

Negative Peak Detector

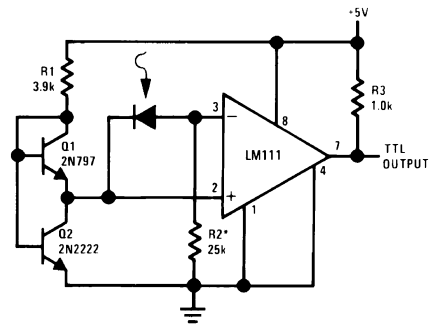


00570425

*Solid tantalum

9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

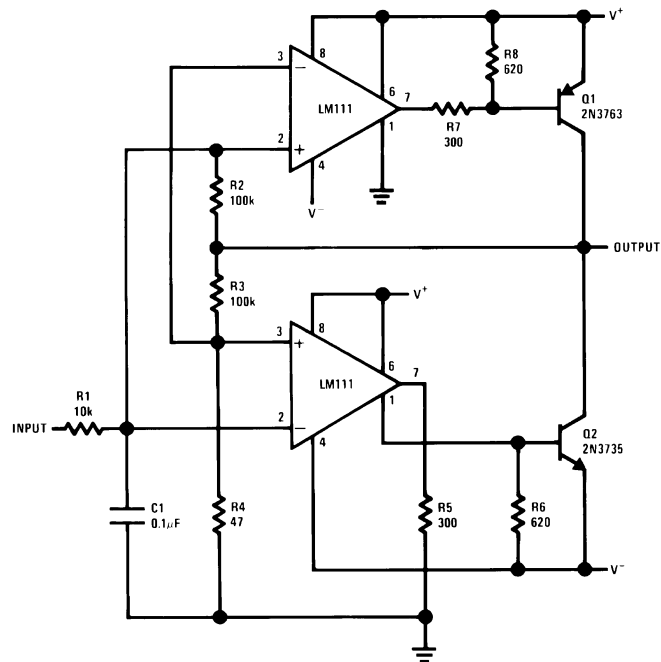
Precision Photodiode Comparator



00570426

*R2 sets the comparison level. At comparison, the photodiode has less than 5 mV across it, decreasing leakages by an order of magnitude.

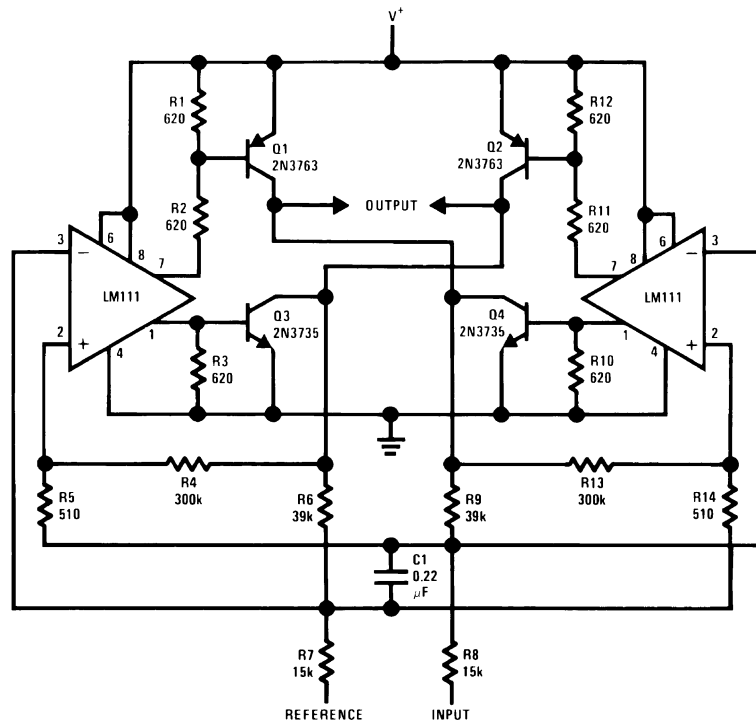
Switching Power Amplifier



00570427

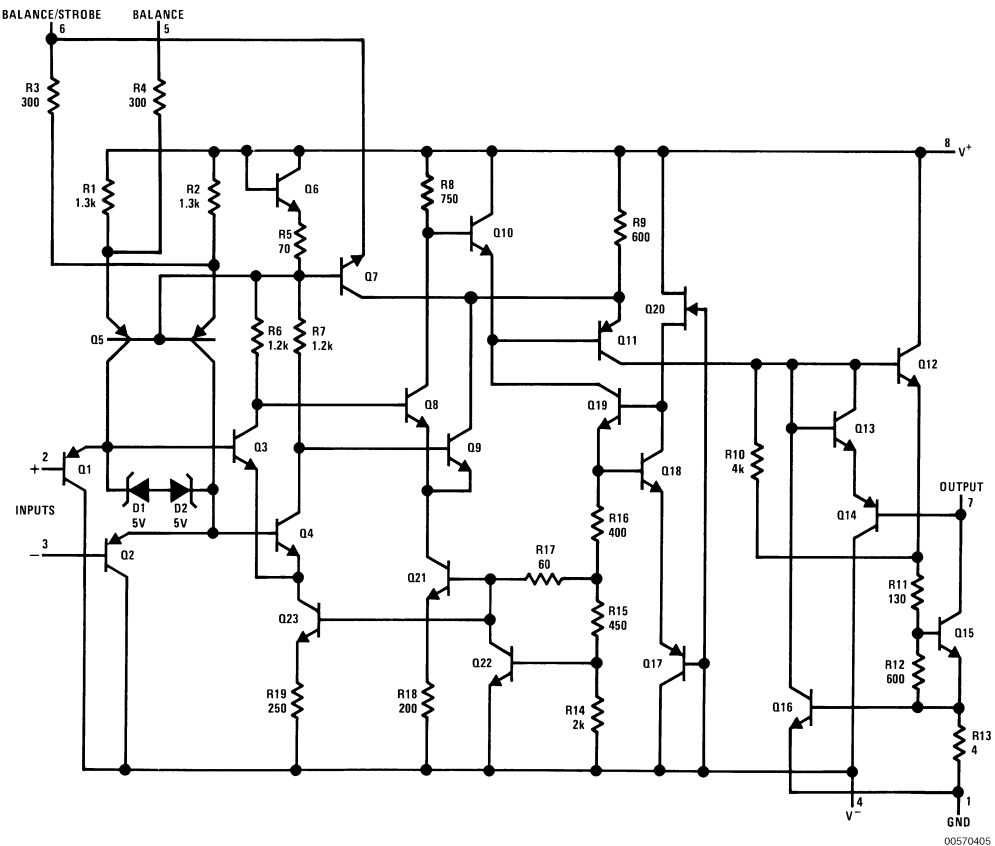
9.0 Typical Applications (Pin numbers refer to H08 package) (Continued)

Switching Power Amplifier



00570428

10.0 Schematic Diagram (Note 20)

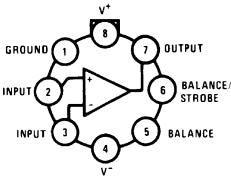


Note 20: Pin connections shown on schematic diagram are for H08 package.

00570405

11.0 Connection Diagrams

Metal Can Package

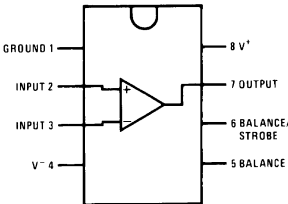


00570406

Note: Pin 4 connected to case

Top View
Order Number LM111H, LM111H/883(Note 21) , LM211H or LM311H
See NS Package Number H08C

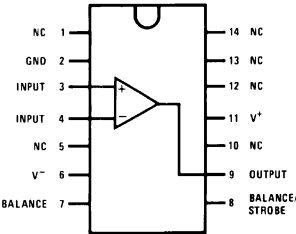
Dual-In-Line Package



00570434

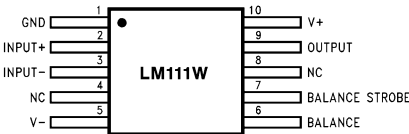
Top View
Order Number LM111J-8, LM111J-8/883(Note 21),
LM311M, LM311MX or LM311N
See NS Package Number J08A, M08A or N08E

Dual-In-Line Package



00570435

Top View
Order Number LM111J/883(Note 21)
See NS Package Number J14A or N14A

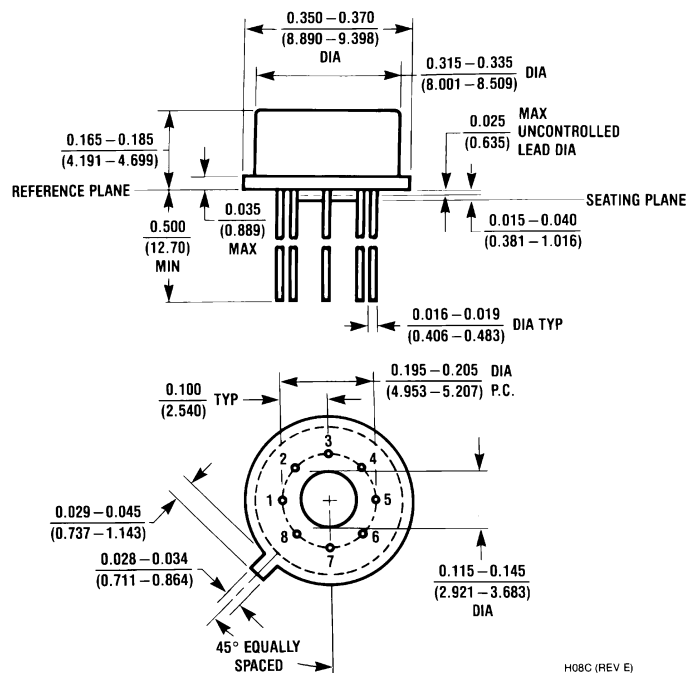


00570433

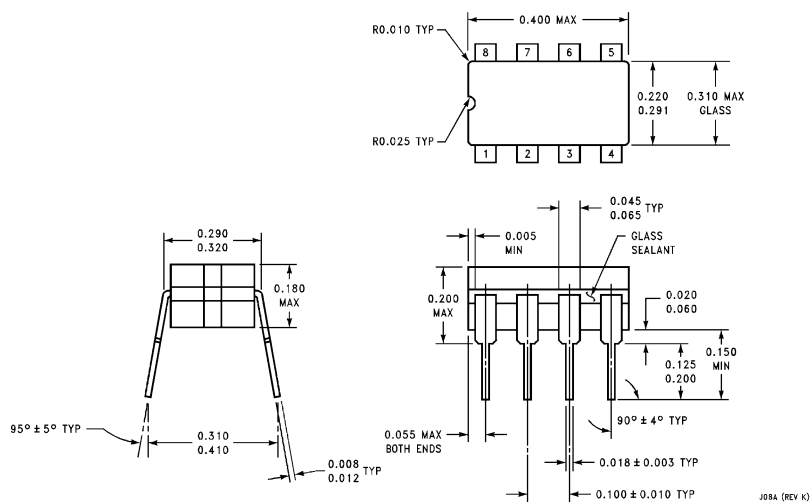
Order Number LM111W/883(Note 21), LM111WG/883
See NS Package Number W10A, WG10A

Note 21: Also available per JM38510/10304

12.0 Physical Dimensions inches (millimeters) unless otherwise noted

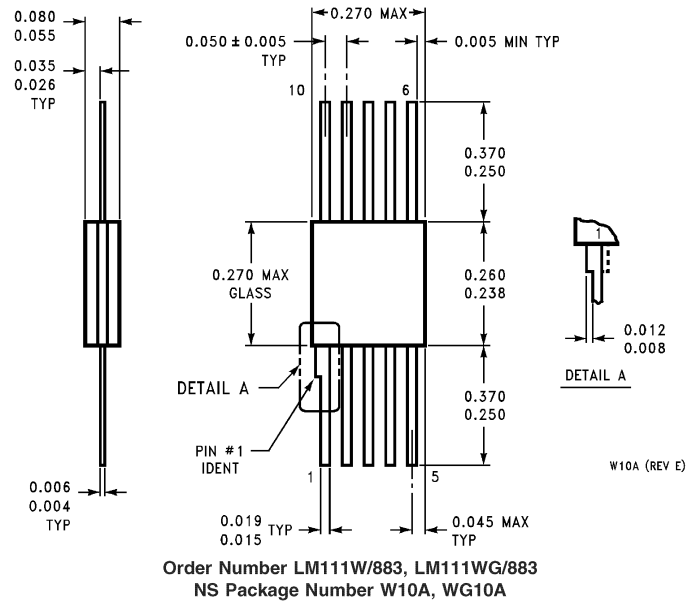
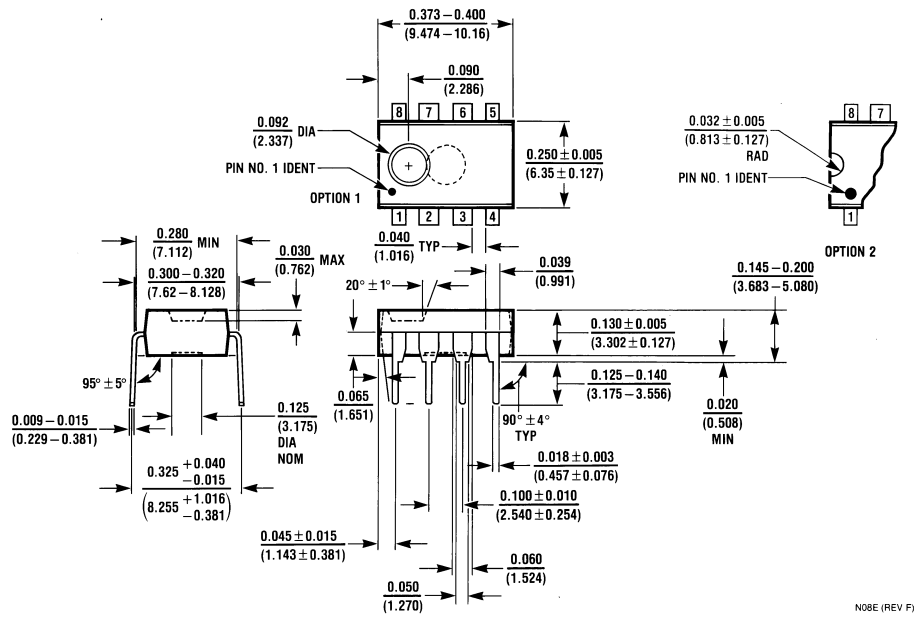


Metal Can Package (H)
 Order Number LM111H, LM111H/883, LM211H or LM311H
 NS Package Number H08C



Cavity Dual-In-Line Package (J)
 Order Number LM111J-8, LM111J-8/883
 NS Package Number J08A

12.0 Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



IR2110(S)/IR2113(S) & (PbF)

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs
- Also available LEAD-FREE

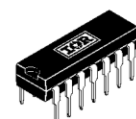
Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O+/-}}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Packages

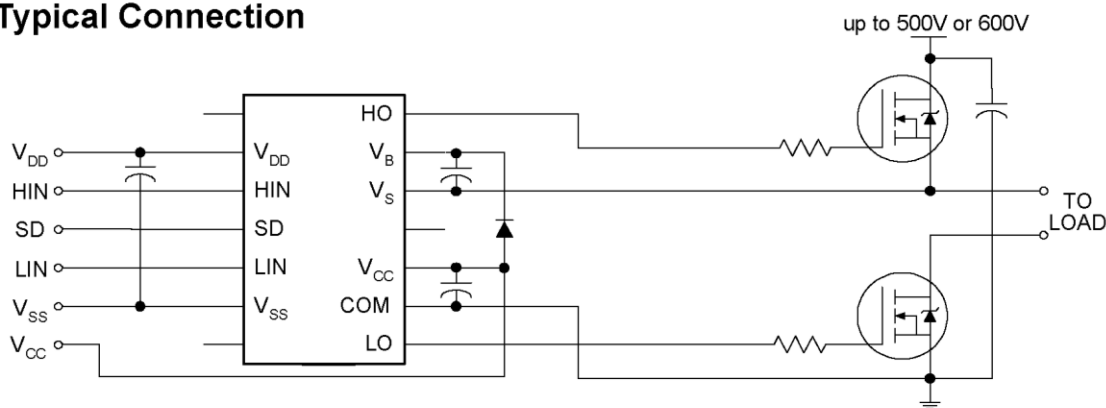


14-Lead PDIP
IR2110/IR2113



16-Lead SOIC
IR2110S/IR2113S

Typical Connection



(Refer to Lead Assignments for correct pin configuration). This/These diagram(s) show electrical connections only. Please refer to our Application Notes and DesignTips for proper circuit board layout.

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply voltage (IR2110)	-0.3	525	V
	(IR2113)	-0.3	625	
V_S	High side floating supply offset voltage	$V_B - 25$	$V_B + 0.3$	
V_{HO}	High side floating output voltage	$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	Low side fixed supply voltage	-0.3	25	
V_{LO}	Low side output voltage	-0.3	$V_{CC} + 0.3$	
V_{DD}	Logic supply voltage	-0.3	$V_{SS} + 25$	
V_{SS}	Logic supply offset voltage	$V_{CC} - 25$	$V_{CC} + 0.3$	
V_{IN}	Logic input voltage (HIN, LIN & SD)	$V_{SS} - 0.3$	$V_{DD} + 0.3$	
dV_S/dt	Allowable offset supply voltage transient (figure 2)	—	50	V/ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$ (14 lead DIP)	—	1.6	W
	(16 lead SOIC)	—	1.25	
R_{THJA}	Thermal resistance, junction to ambient (14 lead DIP)	—	75	$^\circ\text{C}/\text{W}$
	(16 lead SOIC)	—	100	
T_J	Junction temperature	—	150	$^\circ\text{C}$
T_S	Storage temperature	-55	150	
T_L	Lead temperature (soldering, 10 seconds)	—	300	

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply absolute voltage	$V_S + 10$	$V_S + 20$	V
V_S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V_{HO}	High side floating output voltage	V_S	V_B	
V_{CC}	Low side fixed supply voltage	10	20	
V_{LO}	Low side output voltage	0	V_{CC}	
V_{DD}	Logic supply voltage	$V_{SS} + 3$	$V_{SS} + 20$	
V_{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V_{IN}	Logic input voltage (HIN, LIN & SD)	V_{SS}	V_{DD}	
T_A	Ambient temperature	-40	125	$^\circ\text{C}$

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to $-V_{BS}$. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When $V_{DD} < 5\text{V}$, the minimum V_{SS} offset is limited to $-V_{DD}$.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110) (IR2113)	— —	— —	10 20		

Static Electrical Characteristics

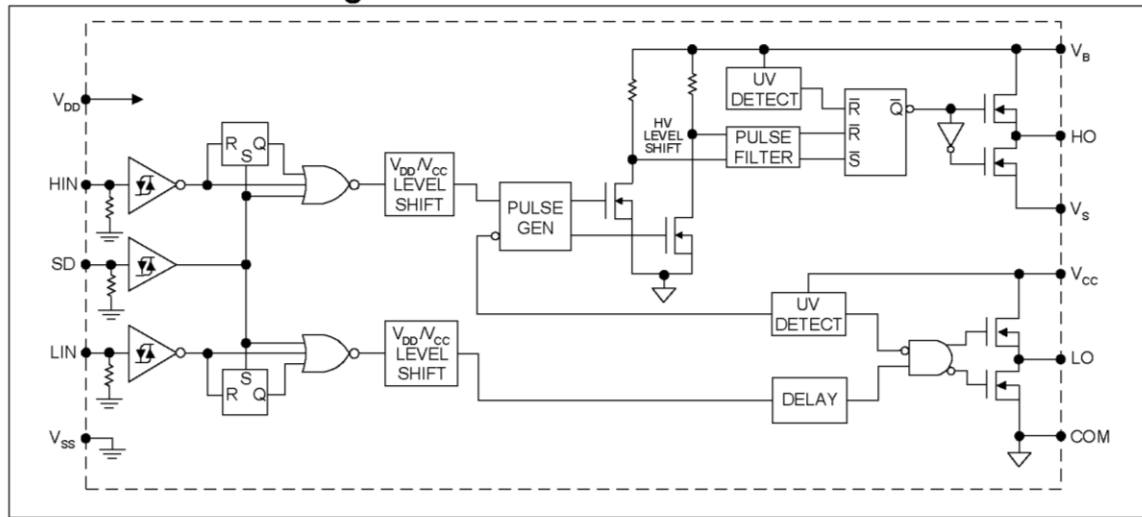
V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

Functional Block Diagram



Lead Definitions

Symbol	Description
V _{DD}	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
V _{SS}	Logic ground
V _B	High side floating supply
HO	High side gate drive output
V _S	High side floating supply return
V _{CC}	Low side supply
LO	Low side gate drive output
COM	Low side return

Lead Assignments

14 Lead PDIP IR2110/IR2113	16 Lead SOIC (Wide Body) IR2110S/IR2113S
---	---

IR2110(S)/IR2113(S) & (PbF)

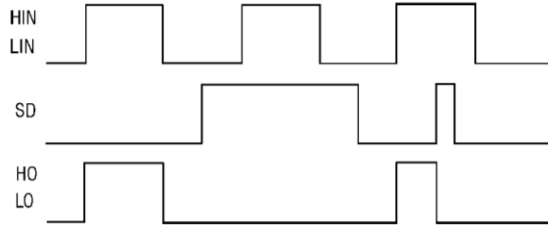


Figure 1. Input/Output Timing Diagram

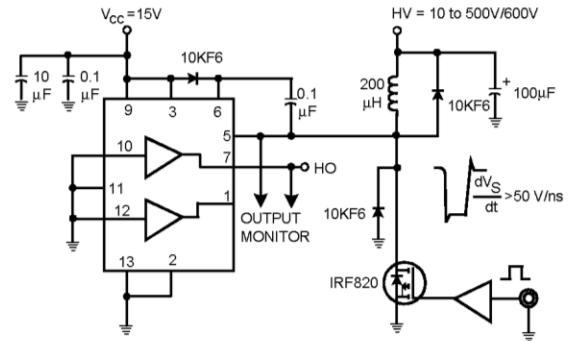


Figure 2. Floating Supply Voltage Transient Test Circuit

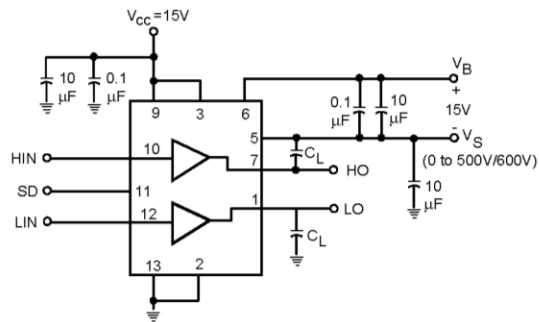


Figure 3. Switching Time Test Circuit

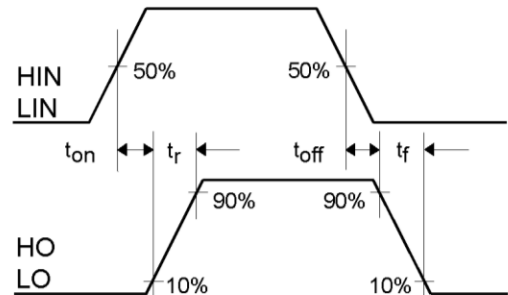


Figure 4. Switching Time Waveform Definition

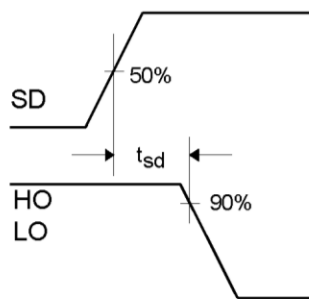


Figure 5. Shutdown Waveform Definitions

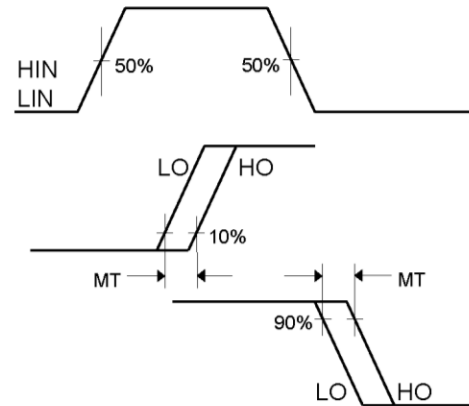


Figure 6. Delay Matching Waveform Definitions

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

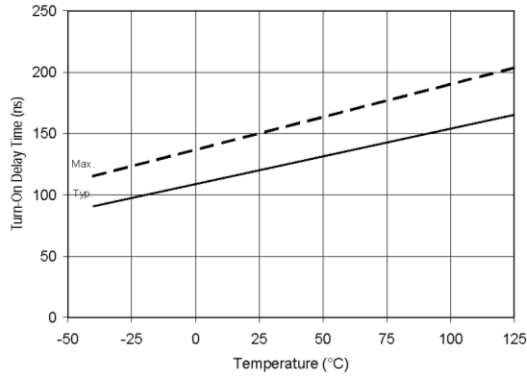


Figure 7A. Turn-On Time vs. Temperature

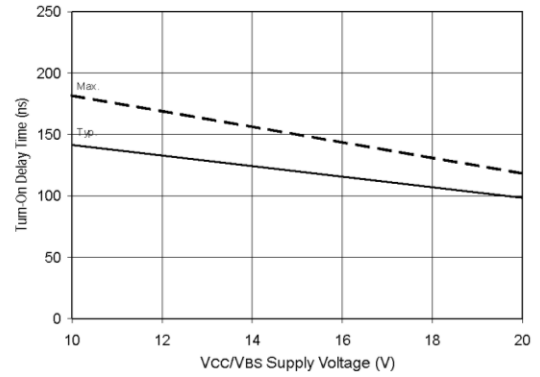


Figure 7B. Turn-On Time vs. Vcc/Vbs Supply Voltage

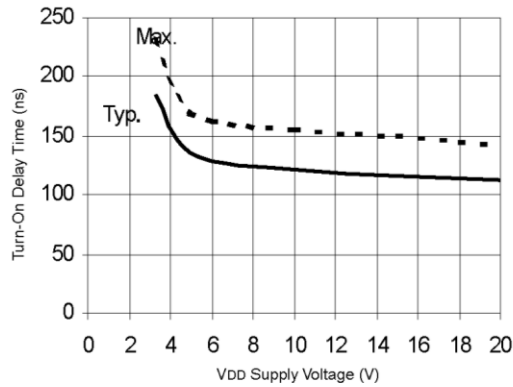


Figure 7C. Turn-On Time vs. VDD Supply Voltage

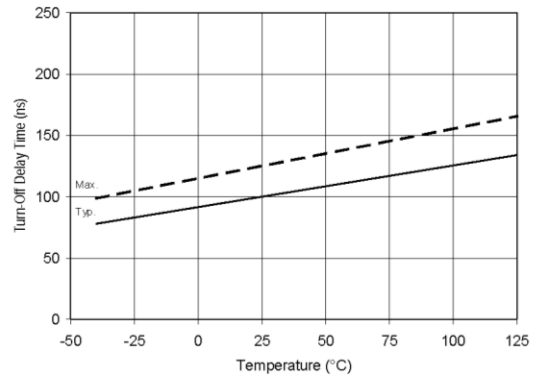


Figure 8A. Turn-Off Time vs. Temperature

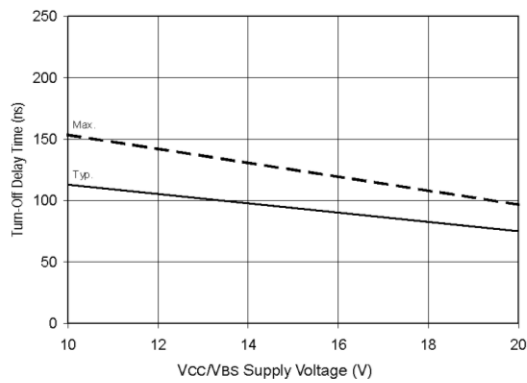


Figure 8B. Turn-Off Time vs. Vcc/Vbs Supply Voltage

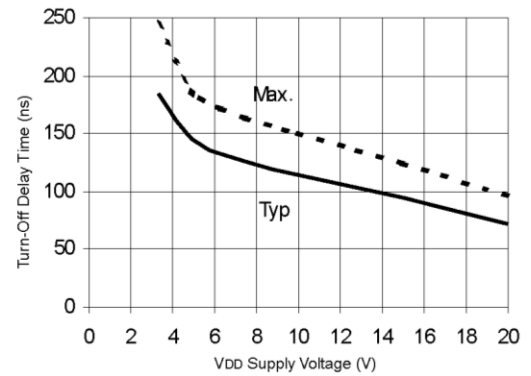


Figure 8C. Turn-Off Time vs. VDD Supply Voltage

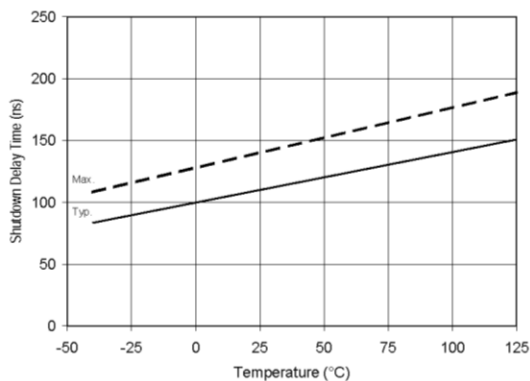


Figure 9A. Shutdown Time vs. Temperature

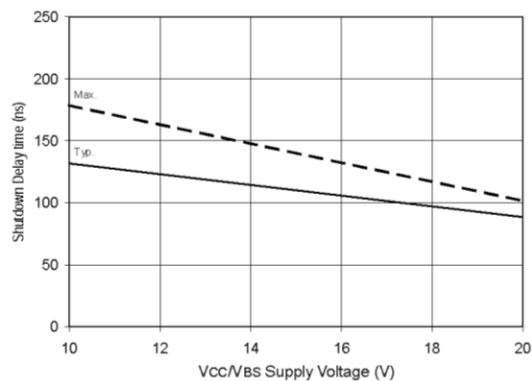


Figure 9B. Shutdown Time vs. VCC/VBS Supply Voltage

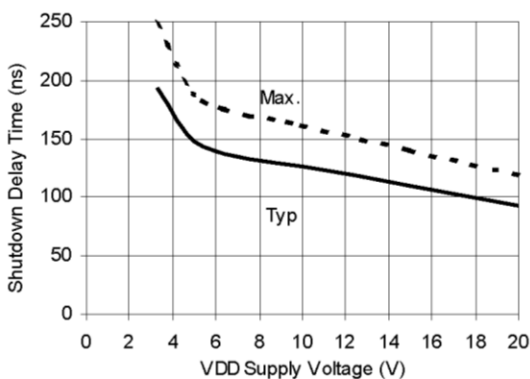


Figure 9C. Shutdown Time vs. VDD Supply Voltage

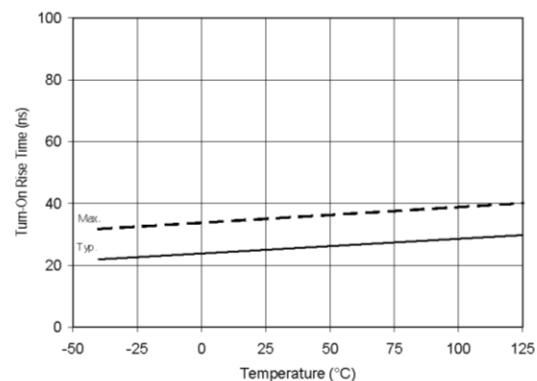


Figure 10A. Turn-On Rise Time vs. Temperature

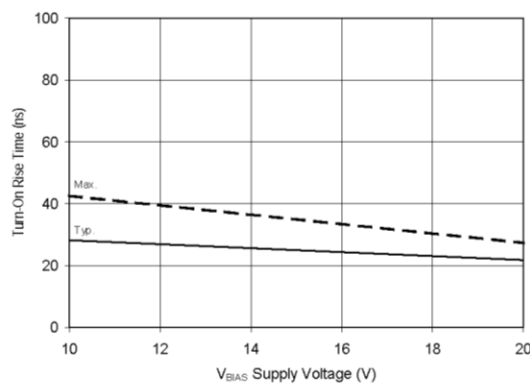


Figure 10B. Turn-On Rise Time vs. Voltage

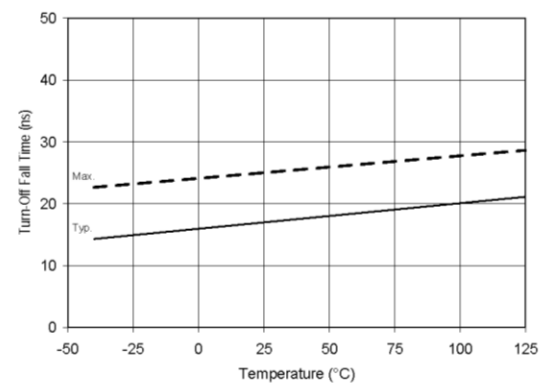


Figure 11A. Turn-Off Fall Time vs. Temperature

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

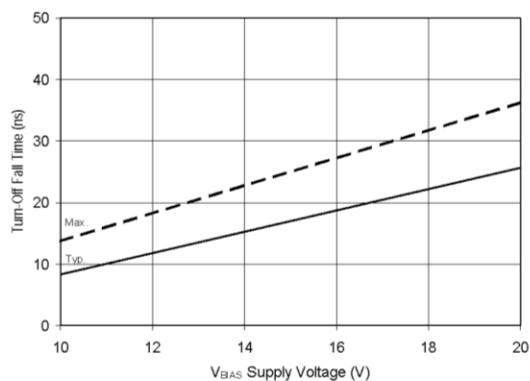


Figure 11B. Turn-Off Fall Time vs. Voltage

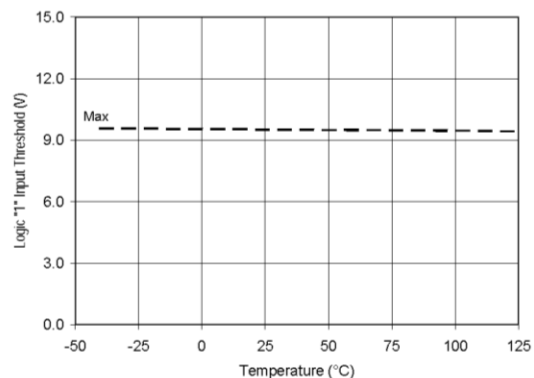


Figure 12A. Logic "1" Input Threshold vs. Temperature

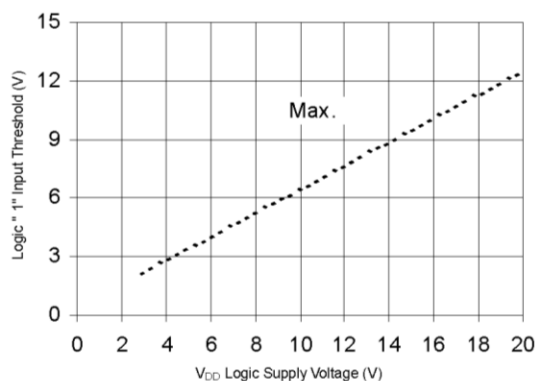


Figure 12B. Logic "1" Input Threshold vs. Voltage

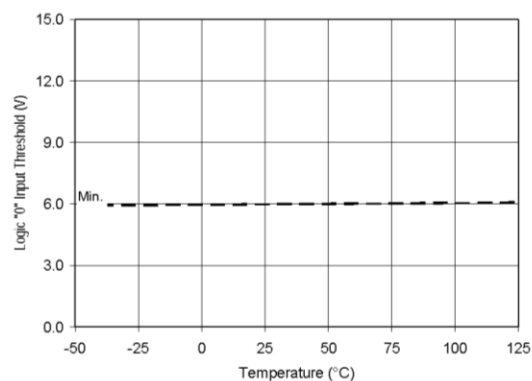


Figure 13A. Logic "0" Input Threshold vs. Temperature

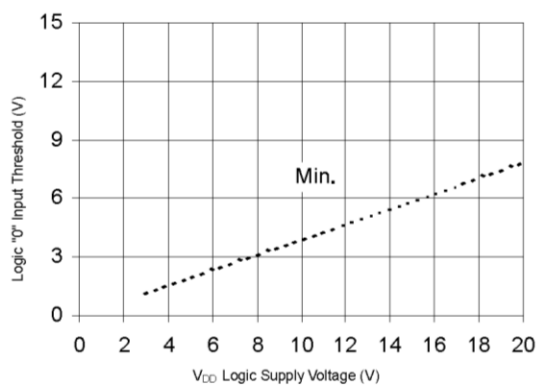


Figure 13B. Logic "0" Input Threshold vs. Voltage

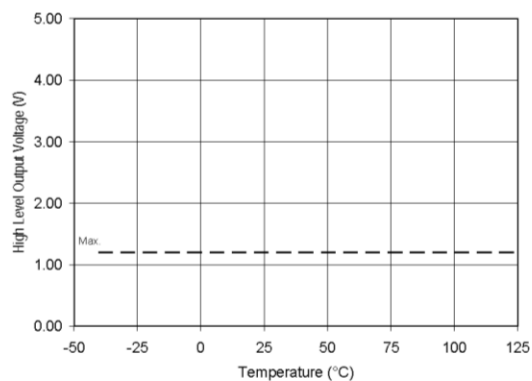


Figure 14A. High Level Output vs. Temperature

IR2110(S)/IR2113(S) & (PbF)

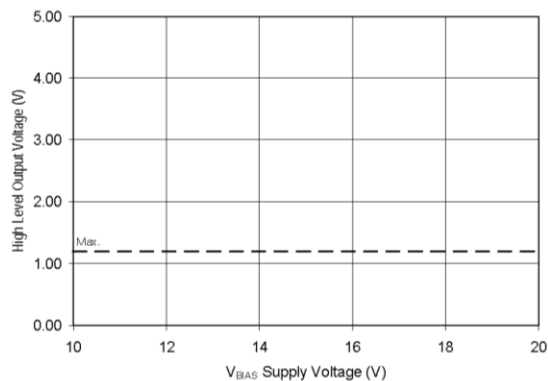


Figure 14B. High Level Output vs. Voltage

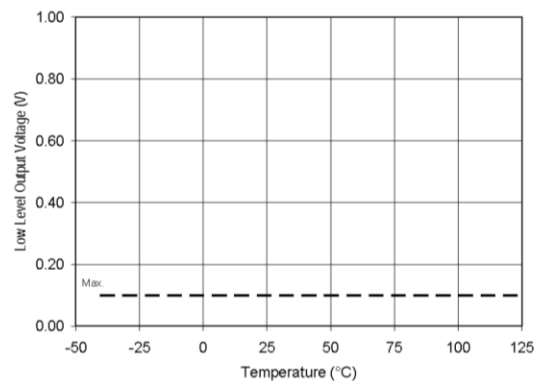


Figure 15A. Low Level Output vs. Temperature

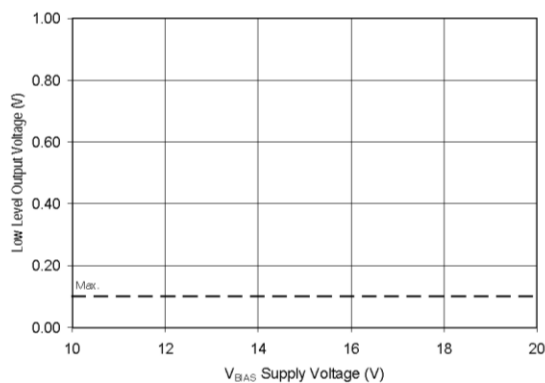


Figure 15B. Low Level Output vs. Voltage

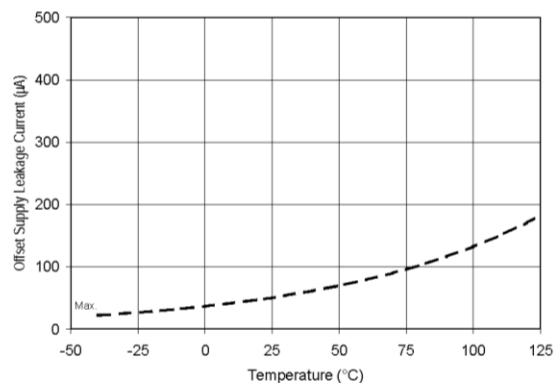


Figure 16A. Offset Supply Current vs. Temperature

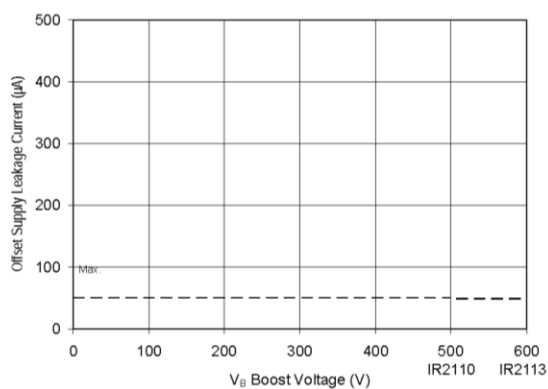


Figure 16B. Offset Supply Current vs. Voltage

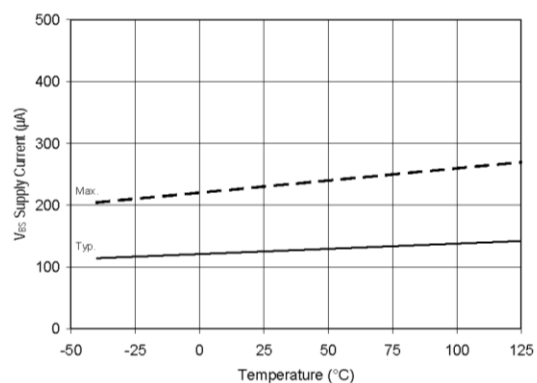


Figure 17A. V_{BS} Supply Current vs. Temperature

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

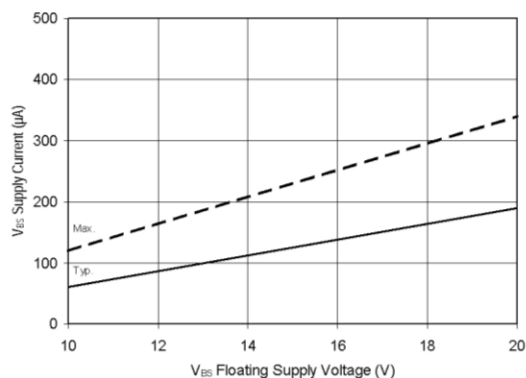


Figure 17B. V_{BS} Supply Current vs. Voltage

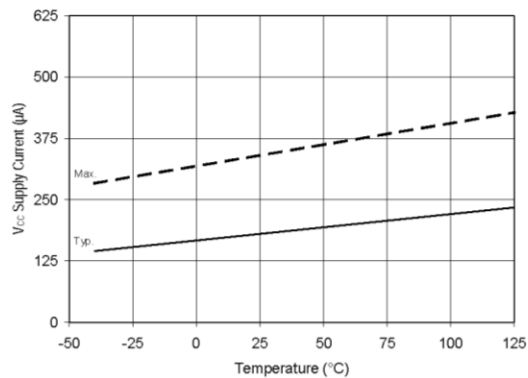


Figure 18A. V_{CC} Supply Current vs. Temperature

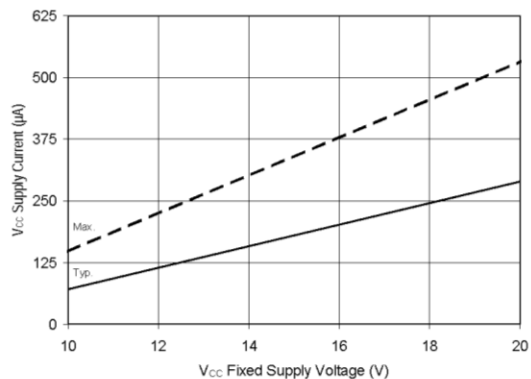


Figure 18B. V_{CC} Supply Current vs. Voltage

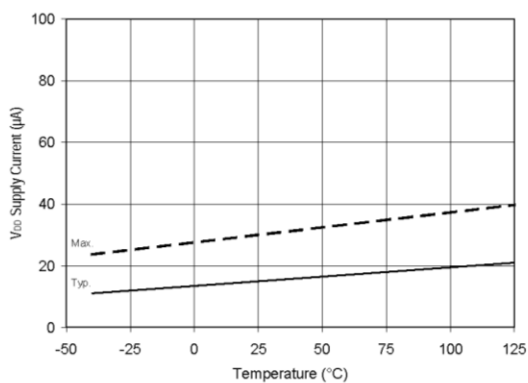


Figure 19A. V_{DD} Supply Current vs. Temperature

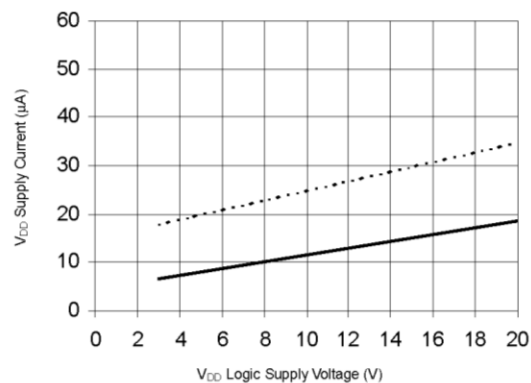


Figure 19B. V_{DD} Supply Current vs. V_{DD} Voltage

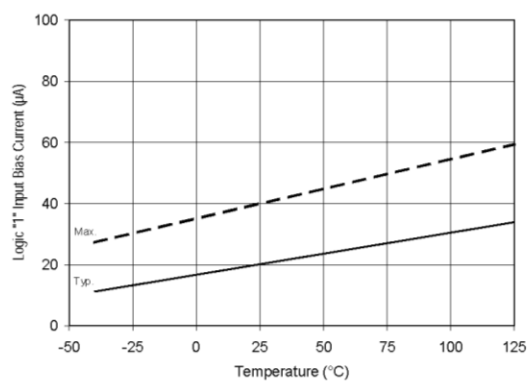


Figure 20A. Logic "1" Input Current vs. Temperature

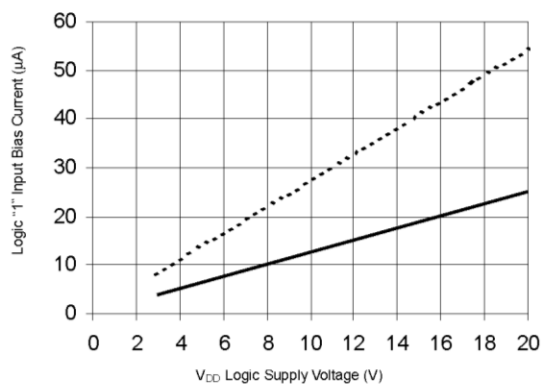


Figure 20B. Logic "1" Input Current vs. V_{DD} Voltage

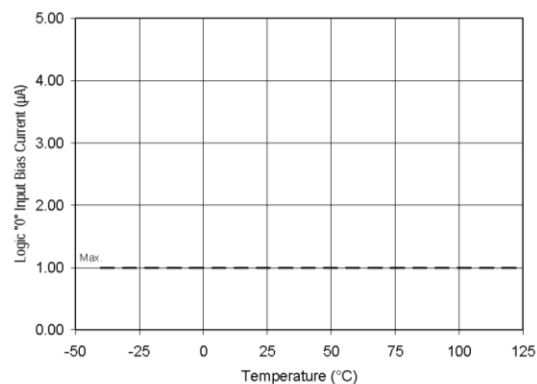


Figure 21A. Logic "0" Input Current vs. Temperature

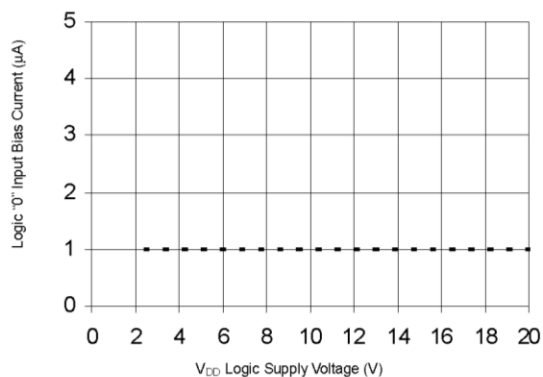


Figure 21B. Logic "0" Input Current vs. V_{DD} Voltage

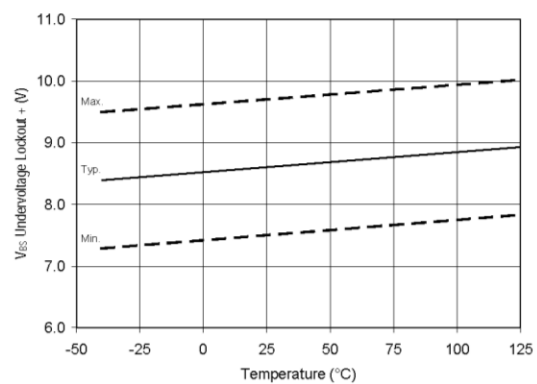


Figure 22. V_{BS} Undervoltage (+) vs. Temperature

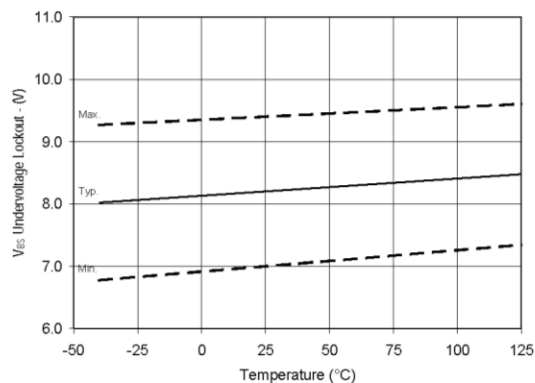


Figure 23. V_{BS} Undervoltage (-) vs. Temperature

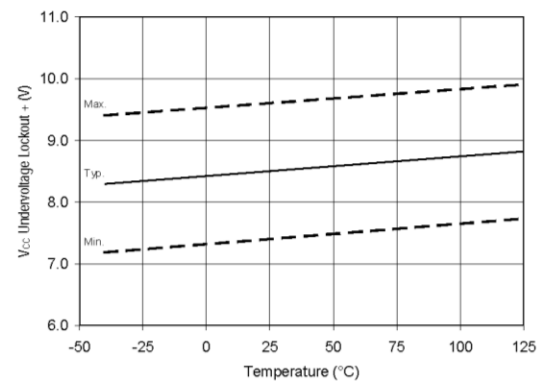


Figure 24. V_{CC} Undervoltage (+) vs. Temperature

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

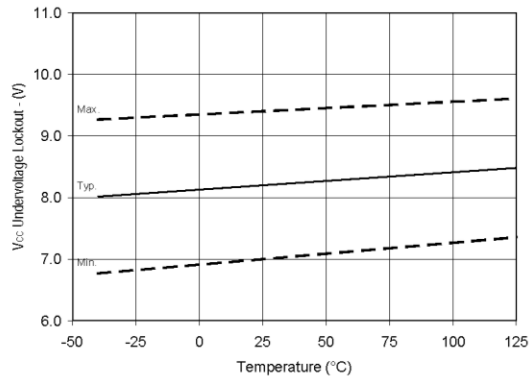


Figure 25. V_{CC} Undervoltage Lockout (-) vs. Temperature

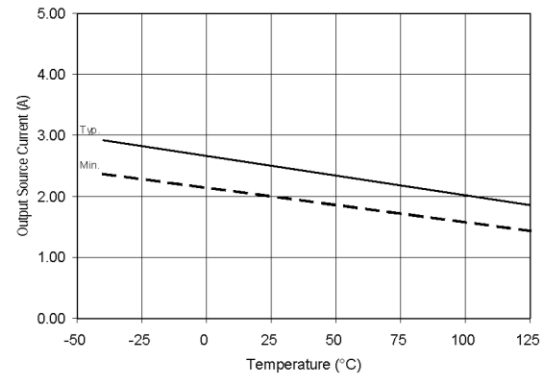


Figure 26A. Output Source Current vs. Temperature

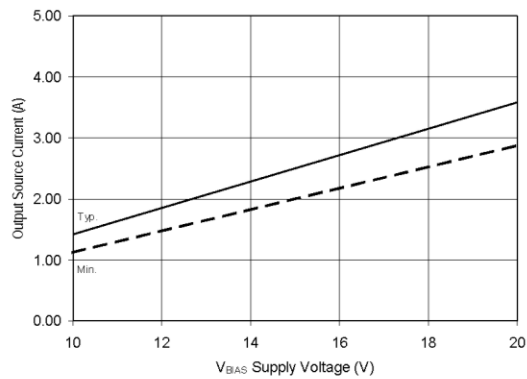


Figure 26B. Output Source Current vs. Voltage

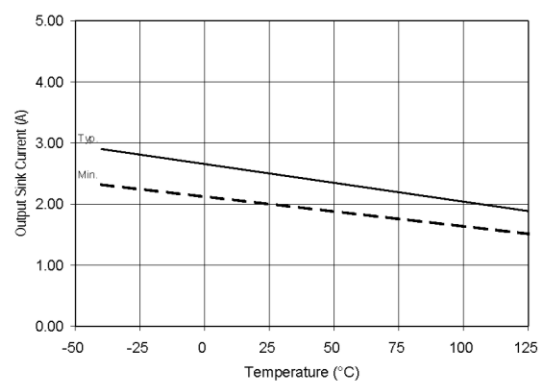


Figure 27A. Output Sink Current vs. Temperature

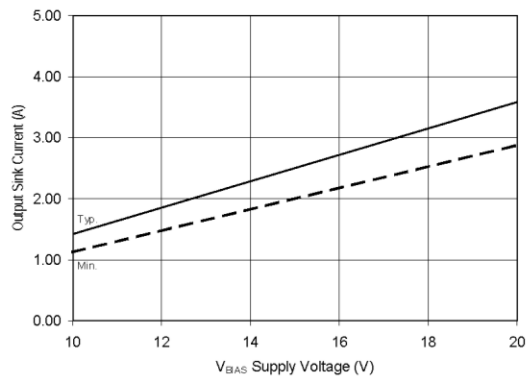


Figure 27B. Output Sink Current vs. Voltage

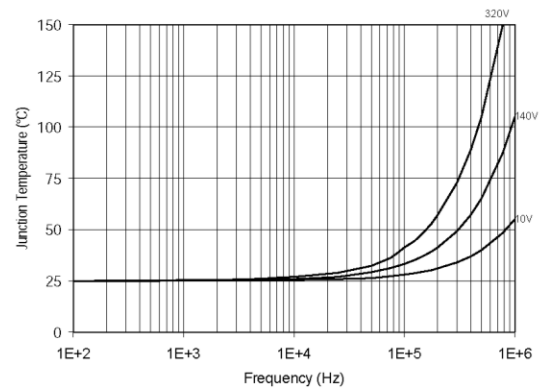


**Figure 28. IR2110/IR2113 T_J vs. Frequency
(IRFBC20) $R_{GATE} = 33\Omega$, $V_{CC} = 15V$**

IR2110(S)/IR2113(S) & (PbF)

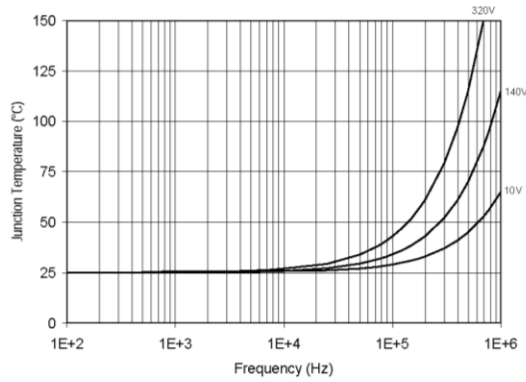


Figure 29. IR2110/IR2113 T_J vs. Frequency (IRFBC30) $R_{\text{GATE}} = 22\Omega$, $V_{\text{CC}} = 15\text{V}$

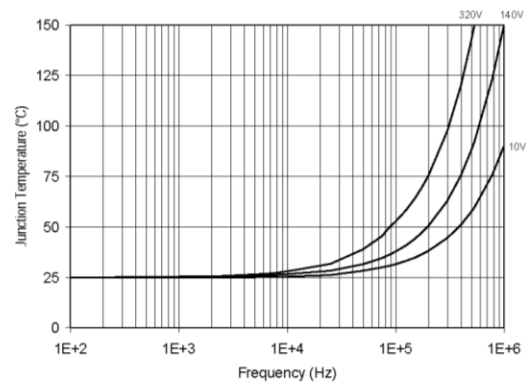


Figure 30. IR2110/IR2113 T_J vs. Frequency (IRFBC40) $R_{\text{GATE}} = 15\Omega$, $V_{\text{CC}} = 15\text{V}$

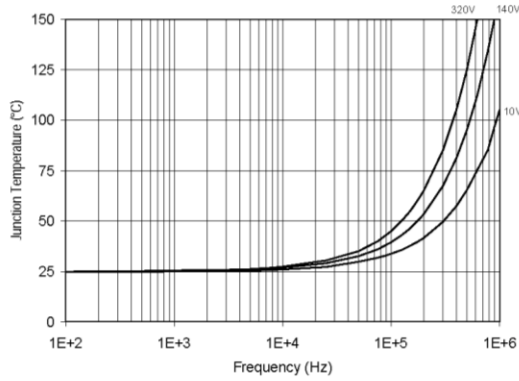


Figure 31. IR2110/IR2113 T_J vs. Frequency (IRFPE50) $R_{\text{GATE}} = 10\Omega$, $V_{\text{CC}} = 15\text{V}$

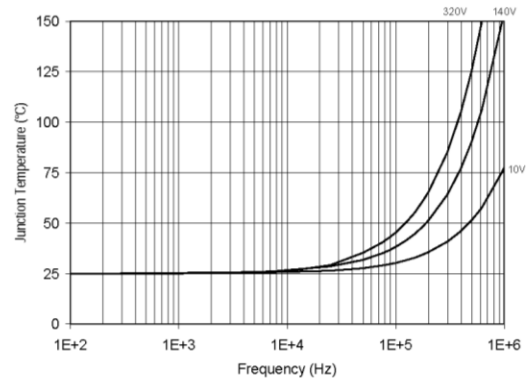


Figure 32. IR2110S/IR2113S T_J vs. Frequency (IRFBC20) $R_{\text{GATE}} = 33\Omega$, $V_{\text{CC}} = 15\text{V}$

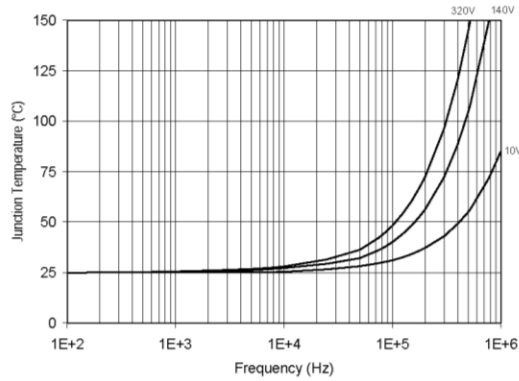


Figure 33. IR2110S/IR2113S T_J vs. Frequency (IRFBC30) $R_{\text{GATE}} = 22\Omega$, $V_{\text{CC}} = 15\text{V}$

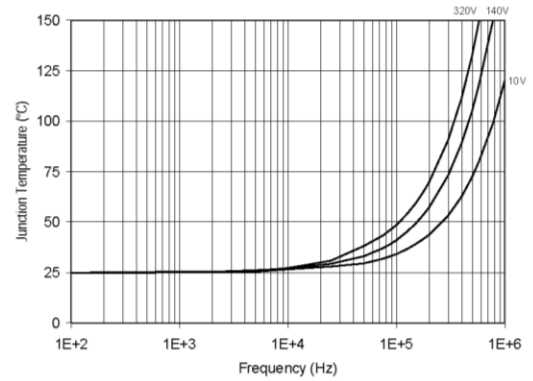


Figure 34. IR2110S/IR2113S T_J vs. Frequency (IRFBC40) $R_{\text{GATE}} = 15\Omega$, $V_{\text{CC}} = 15\text{V}$

IR2110(S)/IR2113(S) & (PbF)

International
IR Rectifier

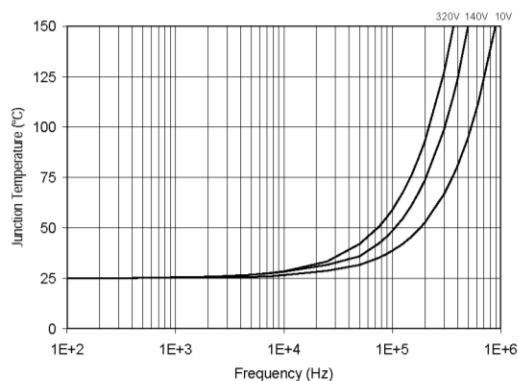


Figure 35. IR2110S/IR2113S T_J vs. Frequency (IRFPE50)
 $R_{GATE} = 10\Omega$, $V_{CC} = 15V$

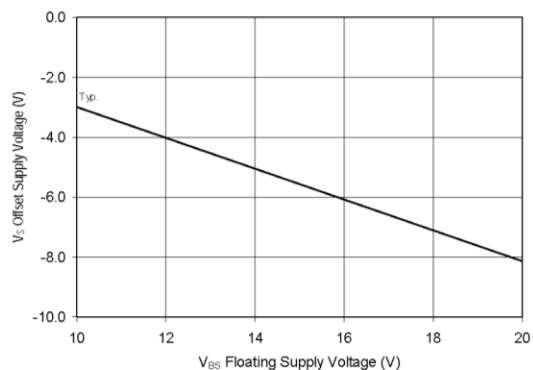


Figure 36. Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

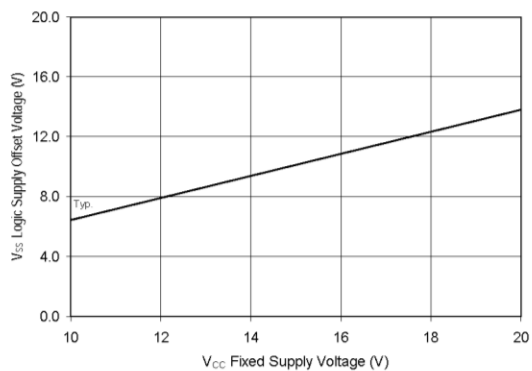
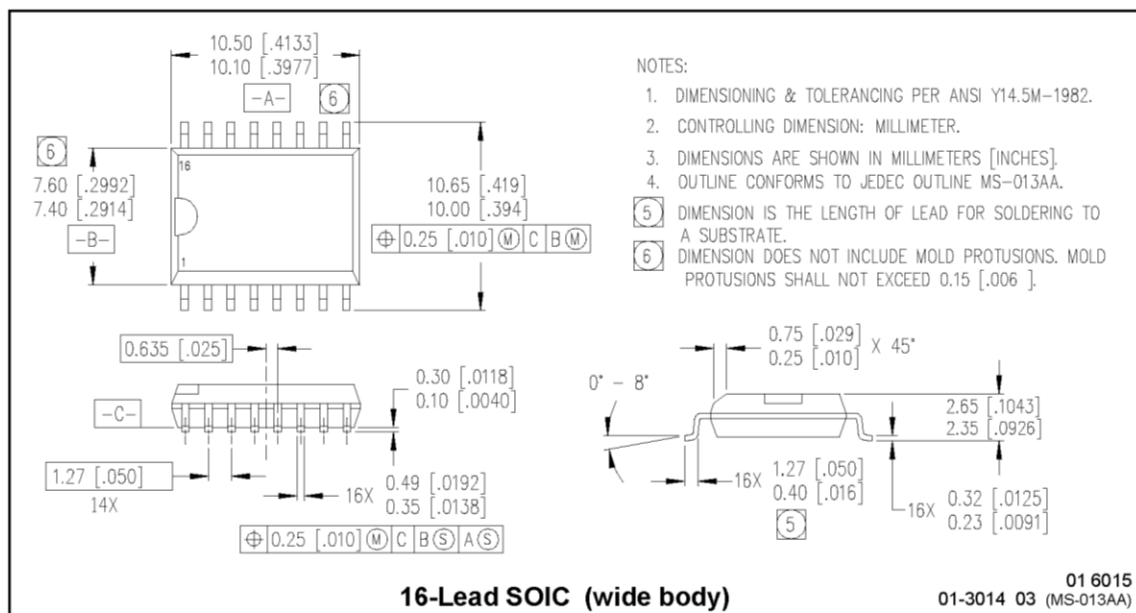
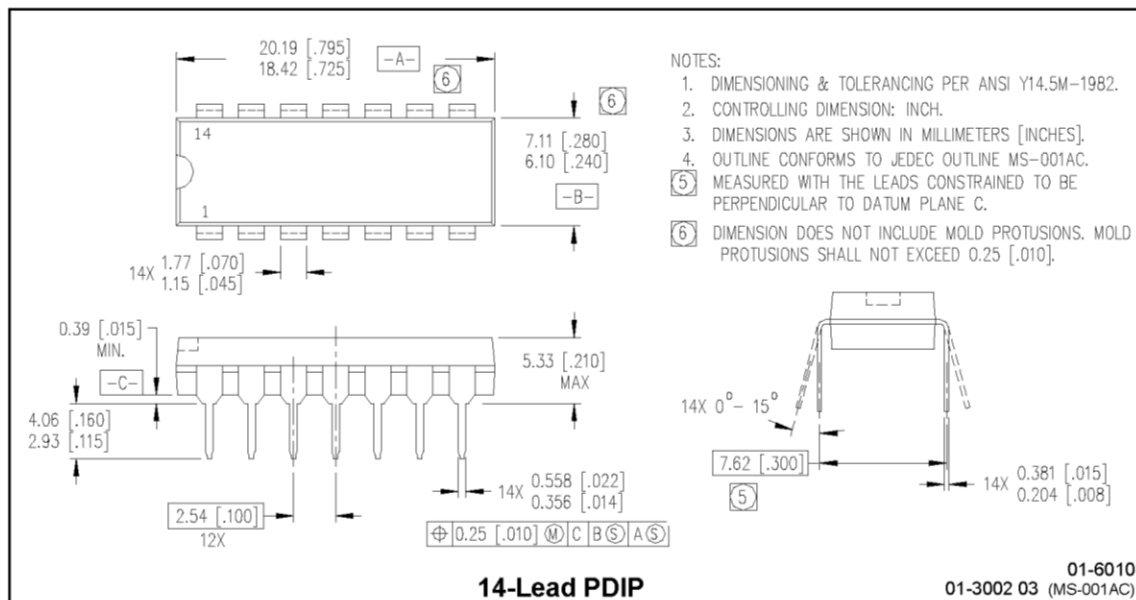


Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage

Case Outlines

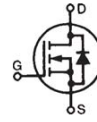


Preliminary Technical Information

HiPerFET™ **Power MOSFETs** **Q2-Class**

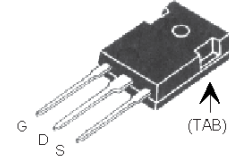
IXFH14N100Q2

$$\begin{aligned} V_{DSS} &= 1000V \\ I_{D25} &= 14A \\ R_{DS(on)} &\leq 950m\Omega \\ t_{rr} &\leq 300ns \end{aligned}$$



N-Channel Enhancement Mode
 Avalanche Rated, High dv/dt , Low Q_g
 Low intrinsic R_g , low t_{rr}

TO-247 (IXFH)



G = Gate D = Drain
 S = Source TAB = Drain

Symbol	Test Conditions	Maximum Ratings	
V_{DSS}	$T_J = 25^\circ\text{C to } 150^\circ\text{C}$	1000	V
V_{DSR}	$T_J = 25^\circ\text{C to } 150^\circ\text{C}, R_{GS} = 1M\Omega$	1000	V
V_{GSS}	Continuous	± 30	V
V_{GSM}	Transient	± 40	V
I_{D25}	$T_C = 25^\circ\text{C}$	14	A
I_{DM}	$T_C = 25^\circ\text{C}$, pulse width limited by T_{JM}	56	A
I_A	$T_C = 25^\circ\text{C}$	14	A
E_{AS}	$T_C = 25^\circ\text{C}$	2.5	J
dv/dt	$I_S \leq I_{DM}, V_{DS} \leq V_{DSS}, T_J \leq 150^\circ\text{C}$	20	V/ns
P_D	$T_C = 25^\circ\text{C}$	500	W
T_J		-55 ... +150	$^\circ\text{C}$
T_{JM}		150	$^\circ\text{C}$
T_{stg}		-55 ... +150	$^\circ\text{C}$
T_L	1.6mm (0.063 in) from case for 10s	300	$^\circ\text{C}$
M_d	Mounting torque	1.13/10	Nm/lb.in.
Weight		6	g

Features

- Double metal process for low gate resistance
- International standard package
- Epoxy meet UL 94V-0, flammability classification
- Avalanche energy and current rated
- Fast intrinsic Rectifier

Applications

- DC-DC converters
- Switched-mode and resonant-mode power supplies, >500kHz switching
- DC choppers
- Pulse generation
- Laser drivers

Advantages

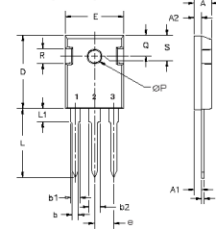
- Easy to mount
- Space savings
- High power density

Symbol	Test Conditions ($T_J = 25^\circ\text{C}$, unless otherwise specified)	Characteristic Values		
		Min.	Typ.	Max.
V_{DSS}	$V_{GS} = 0V, I_D = 250\mu\text{A}$	1000		V
$V_{DS(th)}$	$V_{DS} = V_{DSS}, I_D = 4mA$	3.0		V
I_{GSS}	$V_{GS} = \pm 30V, V_{DS} = 0V$			± 200 nA
I_{DSS}	$V_{DS} = V_{DSS}$ $V_{GS} = 0V$ $T_J = 125^\circ\text{C}$			25 μA 1 mA
$R_{DS(on)}$	$V_{GS} = 10V, I_D = 0.5 \cdot I_{D25}$, Note 1			950 m Ω

IXFH14N100Q2

Symbol	Test Conditions ($T_J = 25^\circ\text{C}$, unless otherwise specified)	Characteristic Values		
		Min.	Typ.	Max.
g_{fs}	$V_{DS} = 10\text{V}$, $I_D = 0.5 \cdot I_{D25}$, Note 1	15	28	S
C_{iss}	$V_{GS} = 0\text{V}$, $V_{DS} = 25\text{V}$, $f = 1\text{MHz}$		2800	pF
C_{oss}			287	pF
C_{rss}			100	pF
$t_{d(on)}$	Resistive Switching Times $V_{GS} = 10\text{V}$, $V_{DS} = 0.5 \cdot V_{DSS}$, $I_D = 0.5 \cdot I_{D25}$ $R_G = 2\Omega$ (External)		12	ns
t_r			10	ns
$t_{d(off)}$			28	ns
t_f			12	ns
$Q_{g(on)}$	$V_{GS} = 10\text{V}$, $V_{DS} = 0.5 \cdot V_{DSS}$, $I_D = 0.5 \cdot I_{D25}$		83	nC
Q_{gs}			20	nC
Q_{gd}			40	nC
R_{thJC}			0.25	$^\circ\text{C/W}$
R_{thCK}		0.21		$^\circ\text{C/W}$

TO-247 (IXFH) Outline



Terminals: 1 - Gate 2 - Drain

Dim.	Millimeter		Inches	
	Min.	Max.	Min.	Max.
A	4.7	5.3	.185	.209
A ₁	2.2	2.54	.087	.102
A ₂	2.2	2.6	.059	.098
b	1.0	1.4	.040	.055
b ₁	1.65	2.13	.065	.084
b ₂	2.87	3.12	.113	.123
C	.4	.8	.016	.031
D	20.80	21.46	.819	.845
E	15.75	16.26	.610	.640
e	5.20	5.72	0.205	0.225
L	19.81	20.32	.780	.800
L1		4.50		.177
gP	3.55	3.65	.140	.144
Q	5.89	6.40	0.232	0.252
R	4.32	5.49	.170	.216

Source-Drain Diode

Symbol	Test Conditions ($T_J = 25^\circ\text{C}$, unless otherwise specified)	Characteristic Values		
		Min.	Typ.	Max.
I_S	$V_{GS} = 0\text{V}$			14 A
I_{SM}	Repetitive, pulse width limited by T_{JM}			56 A
V_{SD}	$I_F = I_S$, $V_{GS} = 0\text{V}$, Note 1			1.5 V
t_{rr}	$I_F = 25\text{A}$, $-di/dt = 100\text{A}/\mu\text{s}$, $V_R = 100\text{V}$		0.8	300 ns
Q_{RM}			7	μC
I_{RM}				A

Notes: 1. Pulse test, $t \leq 300\mu\text{s}$; duty cycle, $d \leq 2\%$.

PRELIMINARY TECHNICAL INFORMATION

The product presented herein is under development. The Technical Specifications offered are derived from data gathered during objective characterizations of preliminary engineering lots; but also may yet contain some information supplied during a pre-production design evaluation. IXYS reserves the right to change limits, test conditions, and dimensions without notice.

IXYS reserves the right to change limits, test conditions, and dimensions.

IXYS MOSFETs and IGBTs are covered by one or more of the following U.S. patents:

4,835,592	4,931,844	5,049,961	5,237,481	6,162,666	6,404,065 B1	6,683,344	6,727,565	7,005,734 B2	7,157,338 B2
4,850,072	5,017,508	5,063,307	5,381,025	6,259,123 B1	6,534,343	6,710,405 B2	6,759,692	7,063,975 B2	
4,881,106	5,034,796	5,187,117	5,486,715	6,306,728 B1	6,583,505	6,710,463	6,771,478 B2	7,071,537	



IXFH14N100Q2

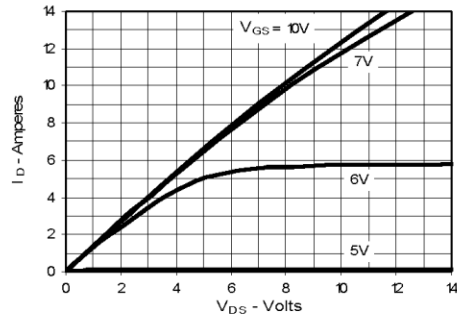
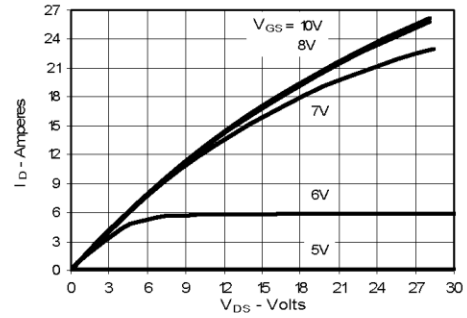
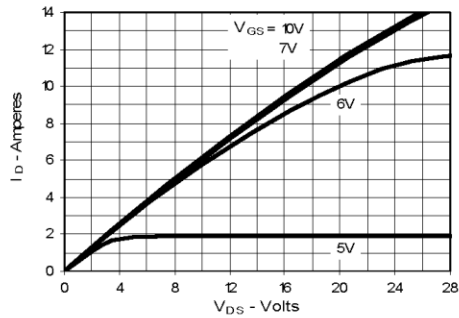
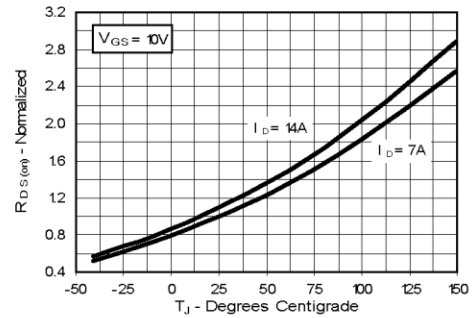
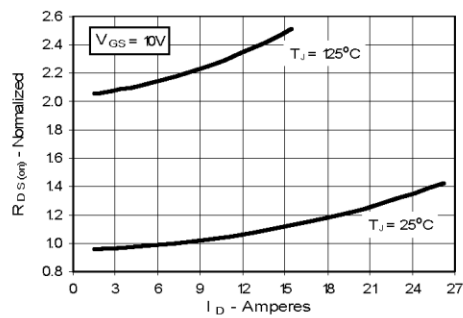
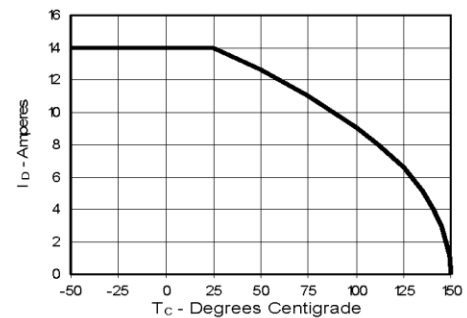
Fig. 1. Output Characteristics
@ 25°CFig. 2. Extended Output Characteristics
@ 25°CFig. 3. Output Characteristics
@ 125°CFig. 4. $R_{DS(on)}$ Normalized to 0.5 I_{D25} Value vs.
Junction TemperatureFig. 5. $R_{DS(on)}$ Normalized to 0.5 I_{D25} Value vs. I_D 

Fig. 6. Drain Current vs. Case Temperature





IXFH14N100Q2

Fig. 7. Input Admittance

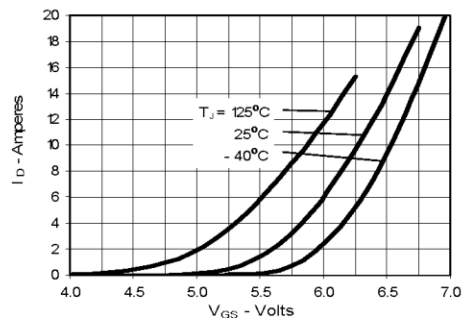


Fig. 8. Transconductance

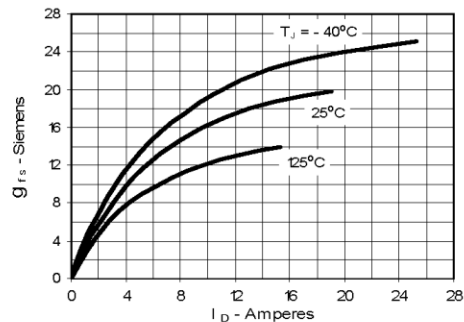


Fig. 9. Source Current vs. Source-To-Drain Voltage

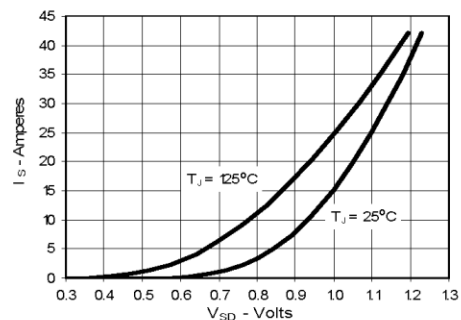


Fig. 10. Gate Charge

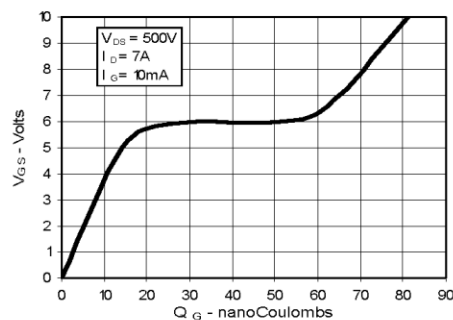


Fig. 11. Capacitance

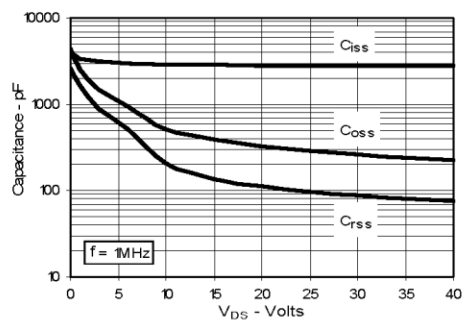
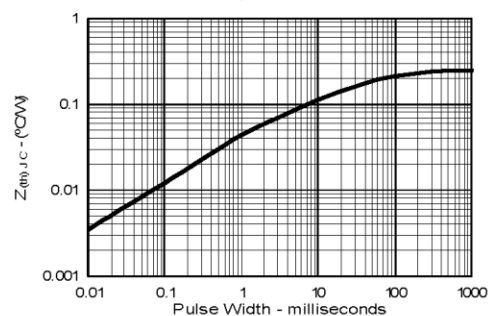


Fig. 12. Maximum Transient Thermal Impedance



IXYS reserves the right to change limits, test conditions, and dimensions.